

教師專業社群

高中優質化輔助方案

108 學年度上學期-自編教材

數位電子乙級檢定

學校名稱：桃園市立楊梅高級中學

日期：中華民國 109 年 1 月

目 錄

頁碼

第一題 四位數多工顯示器(蔡宏昌老師)	1
一、認識題目	1
二、從檢查零件開始	5
第二題 鍵盤掃描裝置(余家賢老師)	21
一、認識題目	21
二、母電路板之設計與組裝	27
三、子版電路與組裝	40
四、電路設計與燒錄	46
五、功能測試	56
第三題 數位電子鐘(林獻柱老師)	57
一、認識題目	57
二、檢查零件	60
三、母電路板之設計與組裝	61
四、電路設計與燒錄	72
五、晶片燒錄與功能測試	85

第一題 四位數多工顯示器

- 一、認識題目：本試題之目的是設計/製作一個驅動四位數七段顯示器電路，讓四位數七段顯示器執行上數功能，並可歸零、改變技術速度，與調整四位數七段顯示器的掃描速度，等四種動作。



圖 1 測試機台之面板

1. 測試機台部分為測試場所提供的設備，其操作面板與內部電路，如圖 1 與圖 2 所示。受測者不須製作，只要有些許認識，即可配合產生所需求的信號，其中可分為兩部分(測試機台、檢定板)：

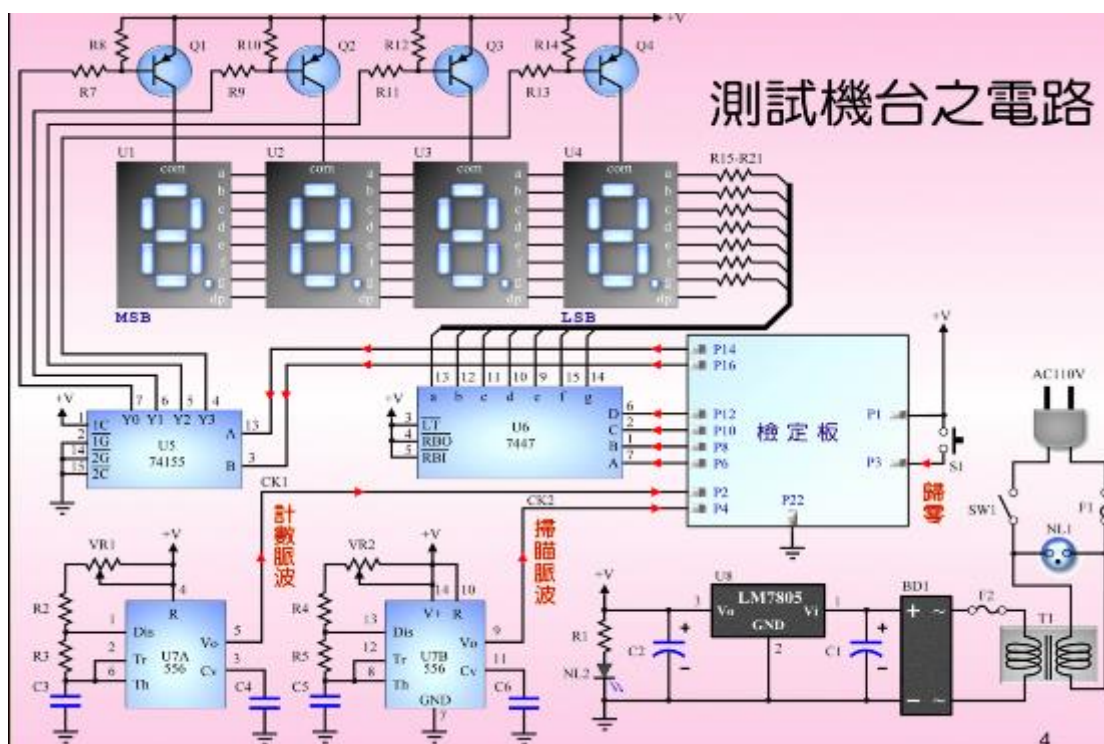


圖 2 測試機台之電路(其中的檢定板部分就是連接母電路板的插槽)

- (1). 輸出部份包刮四位數七段顯示器及其解碼電路，而解碼電路包括 BCD 碼對七段顯示碼的解碼器(U6 74LS47)與二進碼對掃描碼的解碼器(U5 74LS155)，其中 74LS47 用以驅動共陽極七段顯示器(資料線)。而 74LS155 為低態動作輸出型(掃描線)，再配合 PNP 電晶體 Q1~Q4，其中動作如下：

BA=00 時，Y0 動作使得 Q1 動作，此時顯示千位數。

BA=01 時，Y1 動作使得 Q2 動作，此時顯示百位數。

BA=10 時，Y2 動作使得 Q3 動作，此時顯示十位數。

BA=11 時，Y3 動作使得 Q4 動作，此時顯示個位數。

BA 的編碼(00~11)對應到實體共陽極七段顯示器排列位置，應是由右到左，千萬不要弄錯!而受測者只須送出所要的顯示的 BCD 碼(U6 的 D、C、B、A)與其掃描指標(U5 的 B、A)即可。

- (2). 輸入部份包括三個部份如下：

按一下清除鈕 S1，即可將四位數七段顯示器歸零。

計數速度調整旋鈕 VR1(可變電阻器)，旋轉 VR1 將可改變 U7A LM556 的 CK1 脈波的頻率(計數頻率)，以提供我們所設計的 CPLD 電路。

調整四位數七段顯示器掃描速度的 VR2(可變電阻器)，旋轉 VR2 將可改變 U7B LM556 的 CK2 脈波的頻率(掃描頻率)，以提供我們所設計的 CPLD 電路。

LM556 內部相當於兩組 LM555，利用這兩組 LM555 組成兩個無穩太多諧震盪器，以產生 CK1、CK2 時鐘脈波。

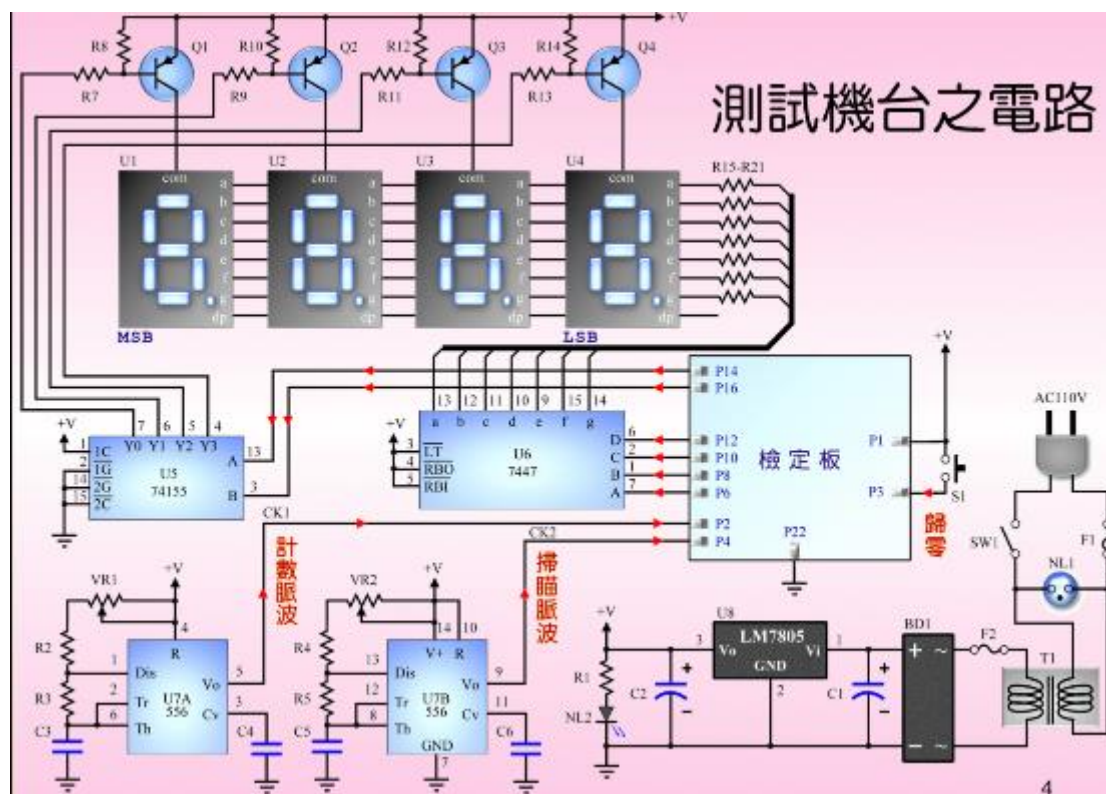


圖 2 測試機台之電路(其中的檢定板部分就是連接母电路板的插槽)

- (3). 母电路板部份為轉接板，透過其上的 22PIN 金手指，即可插入測試機台，以進行測試。而電路板上還設置兩個 15PIN 的排針母座，以連接子电路板。另外，子电路板所採用的電源為 3.3V，所以在此也引入測試機台的 5V 電源(Pin1、Pin22)，再經由 LD1117-33 穩壓 IC，以產生子板電路所需的電源。受測者須針對此轉接板及其上的穩壓電路，進行零件佈置與佈線，包括下列兩件工作：

在方格紙上，分別繪製頂層(零件面)的零件佈置圖(包含頂層佈線)與底層(鉅錫面)的佈線圖。

按方格紙上的設計，在電路板銲接線路。其中方格紙與電路板的佈線必須一樣。

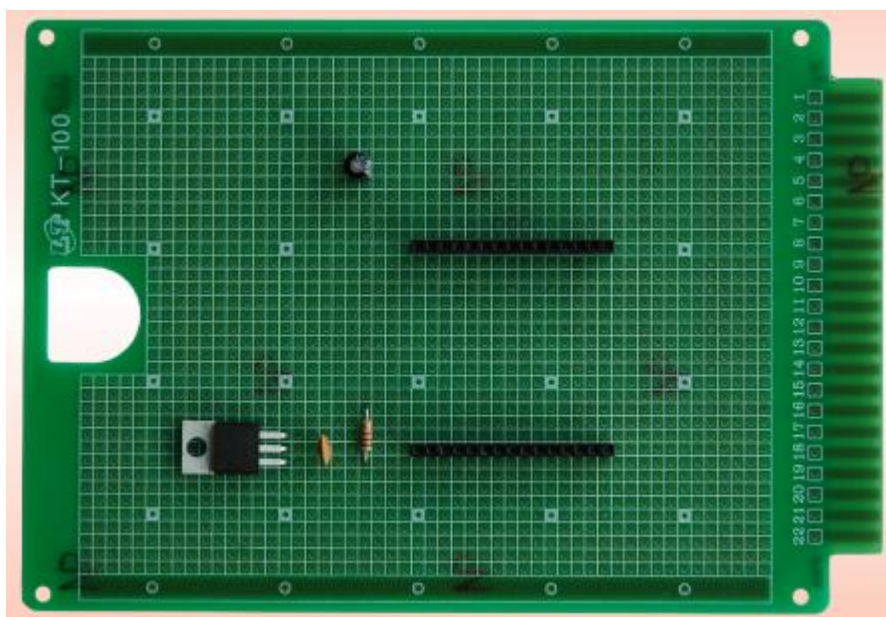


圖 3 母电路板的完成圖

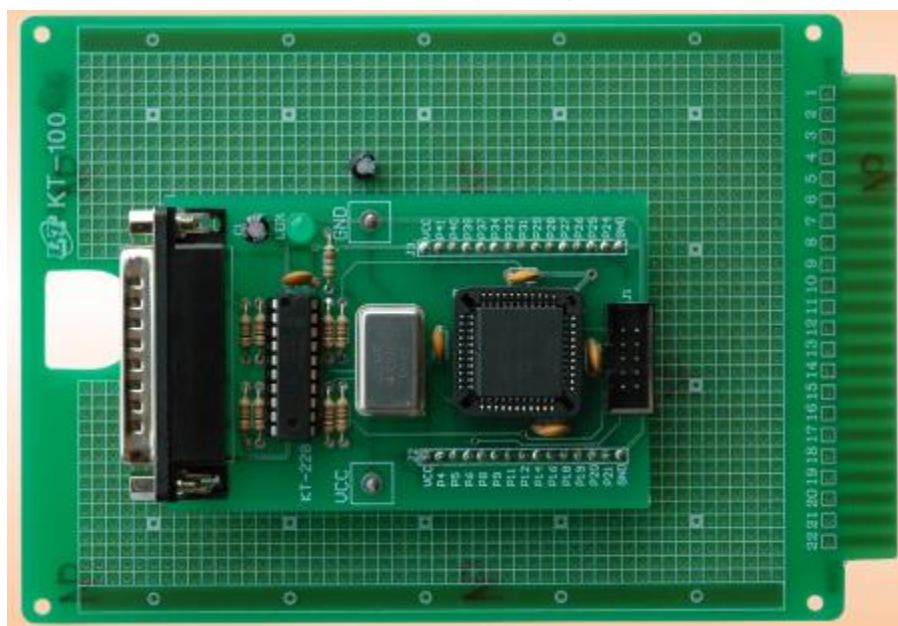


圖 4 母电路板和子电路板的結合完成圖

- (4). 子電路板部份為本次檢定的主要核心，其中包含兩項工作：
- 第一項工作是在現成子電路板上裝配零件與銲接，主要是測試銲接與零件識別的能力。
- 第二項工作是利用 EDA 軟體 Quartus 進行電路設計，並下載到子電路板上的 CPLD 晶片，主要測試 CPLD 電路設計與 EDA 軟體的應用能力。
2. 試題動作要求：整個設計與製作完成後，將檢定板插入測試機台的插槽，以檢驗下列動作：
- (1) 將電源開關(SW1)切到 ON 位置，則 AC110V 電源指示燈(NL1)與 DC 電源指示燈(NL2)應該會亮。其目的可能是要檢測電路板是否過載，若過載可能導致保險絲(F1 或 F2)燒斷。所以，在檢定開始時，請將 SW1 切到 ON 的位置，驗證 NL1 與 NL2 都會亮。否則應提出更換測試機台，不須自己動手檢修測試機台。
- (2) 凡未具有下列全部功能要求者，不予評分：
- 調整 VR1 可變電阻(測試機台面板之計數速率控制調整鈕)，改變 CK1 振盪頻率輸出，可使顯示計數速度增快或變慢，即：將 VR1 逆時針轉到底，在慢慢順時針旋轉，可使四位數七段顯示器清楚依序顯示計數值 0000~9999。
- 調整 VR2 可變電阻(測試機台面板之位數掃描速度控制調整鈕)，以改變 CK2 振盪頻率輸出，可使多工掃描速度增快或變慢。即：將 VR2 順時針旋轉，掃描速度變快；VR2 逆時針旋轉，掃描速度變慢，而能使七段顯示器出現閃爍、輪流顯示數字的效果。
- (3) 按下清除鍵(S1)時，則四位數同時歸零，即顯示「0000」；放開 S1 後四位數七段顯示器將從 0000 開始上數。

二、從檢查零件開始：當決定測試此題目後，要做的事情很多，雖是千頭萬

緒，應檢者必須毫不猶豫地按下列步驟進行：檢查零件、母電路板之佈線設計、母電路板之組裝與焊接、焊接與組裝子電路板、子電路板之電路設計與下載、在測試機台上測試結果，等六個步驟。

1. 檢查零件

項次	編號	名稱	規格	單位	數量	備註
1	U10	3.3V 穩壓 IC	LD1117V33 或同級品	只	1	
2	R10	碳膜電阻器	1K Ω · 1/4W	只	1	
3	C10	陶瓷電容器	0.1 μ F/50V	只	1	
4	C11	電解電容器	10 μ F/50V	只	1	
5	-	萬用電路板	115mmX165mm 22P 單面	片	1	
6	-	單芯線	ϕ 0.5mm PVC	公尺	2	
7	-	錐錫	60% RH60A-W0.8	公尺	2	

表 1 母電路板零件表

項次	編號	名稱	規格	單位	數量	備註
8	-	裸銅線	ϕ 0.5mm 鍍錫	公尺	2	
9	-	半透明方格紙	A4 0.1 吋方格	張	1	
10	-	排針母座	單排 15PIN · 2.54mm	只	2	
11	R	碳膜電阻器	2.2K Ω · 1/4W	只	16	提升電阻或 接地電阻
12	C	陶瓷電容器	0.01 μ F/50V	只	6	濾波電容
13	D	二極體	1N4148	只	6	降壓二極體
備註： 1. 每場次每一試題均應至少各有備份材料一份。 2. 所有電阻誤差值均在 $\pm 5\%$ 以內。 3. 提升或接地電阻、濾波電容與降壓二極體是否使用，由應檢人員自行決定。						

表 2 母電路板零件表(續)

項次	編號	名稱	規格	單位	數量	備註
1	-	CPLD 子電路板	LD1117V33 或同級品	片	1	
2	U1	IC	74HC244(DIP 型)或同級品	只	1	
3	-	IC 腳座	20PIN(DIP)	只	1	
4	U2	CPLD	Altera EPM3064ALC44-10 或同級品	只	1	
5	-	CPLD 腳座	44PIN(PLCC)	只	1	
6	X1	石英振盪晶體	OSC 方型，4MHz	只	1	
7	LED1	LED	5mm，綠色	只	1	
8	R1~R4	碳膜電阻器	100Ω，1/4W	只	4	

表 3 子電路板零件表

項次	編號	名稱	規格	單位	數量	備註
9	R5-R8	碳膜電阻器	1KΩ，1/4W	只	1	
10	R9	碳膜電阻器	180Ω，1/4W	只	1	
11	C1	電解電容器	10μF/25V	只	1	
12	C2~C6	陶瓷電容器	0.1μF/50V	只	5	
13	CON1	連接器	DB25(25 公 90°)	只	1	
14	J1	簡易牛角座	10PIN(Altera JTAG 座)	只	1	
15	J2~J3	排針	單排 15PIN 2.54mm 高 12mm	只	2	
16	-	圓孔針座	短腳(石英振盪晶體座)	只	6	
17	-	接針	+V 與 GND 用	只	2	

表 4 子電路板零件表(續)

2. 母电路板之佈線設計：在母电路板方面，將分頂層零件佈置設計、底層佈線設計兩部分進行。

(1). 母电路板頂層零件佈置設計包括四個項目：

繪製板框

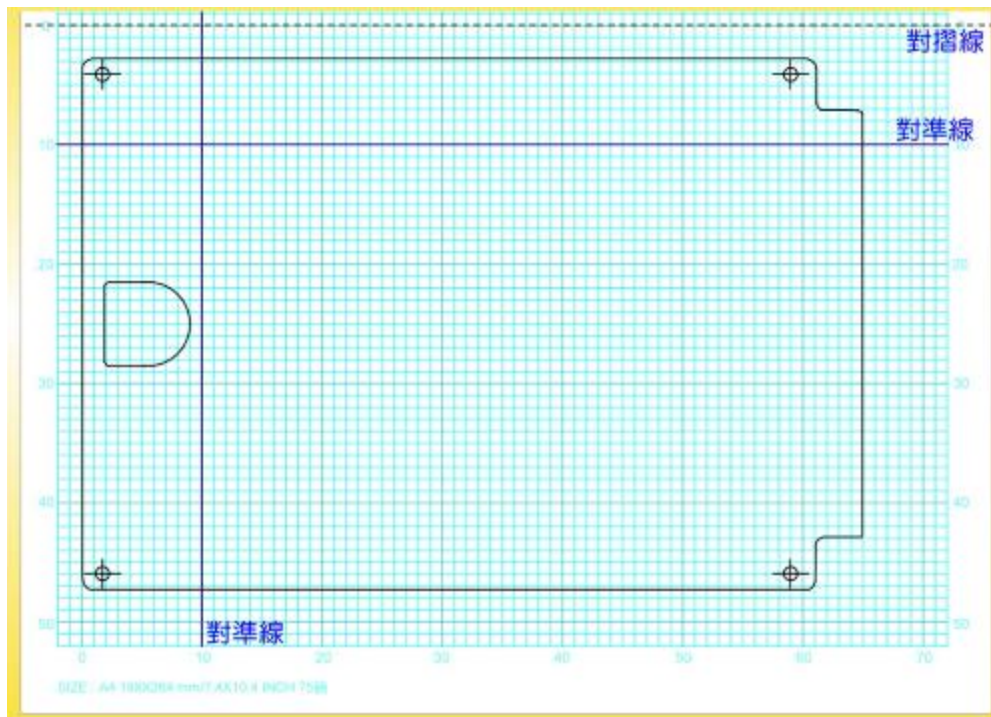


圖 5 描繪板框

排針母座之定位

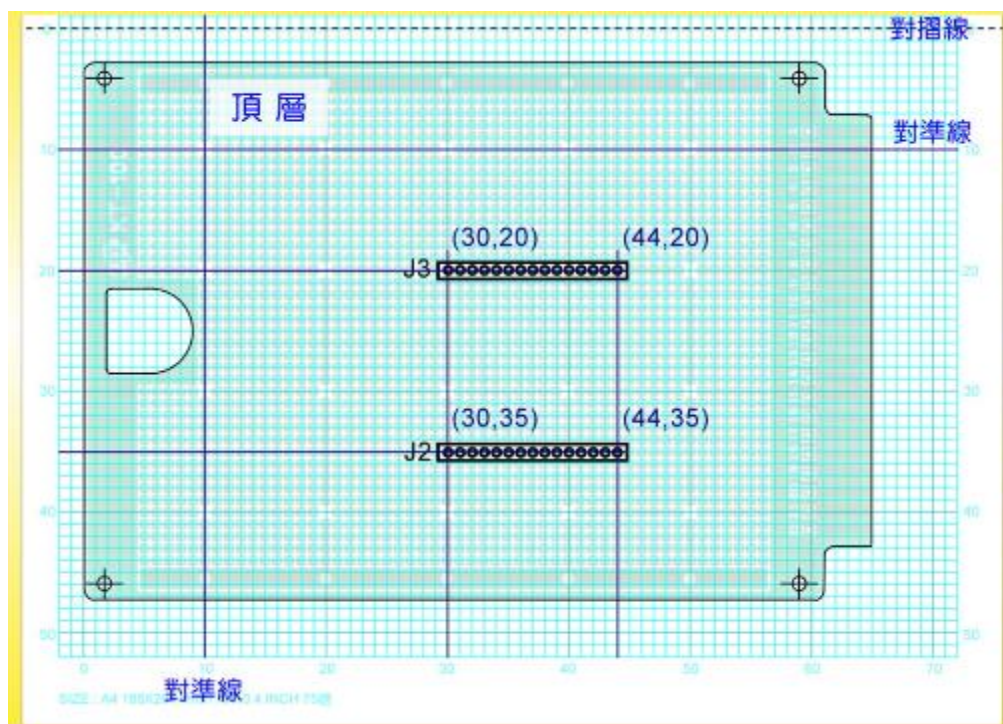


圖 6 在方格紙上繪製排針母座

接腳配對

項目	金手指	CPLD	子電路板腳座(排針母座)	母電路板座標	方格紙座標
1	P22		GND	(40,51)(上匯流排)	(45,56)
2	P16	ba1	P21	(38,30)	(43,35)
3	P14	ba0	P20	(37,30)	(42,35)
4	P12	DCBA3	P27	(35,15)	(40,20)
5	P10	DCBA2	P26	(36,15)	(41,20)
6	P8	DCBA1	P25	(37,15)	(42,20)
7	P6	DCBA0	P24	(38,15)	(43,20)
8	P4	P4CK2	P29	(33,15)	(38,20)
9	P3	P3S1	P31	(32,15)	(37,20)
10	P2	P2CK1	P33	(31,15)	(36,20)
11	P1		未直接接入子電路板	(51,0)(下匯流排)	(56,5)

表 5 金手指和 CPLD 腳位接腳配對

其他零件之定位

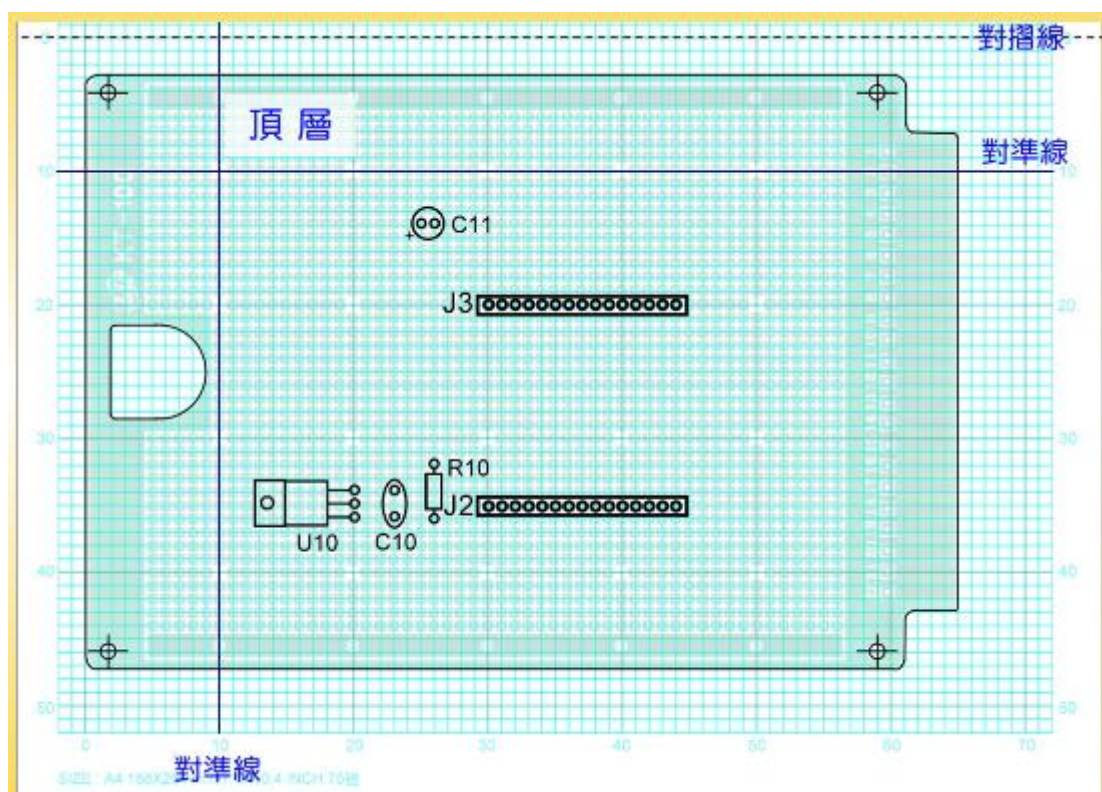


圖 7 頂層零件配置圖

(2). 母电路板底層佈線設計包括三個項目：
繪製板框

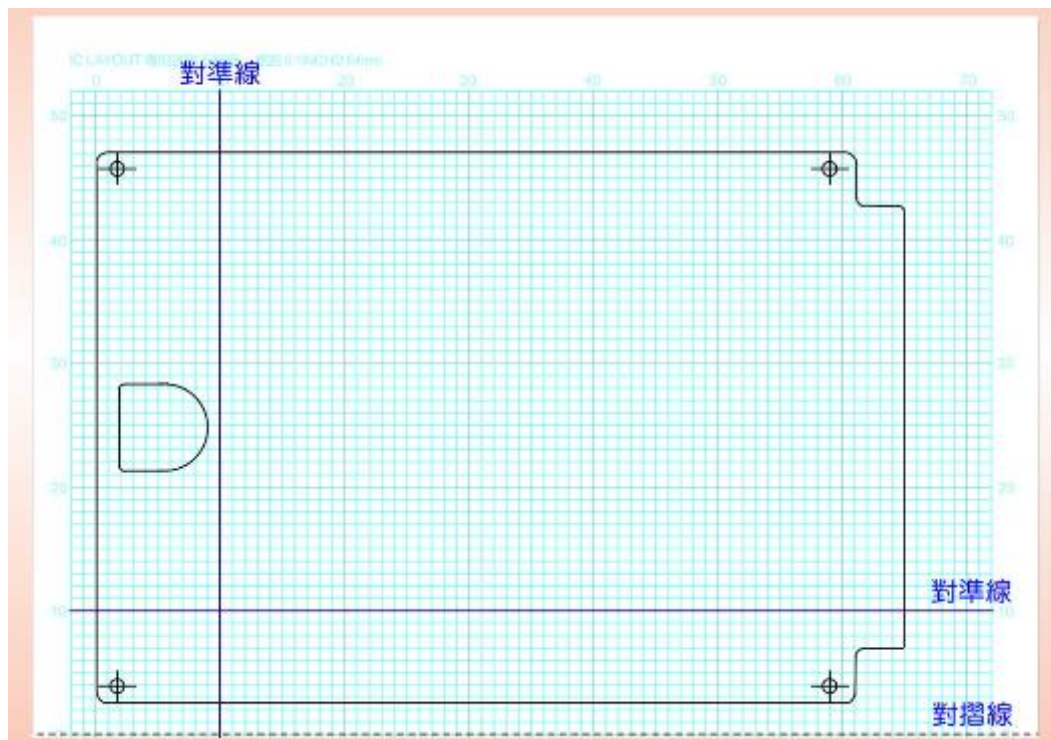


圖 8 描繪板框

繪製金手指

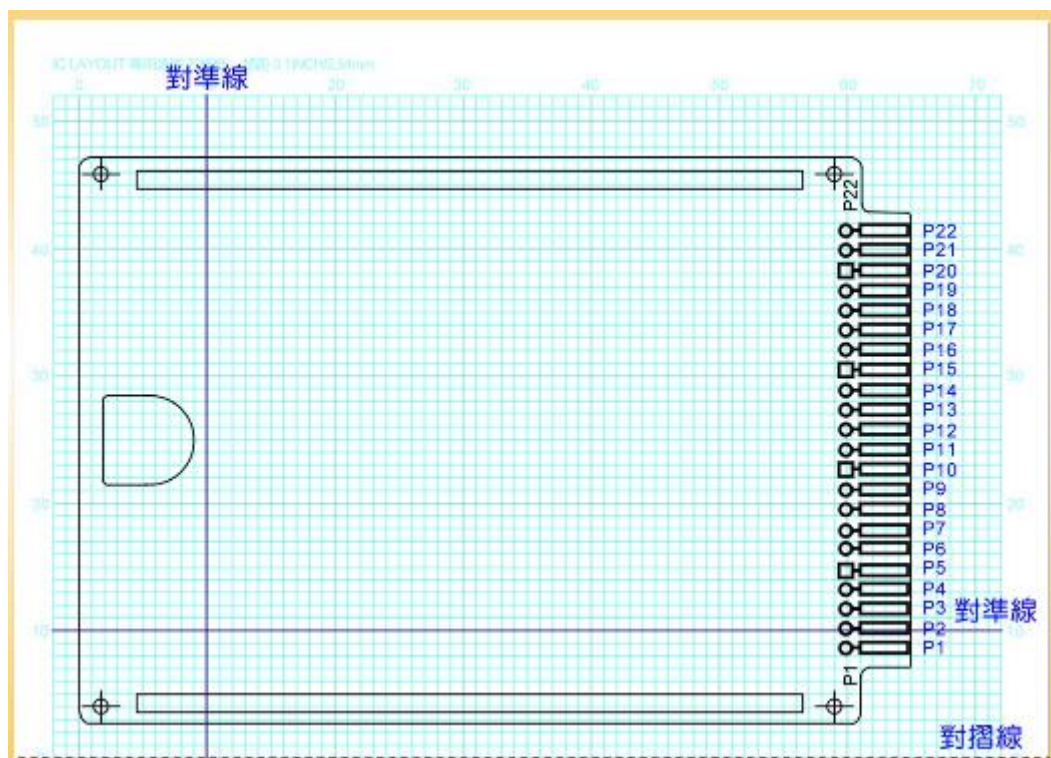


圖 9 描繪上、下匯流排與金手指

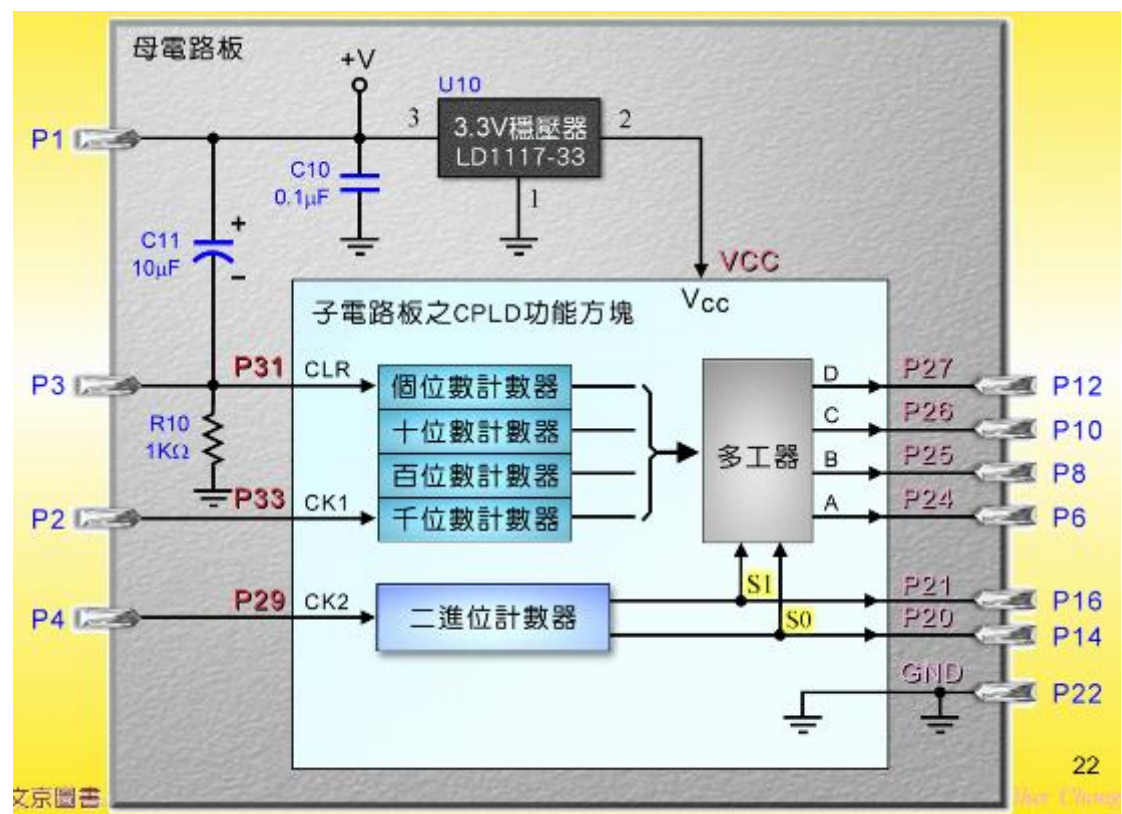
IC LAYOUT 佈局規則 0.18um/2.5um

對準線

IC LAYOUT 佈局規則 0.18um/2.5um

對摺線

佈線設計



10

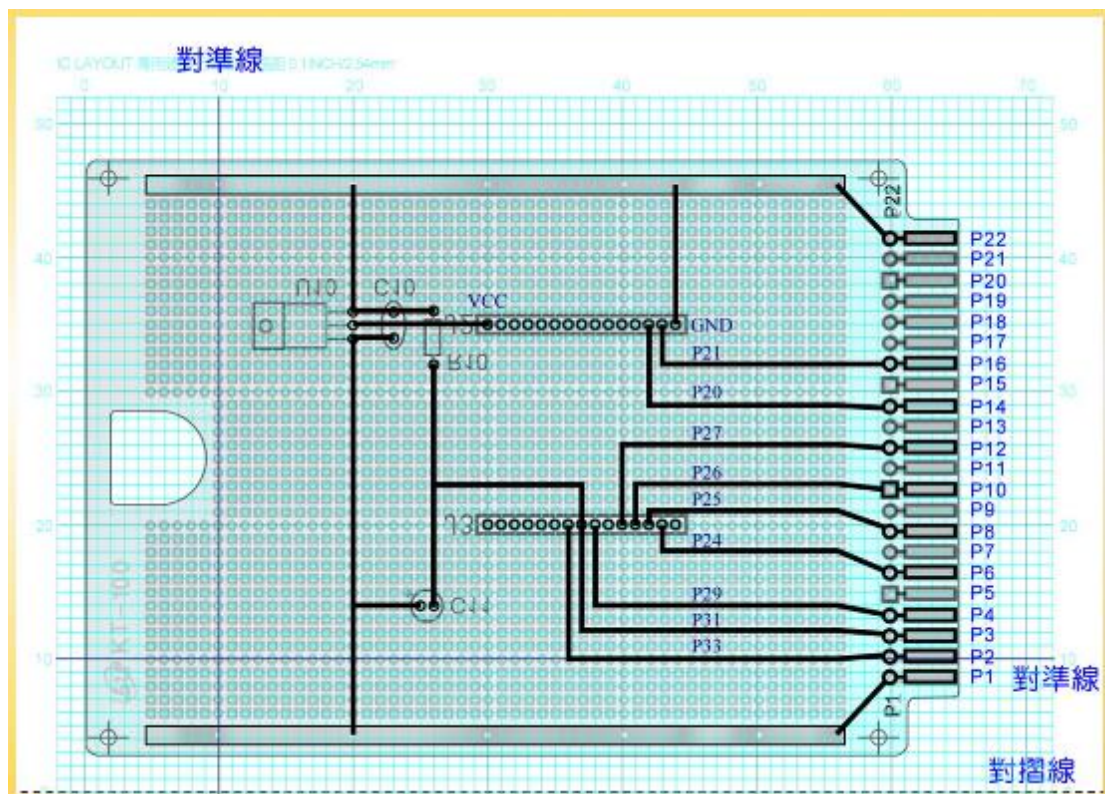


圖 12 連接線路(須配合子板 CPLD 接腳規劃)

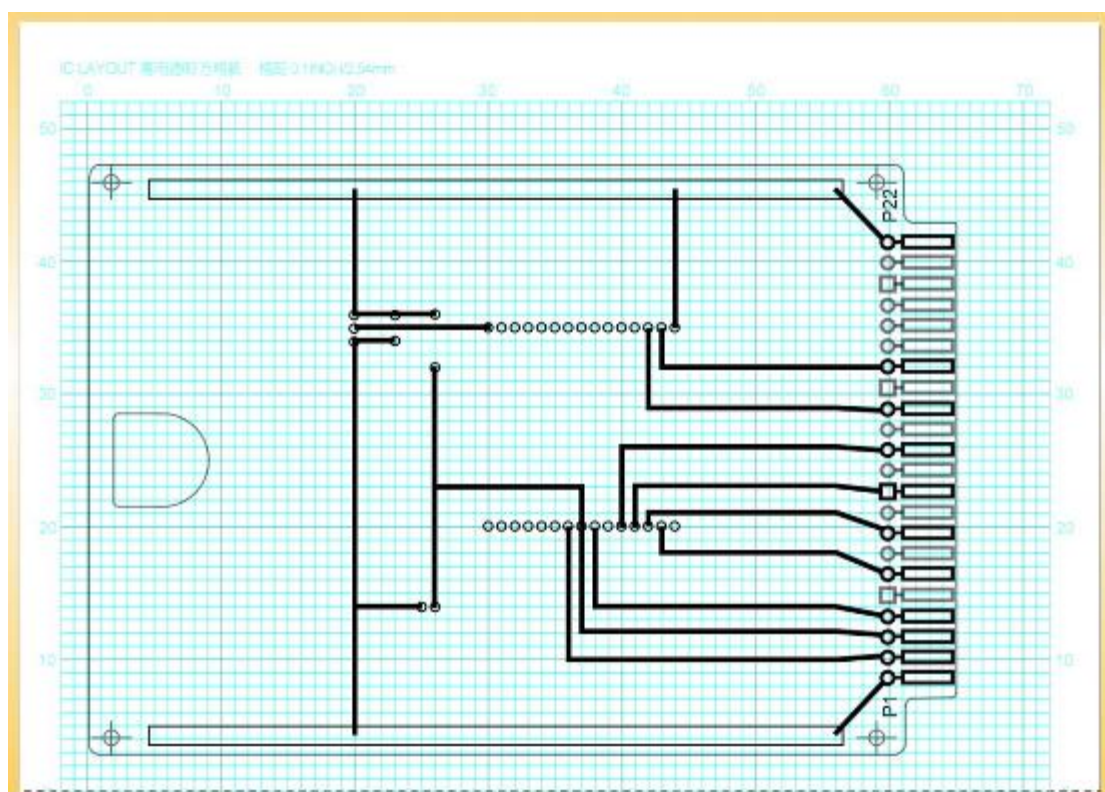


圖 13 連接線路(續)

3. 母电路板之組裝：完成母电路板的設計(繪圖)工作後，緊接著按圖施工，完成整個組裝工作。

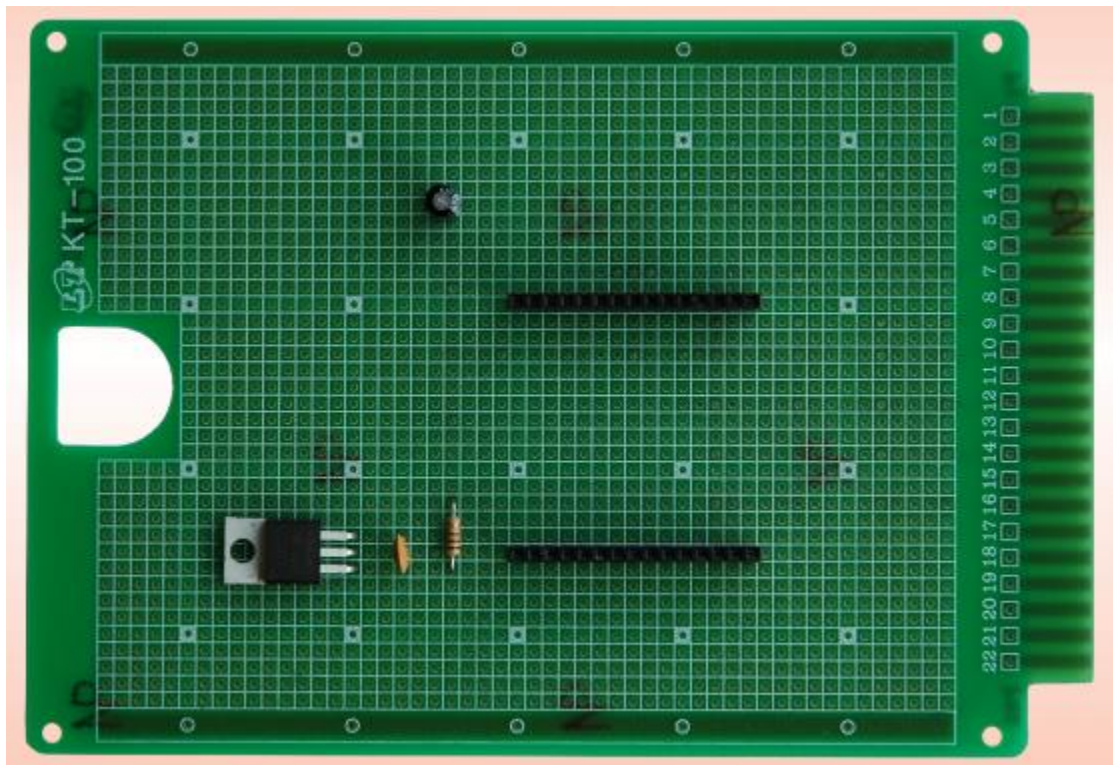


圖 14 完成母板零件面零件組裝

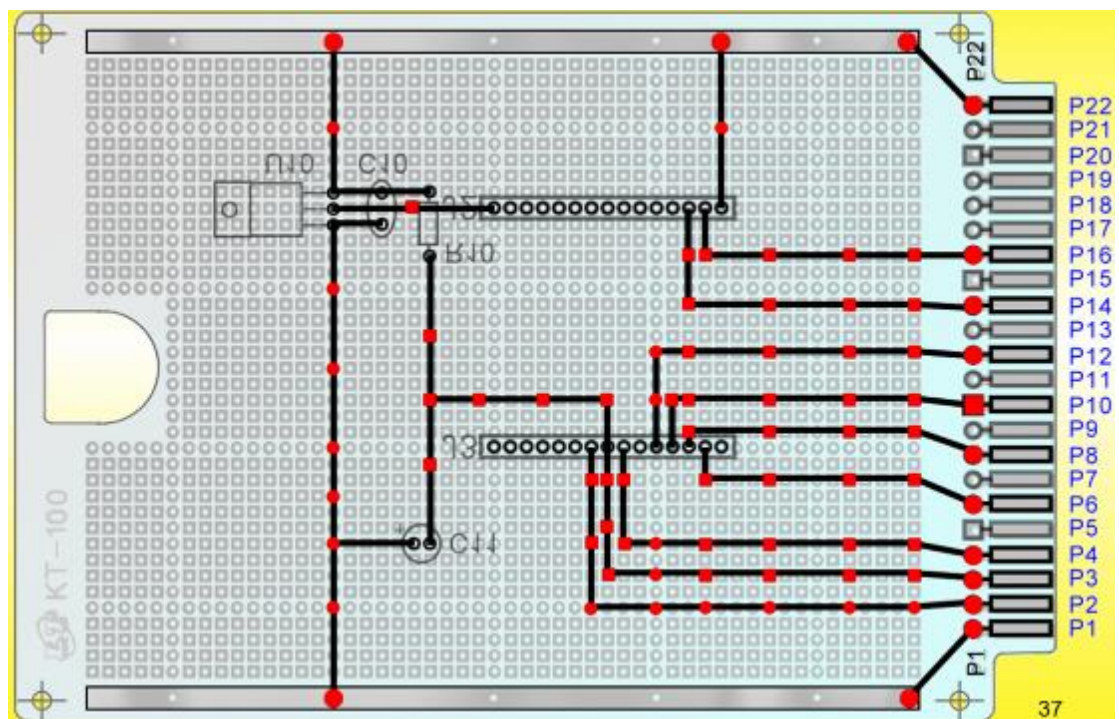


圖 15 完成母板銲接面線路連接

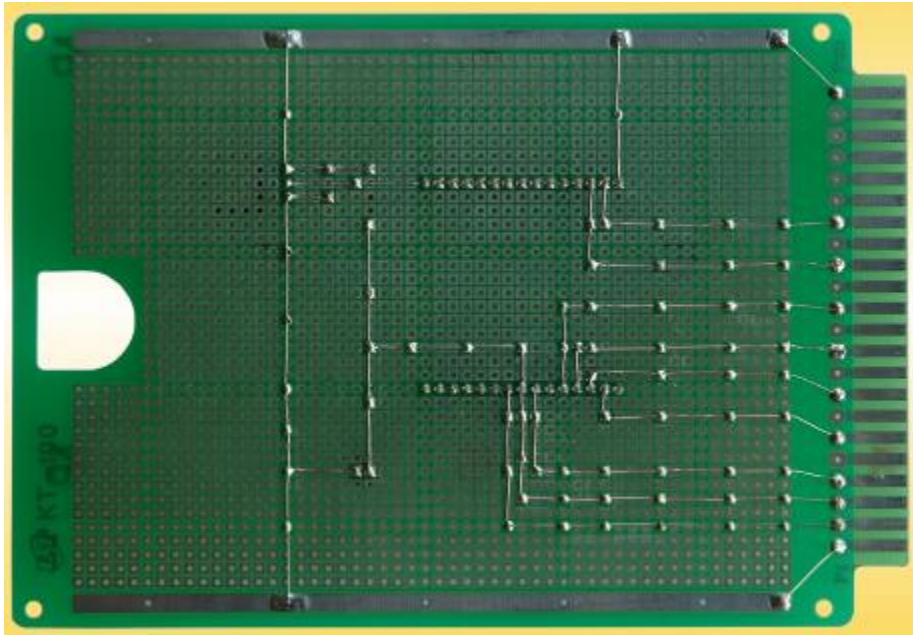
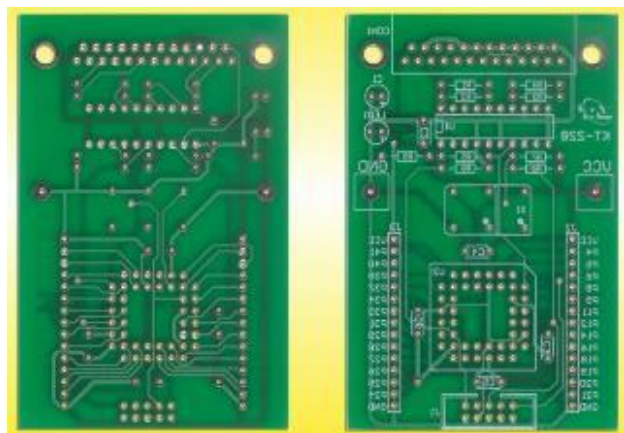
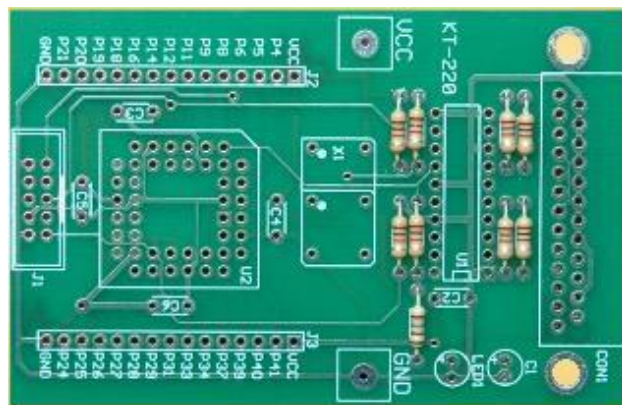


圖 16 完成母板銲接面線路連接(續)

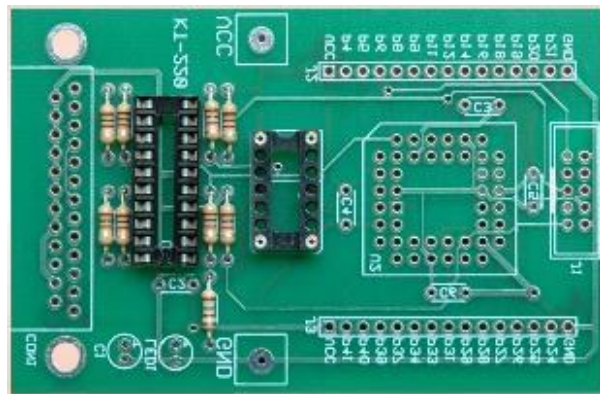
4. 銲接與組裝子電路板：子電路板上的零件有高有低，而零件的擺置的板層，雖然是以放在頂層為主，但兩個排針母座卻要放置在底層，而在頂層銲接，請特別留意。組裝順序如下：



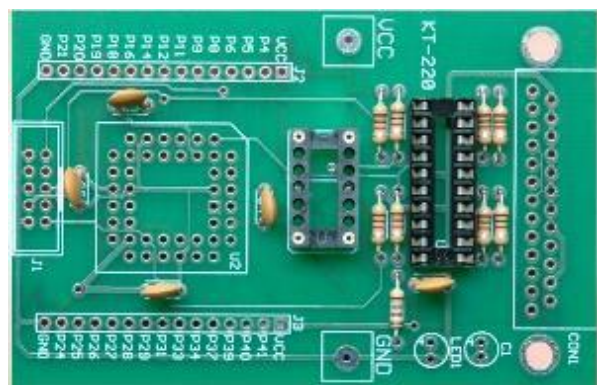
- (1). 先銲接高度最低的 9 個電阻。



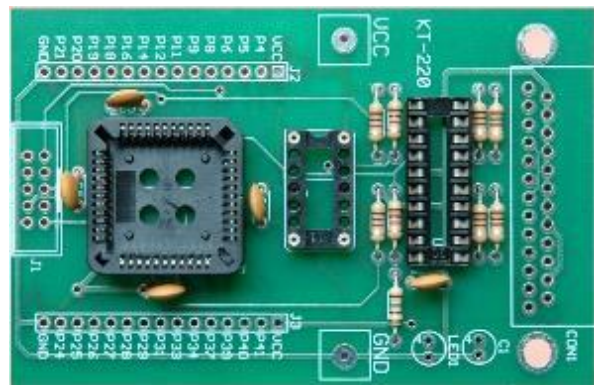
(2). 銲接較平的 2 個腳座。



(3). 銲接 5 個旁路電容



(4). 銲接 CPLD 腳座



(5). 銲接簡易牛角座與 LED(注意 LED 之極性)

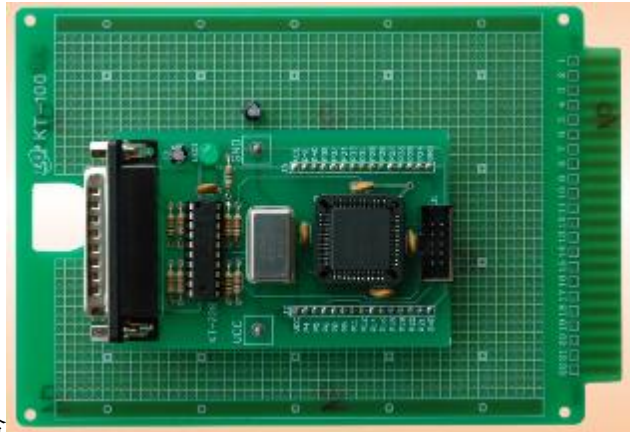


圖 25 子電路板與母電路板結合

5. 子電路板之電路設計與下載

(1). 電路設計解析

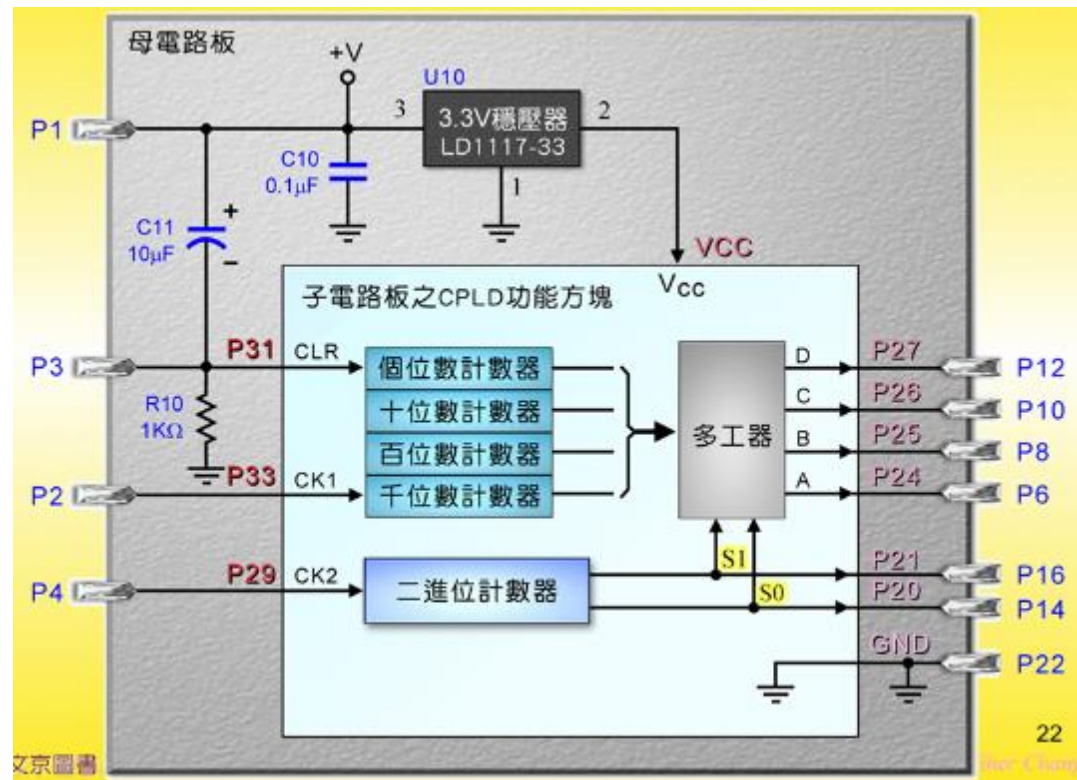
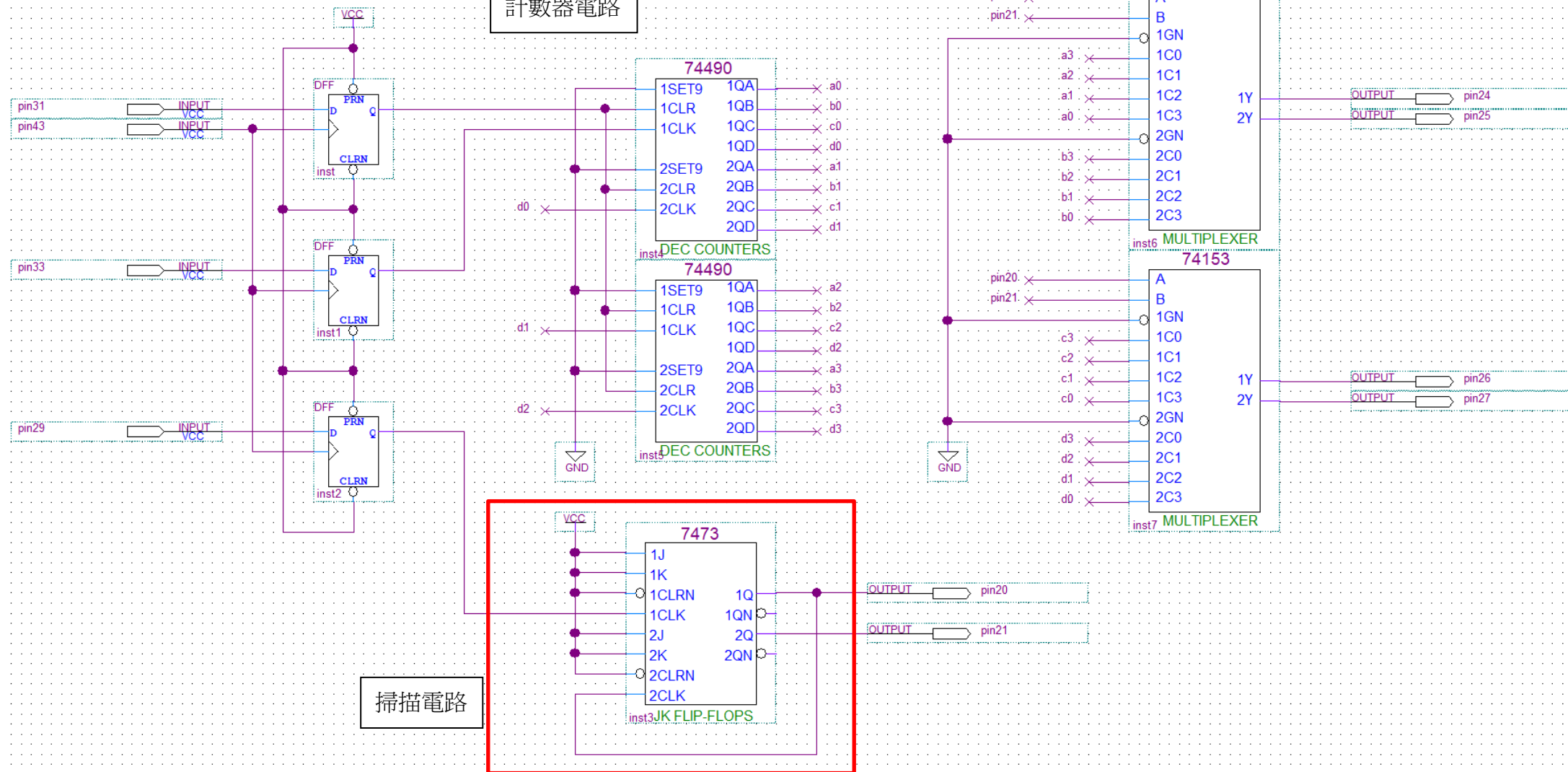


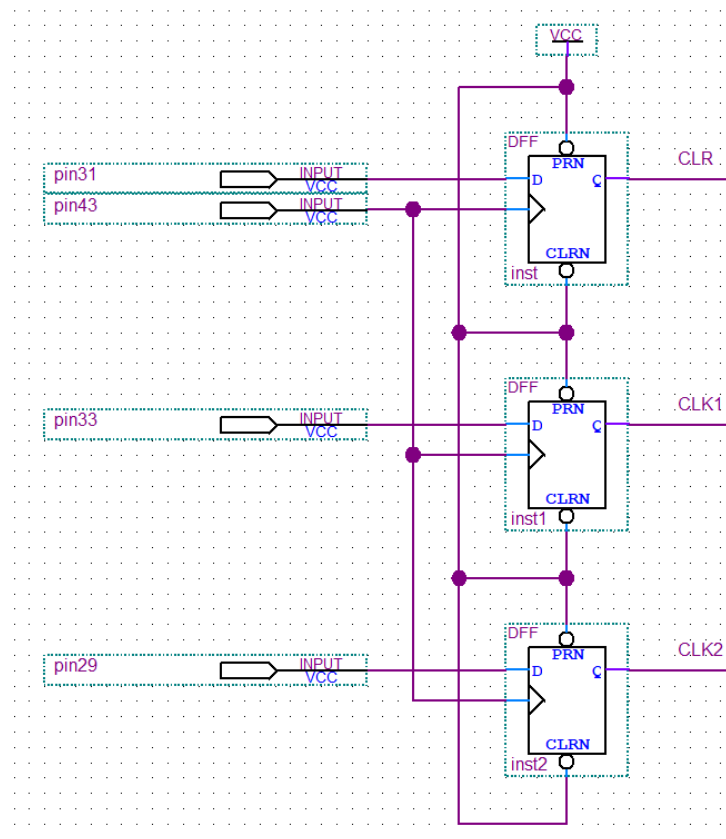
圖 26 母電路板之電路示意圖(包含子電路板之 CPLD 功能方塊)

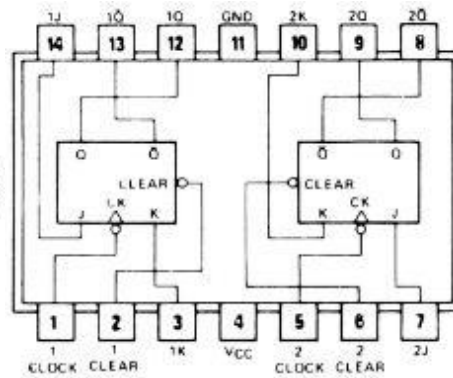
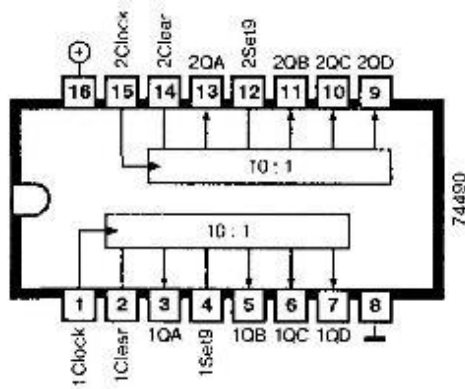
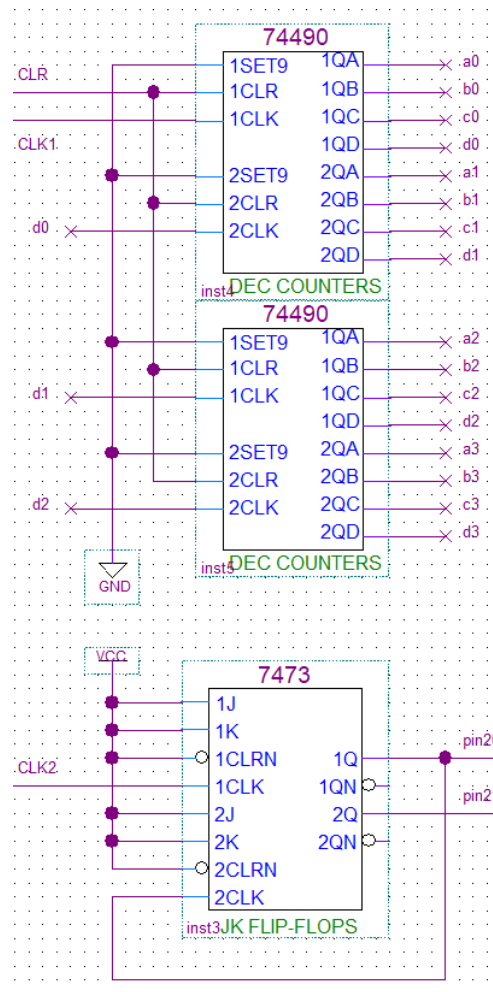
除雜訊電路

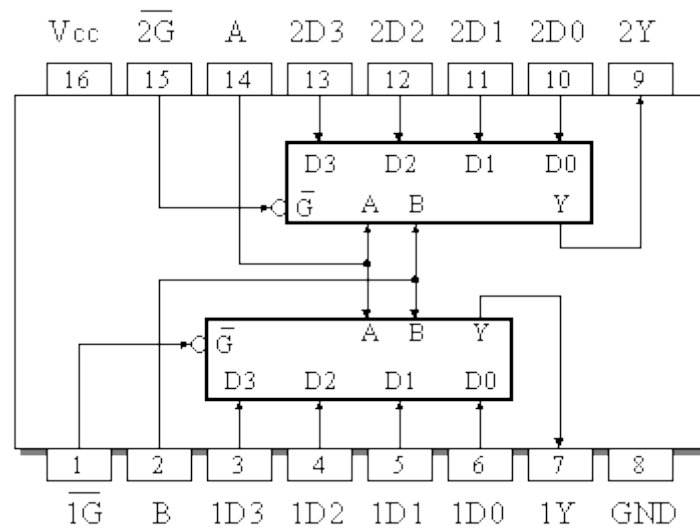
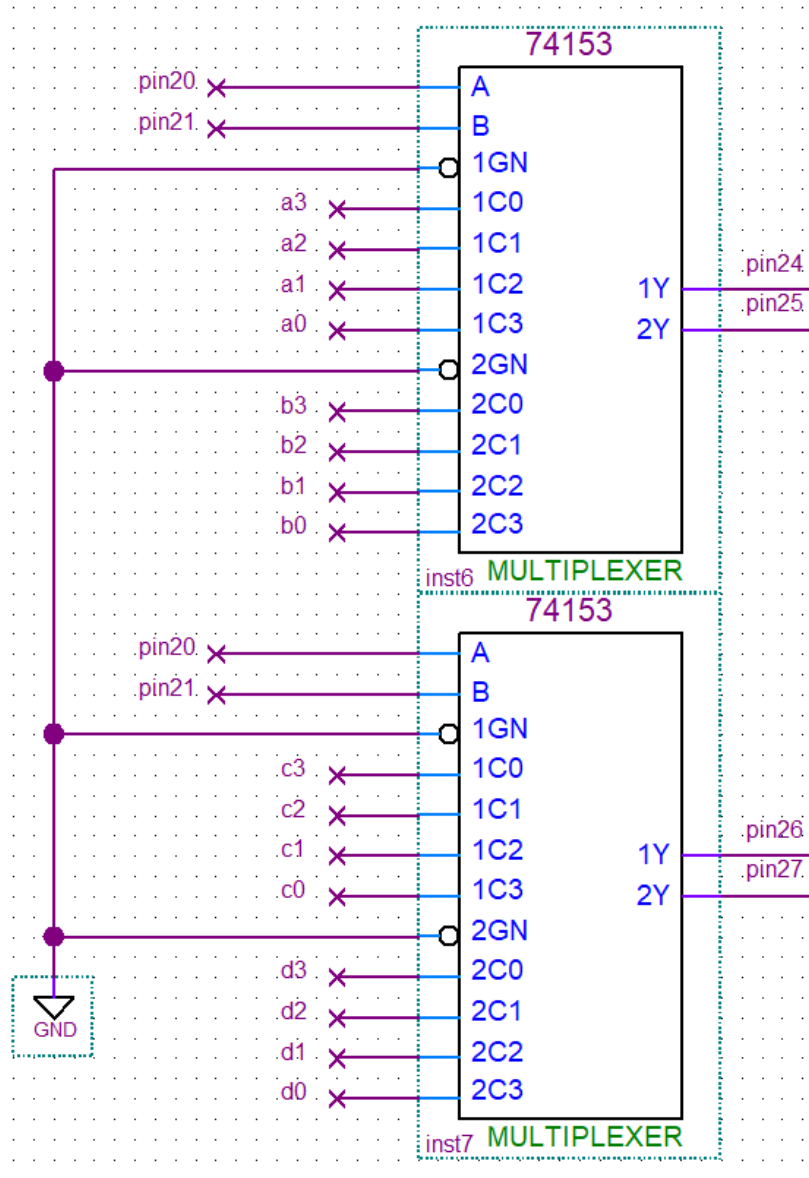
計數器電路

掃描線、資料線選擇(配合)電路









第二題 鍵盤掃描裝置

一、認識題目

測試機台部份為測試場地所提供的設備，其操作面板如圖 1 所示，內部電路如圖 2 所示。其中可分兩部份：



圖 1 測試機台之面板

3. 輸出部份：包含二位數七段顯示器，顯示右方鍵盤所按下之數值以及 NL3 指示燈。
 - (1). 二位數七段顯示器各有一個共陰集七段解碼器(U3、U4;CD4511)。
 - (2). 個位數的部份，為 BCD 計數器 U6(CD4510)。輸入端 Di~Ai 載入檢定板輸出之鍵值，由 PE 決定是否載入。
 - (3). 十位數的部份，為 BCD 計數器 U5(CD4510)。輸入端 Di~Ai 載入個位數的輸出 QD~QA，由 PE 決定是否載入。
 - (4). 當七段顯示器為 00 時，指示燈(NL3)亮起。
4. 輸入部分：除了電源 SW1 外，與受測者相關的是開關 S1 與 S2，以及一個有 4X3(12 個按鍵)的鍵盤，說明如下：
 - (4) S1 按鈕開關：按下 S1 時，計數暫停，再一下計數繼續。
 - (5) S2 按鈕開關：按下 S2 時，七段顯示器顯示 00(歸零)，指示燈(NL3)亮起。
 - (6) CLOCK IN：可接訊號產生器產生的 1~5Hz 的訊號。
 - (7) 4X3 鍵盤：按下鍵盤時，會顯示在七段顯示器，再按鍵時，會將上一個顯示的數值向左移動。*鍵功能等同於 S1，#鍵功能等同於 S2。

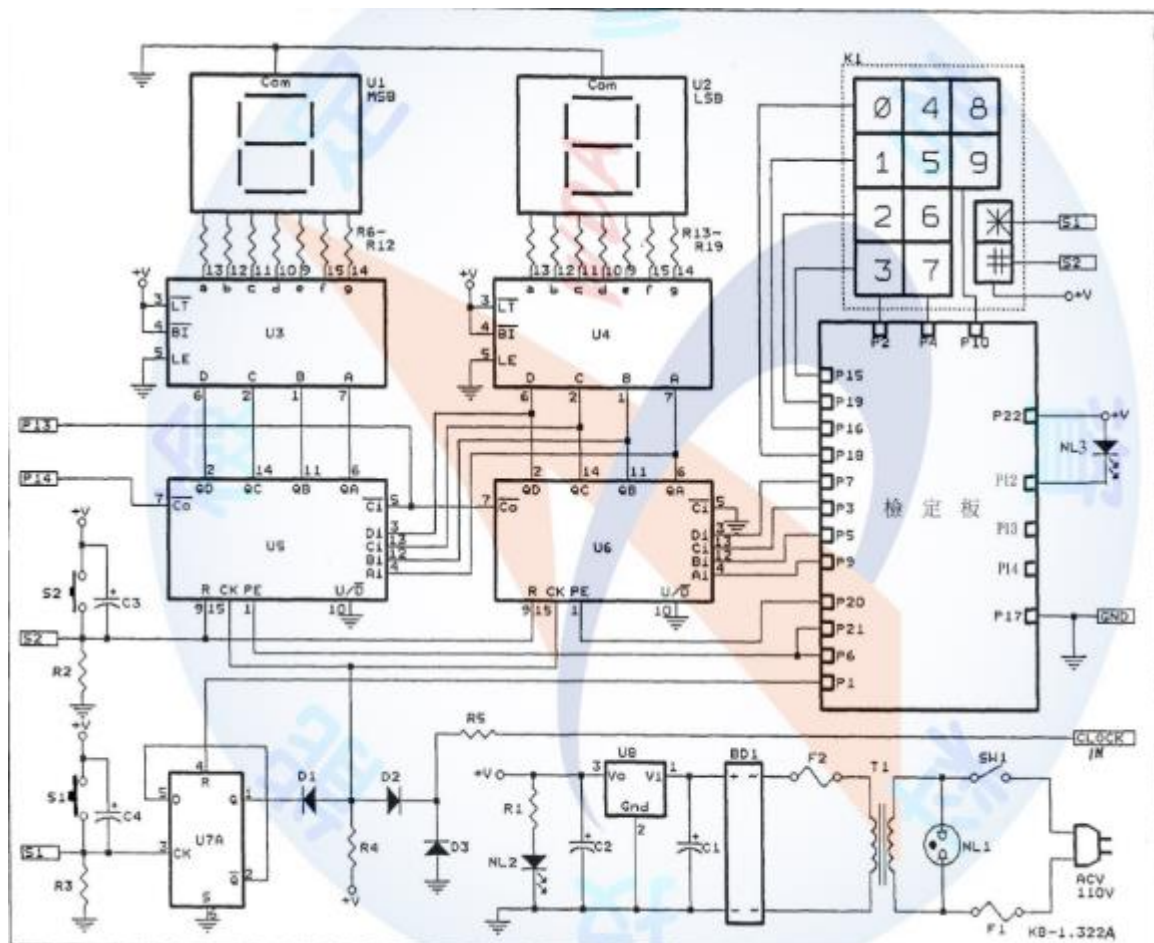


圖 2 內部電路(測試機台)

5. 母电路板部分：為焊接的轉接板，透過其上的 22PIN 金手指，即可插入測試機台，以進行測試。
 - (1) 當倒數結束時，利用電晶體 Q10 使 NL3 指示燈亮。
 - (2) 子电路板所採用的電源為 3.3V，在此引入測試機台的 5V，經由母电路板焊接的 LD1117-33 穩壓 IC，以產生子电路板所需的電源，如圖 3 所示。
 - (3) 為確保按鍵訊號不受干擾，另外增加 3 個 2.2KΩ 的下拉電阻於 P2、P4、P10 三隻腳上。如圖 4 所示。
6. 子电路板部分：為本檢定的主要目的，其中包含兩項工作：
 - (1) 第一項工作是完成現成之子电路板上之裝配與焊接，主要測試焊接與零件識別的能力。
 - (2) 利用 EDA 軟體(MAX+plus II 或 Quartus II)進行電路設計，並下載到子电路板上的 CPLD 晶片，主要測試 CPLD 電路設計與 EDA 軟體的應用能力。

1. 母電路板電路圖

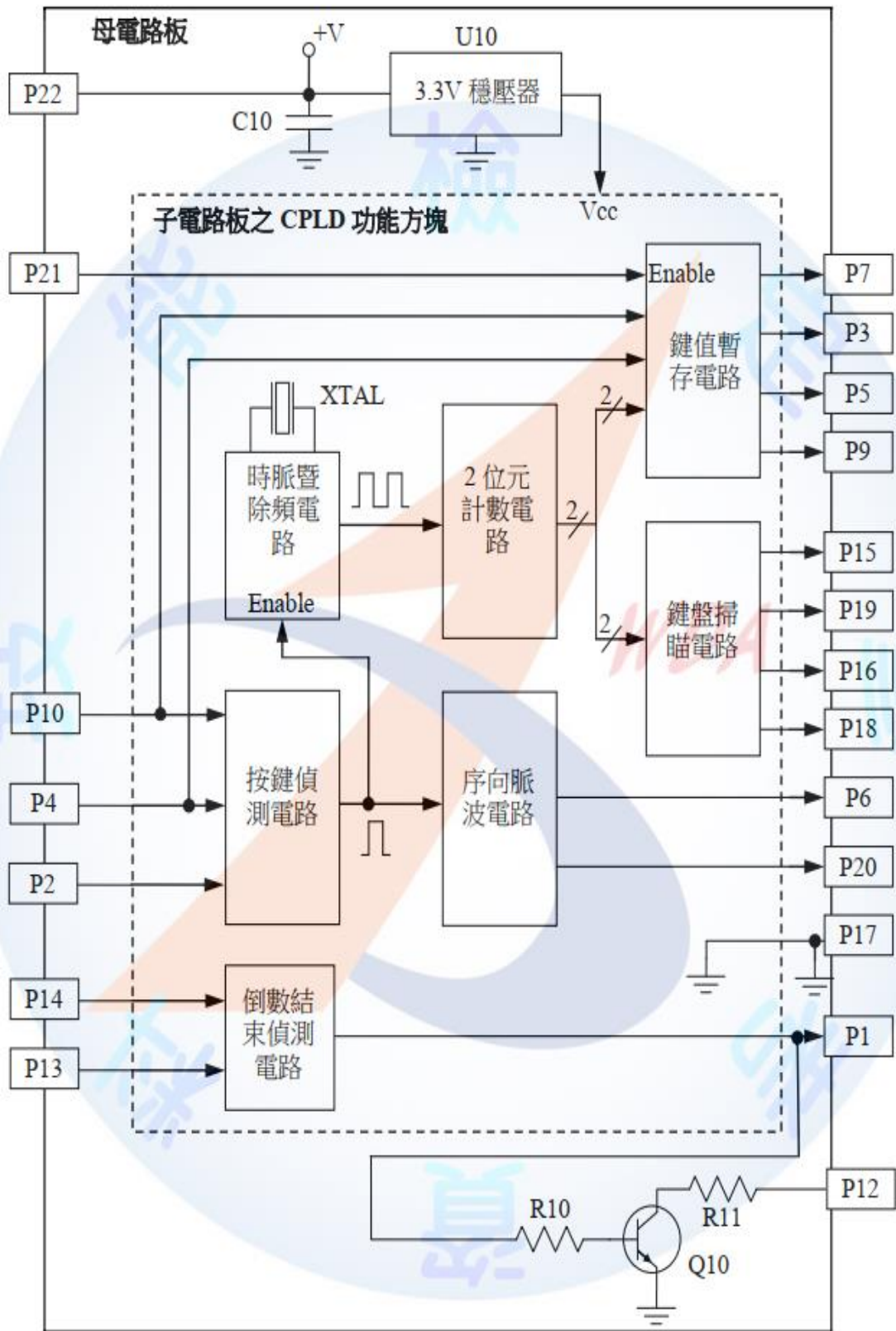


圖 3 母電路板之電路示意圖(包含子電路板之 CPLD 之功能方塊)

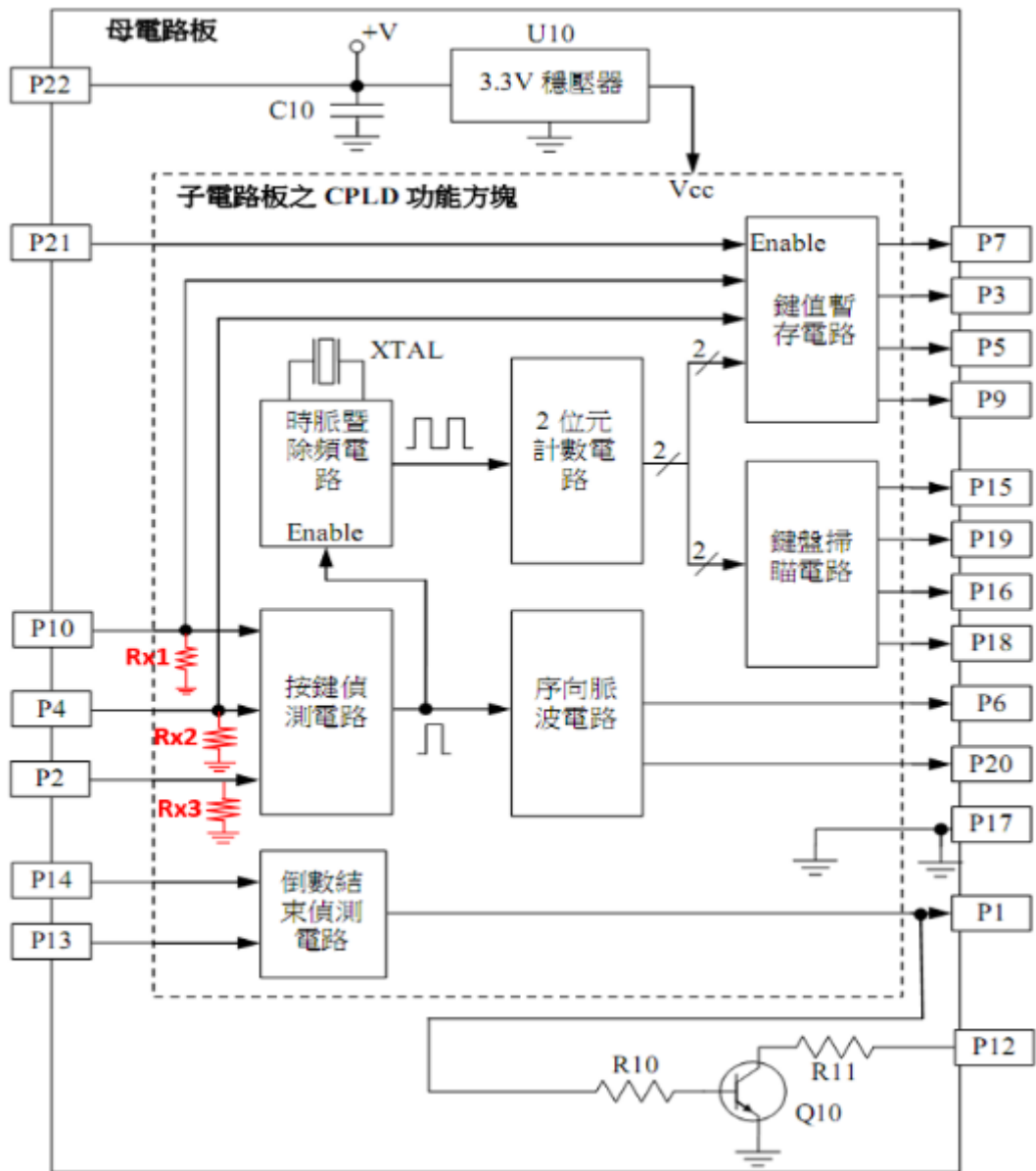


圖 4 母電路板上加上 Rx1~Rx3

7. 試題動作要求：整個題目設計與製作完成後，將檢定板插入考場的測試機台插槽，以檢驗下列動作：

- (1). 電源開關(SW1)ON，AC 電源指示燈(NL1)及 DC 電源指示燈(NL2)應亮。
- (2). 凡未具有下列之全部功能要求者不予評分：
 - a. 將函數信號產生器設定頻率 1~5Hz，輸出電壓準位為 0~5V 之正脈波，輸入至面板上的「CLOCK IN」端，作為電路動作所需之時序信號。
 - b. 可由鍵盤輸入 0~9 數目
 - (a) 每次鍵入之數目都能立即顯示於個位數，若再鍵入新數目時，原先之個位數則左移至十位數。
 - (b) 輸入過程中，可利用清除鍵(S2)隨時清除，顯示器顯示「00」。

(3)由步驟 2.將數值設定為 99 後，按鍵盤 START/STOP 鍵(S1)為 ON，則應開始倒數計數。

a. 個位數可從顯示器上清楚看出由 9~0 順序顯示。

b. 十位數可從顯示器上清楚看出由 9~0 順序顯示。

(4)步驟(二)-3.倒數計數到顯示為「00」時

a. 倒數計數停止。

b. 計數歸零指示燈 NL3 亮。

(5)倒數計數過程中可隨時控制*(START/STOP)鍵(S1)，使計數暫停或繼續倒數計數。檢查零件：若有缺損應立即提出，其中包含兩部份

a. 母電路板零件包，其中內容如圖 5 所示，其中第 12、13、14 項為選擇性零件，可自行決定是否使和使用的數量。

b. 子電路板零件包，其中內容如圖 6 所示。

2. 母電路板

項次	編號	名稱	規格	單位	數量	備註
1	U10	3.3V 穩壓 IC	LD1117V33 或同級品	只	1	
2	Q10	電 晶 體	2SC1815	只	1	
3	R10	碳膜電阻器	10k Ω ，1/4W	只	1	
4	R11	碳膜電阻器	330 Ω ，1/4W	只	1	
5	C10	陶瓷電容器	0.1 μ F/50V	只	1	
6		萬用電路板	115mm×165mm 22P 單面	片	1	
7		單 芯 線	ϕ 0.5mm PVC	公尺	2	
8		鉚 錫	60% RH60A-W0.8	公尺	2	
9		裸 銅 線	鍍錫 ϕ 0.5mm	公尺	2	
10		半透明方格紙	A4 0.1 吋方格	張	1	
11		排 針 母 座	單排 15-pin 2.54mm	只	2	
12	R	碳膜電阻器	2.2k Ω 1/4W	只	16	提升或接地電阻
13	C	陶瓷電容器	0.01 μ F/50V	只	6	濾波電容
14	D	二 極 體	1N4148	只	6	降壓二極體
備註： 1. 每場次每一試題均應至少各有備份材料一份。 2. 所有電阻誤差值均在 $\pm 5\%$ 以內。 3. 提升或接地電阻、濾波電容與降壓二極體是否使用，由應檢人員自行決定。						

圖 5 母電路板零件

1. 子電路板

項次	編號	名稱	規格	單位	數量	備註
1		CPLD 子電路板	如試題參考圖表，CPLD PCB 板	片	1	
2	U1	IC	74HC244 (DIP 型) 或同級品	只	1	
3		I C 腳座	20-pin DIP 型	只	1	
4	U2	CPLD	Altera EPM3064ALC44-10 或同級品	只	1	
5		C P L D 腳座	44-pin PLCC 型	只	1	
6	X1	石 英 振 盪 器	OSC 方型，4MHz	只	1	
7	LED1	LED	φ5mm LED，綠色	只	1	
8	R1~R4	電 阻 器	100Ω 1/4W	只	4	
9	R5	電 阻 器	1kΩ 1/4W	只	1	
10	R6~R8	電 阻 器	1kΩ 1/4W	只	3	
11	R9	電 阻 器	180Ω 1/4W	只	1	
12	C1	電 解 電 容 器	10μF/25V	只	1	
13	C2~C6	陶 瓷 電 容 器	0.1μF/50V	只	5	
14	CON1	連 接 器	DB25M (RS232 接頭) (25 公 90°)	只	1	
15	J1	金 牛 角 座	10-pin 如 Altera JTAG 連接座	只	1	
16	J2~J3	排 針	單排 15-pin 2.54mm，高 12mm	只	2	
17		圓 孔 腳 座	短腳 (石英振盪器母座)	只	6	
18		接 針	子電路板 Vcc 及 GND 用	只	2	

圖 6 子電路板零件

二、 母電路板之設計與組裝

畫電路以一般的數位乙級繪圖板來繪製，使用前請熟悉各個腳位及零件的位置，以加快繪圖的速度，如圖 7 所示。

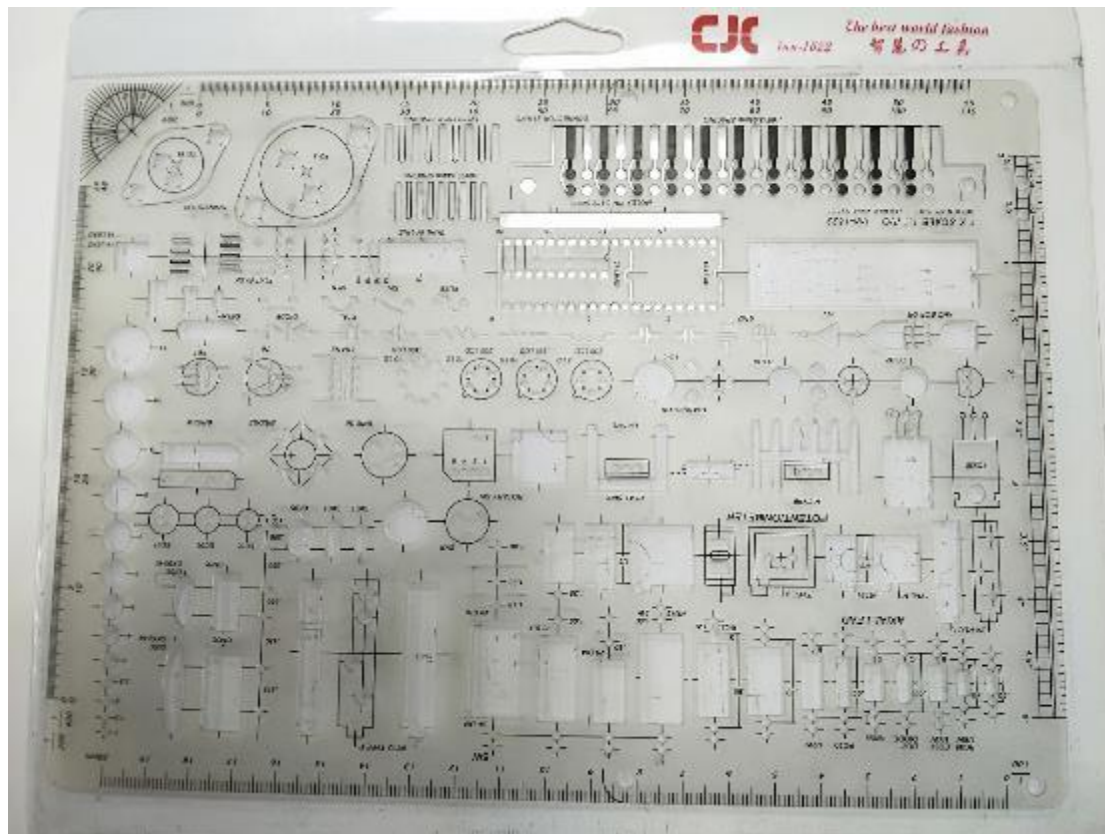


圖 7 數位乙級繪圖板

1. 母電路板頂層零件佈置設計：包含四個項目，即繪製板框、排針母座之定位、接腳配對、其它零件定位。詳細動作如【母板電路設計/繪製】投影片檔。
 - (1) 繪製板框：將萬用電路板(頂層朝上)壓在方格紙的下半部分，其中方格紙上水平粗格線 10 與垂直粗格線 10 之交點，對齊萬用電路板左上角白色方塊孔，如圖 8 所示。緊接著使用鉛筆沿萬用電路板邊框描繪在方格紙上，且描繪手指孔與四個角落之圓孔。描繪完成後，在四個圓孔上，分別繪製中心線，如圖 9 所示。

萬用電路板壓在方格紙的下半部分

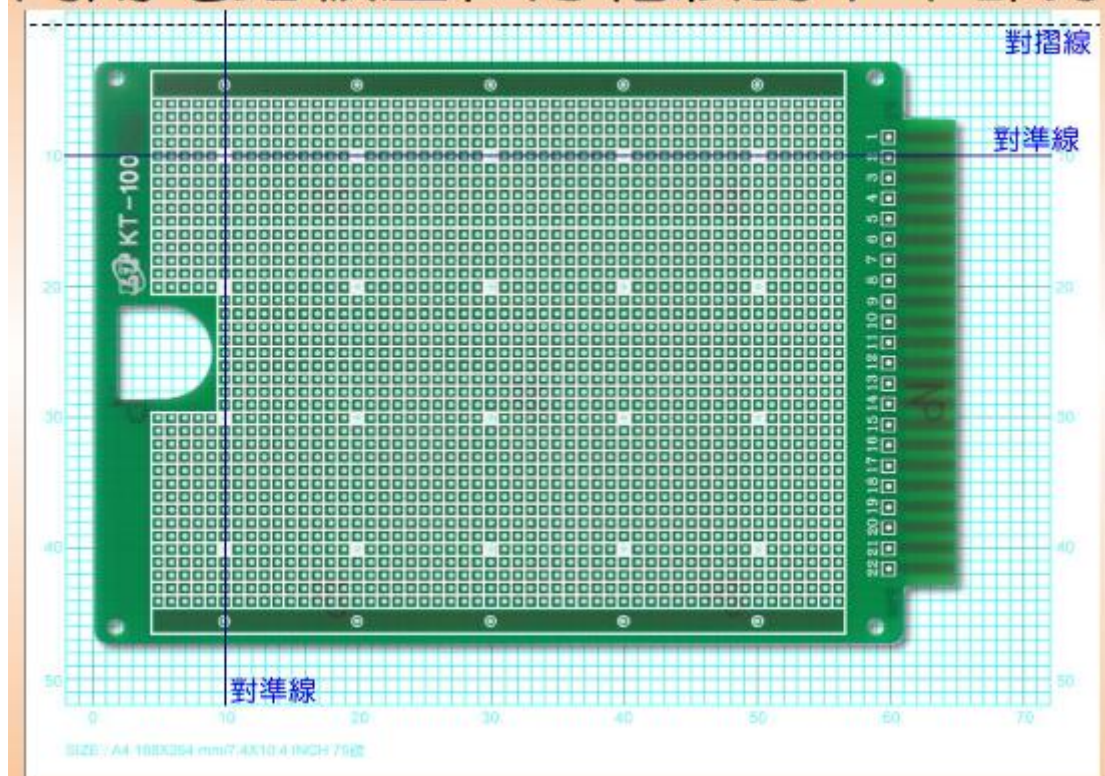


圖 8 萬用電路板壓在方格紙的下半部分並對位

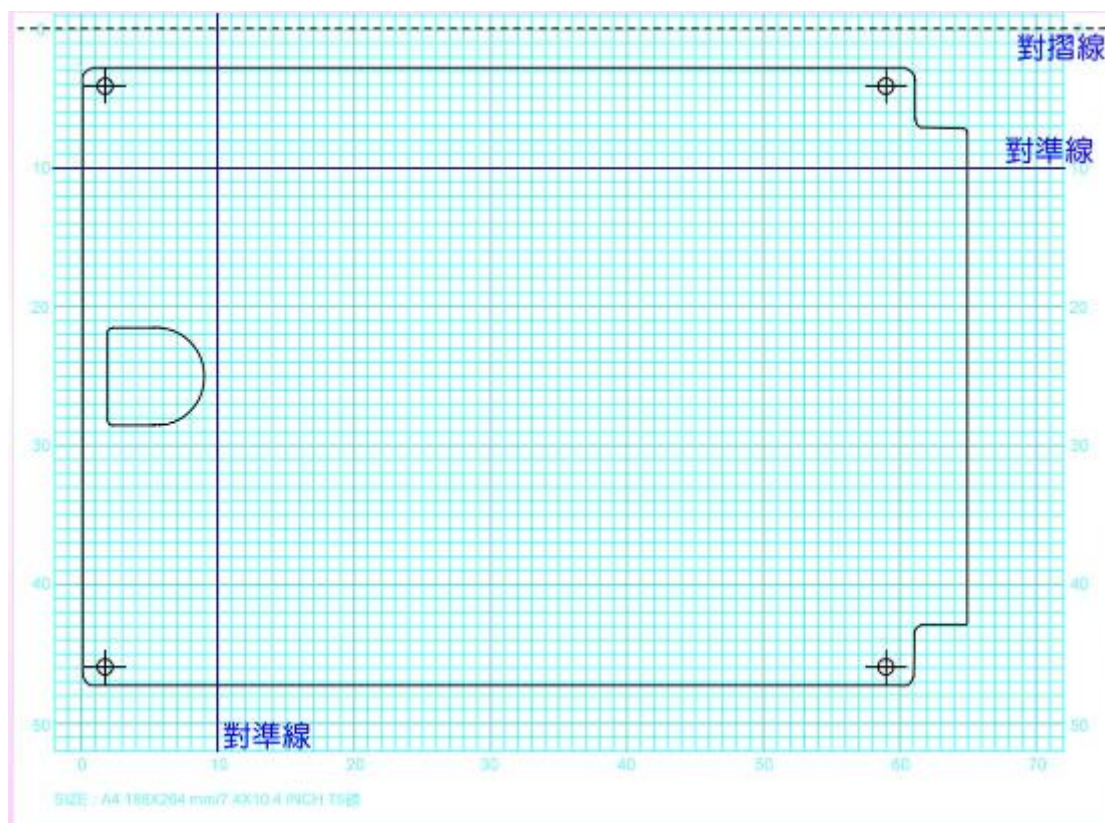


圖 9 描繪板框

- (2) 排針母座之定位：在子電路板上兩組 15PIN 排針(J2、J3)之排距為 15 格，從頂層以橫向來看，其中 J3 在上、J2 在下，在此將 J3 排針母座定位在方格紙座標(30，20)到(44，20)，J2 排針母座定位在方格紙座標(30，35)到(44，35)如圖 10 所示。

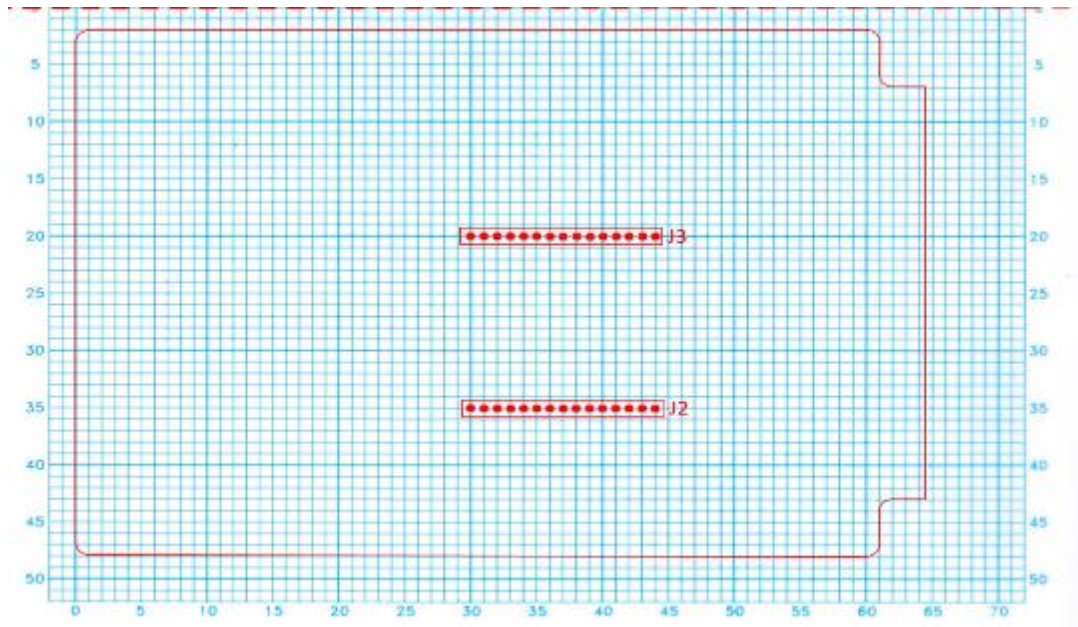


圖 10 在方格紙上繪製排針母座

- (3) 其他零件定位：在母電路有穩壓電路，將來自 P2 金手指+5V 電源，經穩壓 IC(LD1117-33)電源產生+3.3V 電源，並提供子電路板使用。這個電路由 C10 與 U10 組成，IC(LD1117-33)接腳很長，組裝時須將接腳彎成 90 度，再插入萬用電路板焊接。

a.先畫 R10、R11。如圖 11。

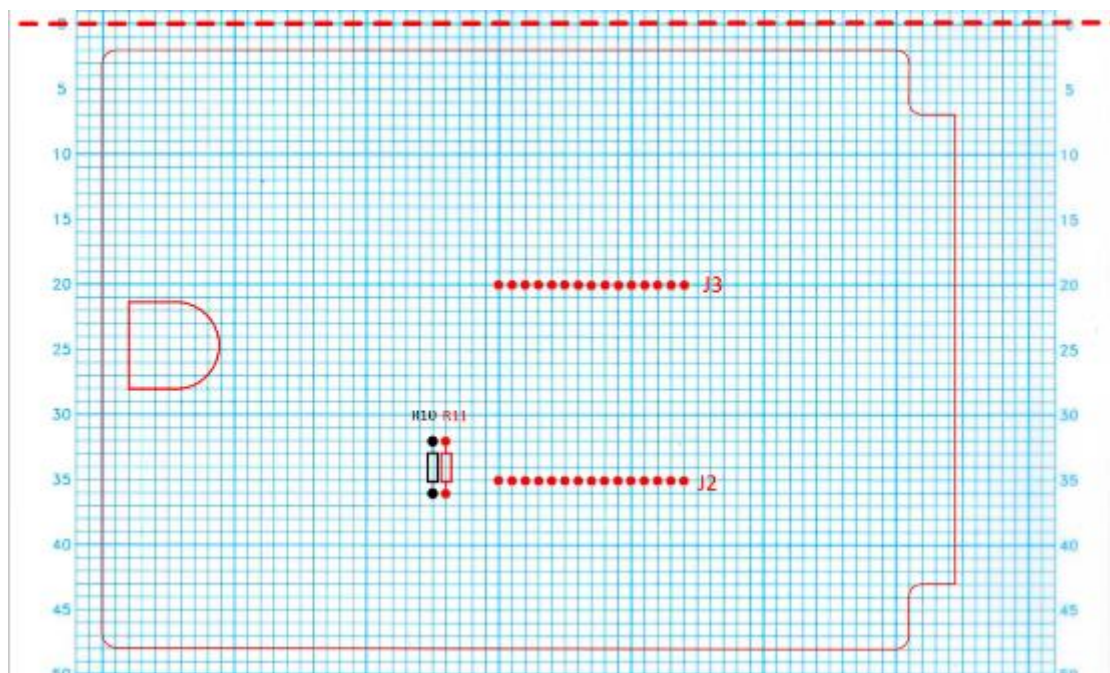


圖 11 在方格紙上繪製 R10、R11

b. 畫無極性電容 C10。如圖 12。

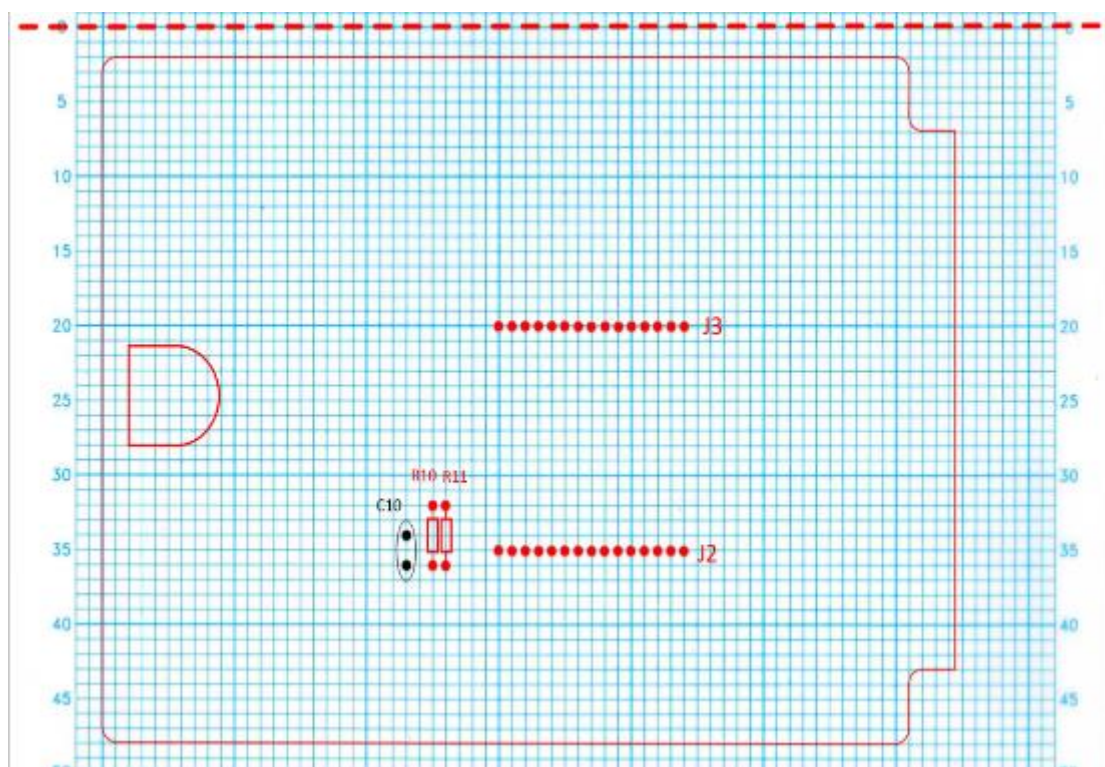


圖 12 在方格紙上繪製電容 C10

c. 畫穩壓 IC U10。如圖 13。

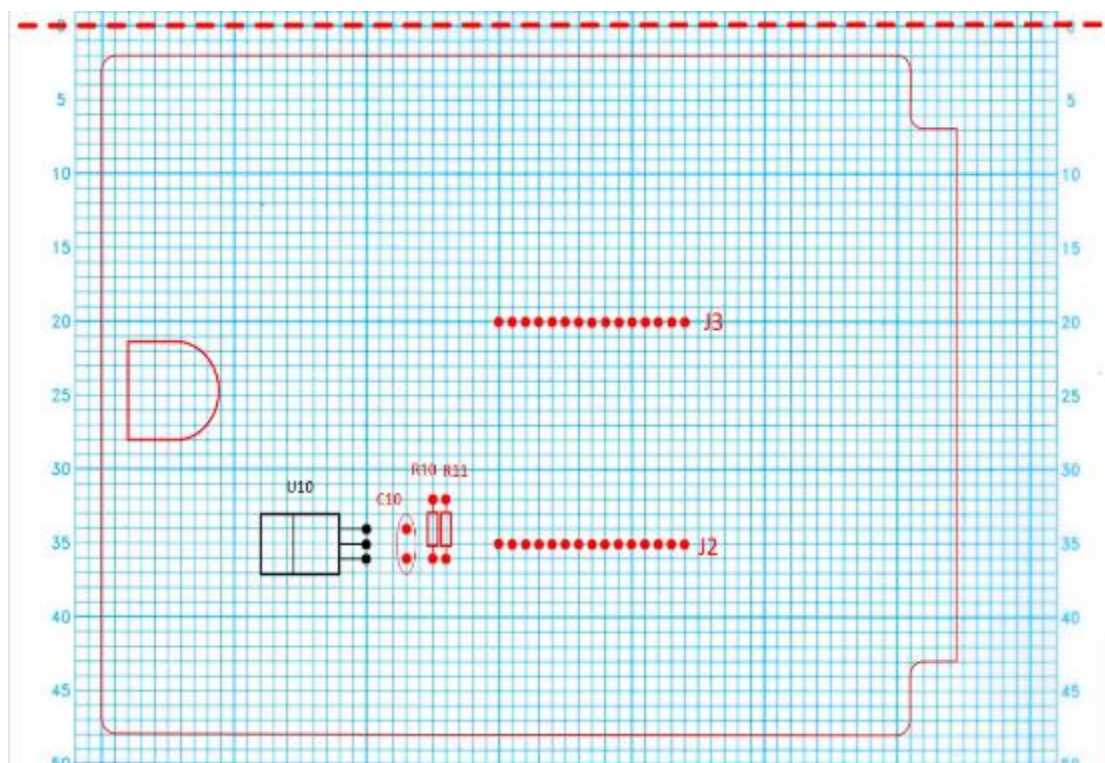


圖 13 在方格紙上繪製穩壓 IC U10

d. 畫電晶體 Q10。如圖 14。

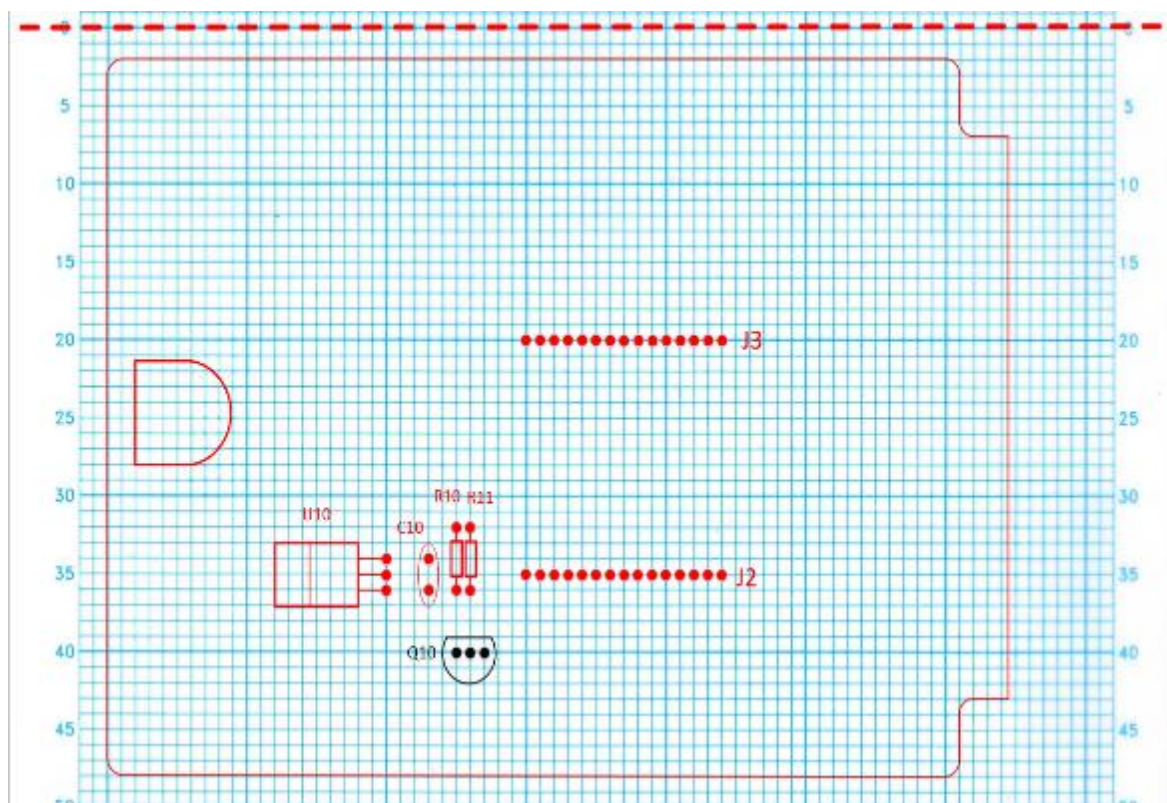


圖 14 在方格紙上繪製電晶體 Q10

e. 畫下拉電阻 Rx1~Rx3。如圖 15。

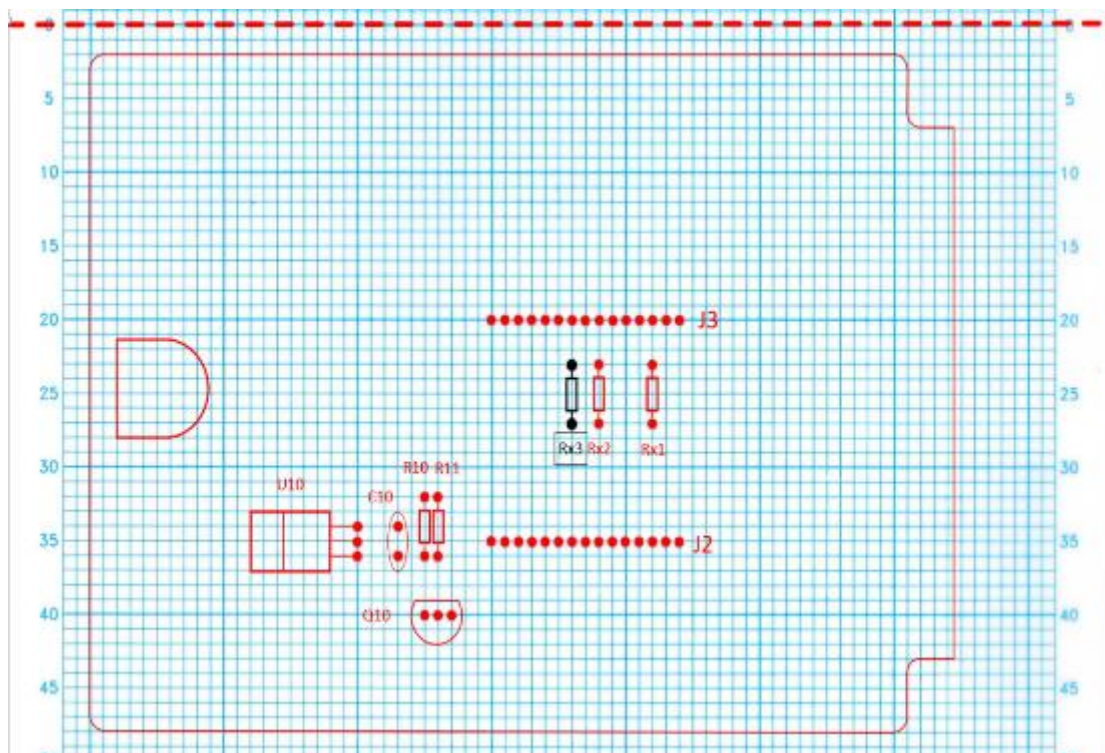


圖 15 在方格紙上繪製 Rx1、Rx2、Rx3

f. 因設計上需要的跳線，繪製頂層的 3 條跳線。。如圖 16。

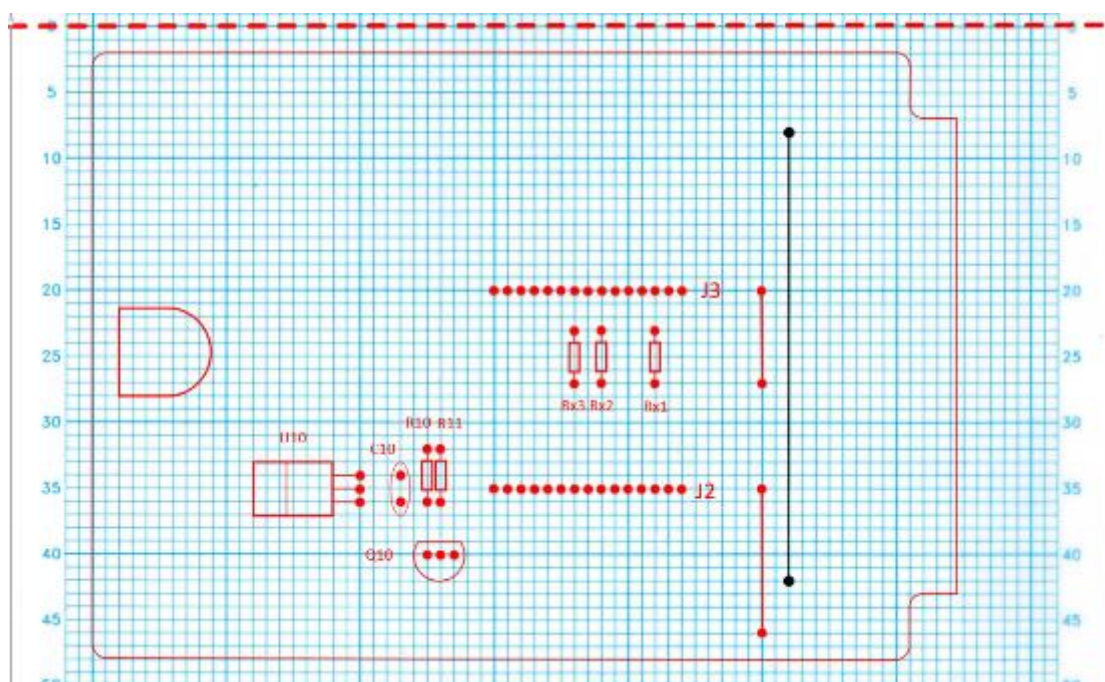


圖 16 在方格紙上繪製 3 條跳線

2. 母电路板底層零件佈置設計：包含四個項目，即繪製板框、繪製上下匯流排與金手指、繪製零件焊點與佈線設計。
 - (1) 繪製板框：將萬用电路板(底層朝上)壓在方格紙的下半部分，其中方格紙上水平粗格線 10 與垂直粗格線 10 之交點，對齊萬用电路板左上角白色方塊孔，如圖 17 所示。緊接著使用鉛筆沿萬用电路板邊框描繪在方格紙上，且描繪手指孔與四個角落之圓孔，如圖 18 所示。

將萬用電路板壓在方格紙上半部分並對位

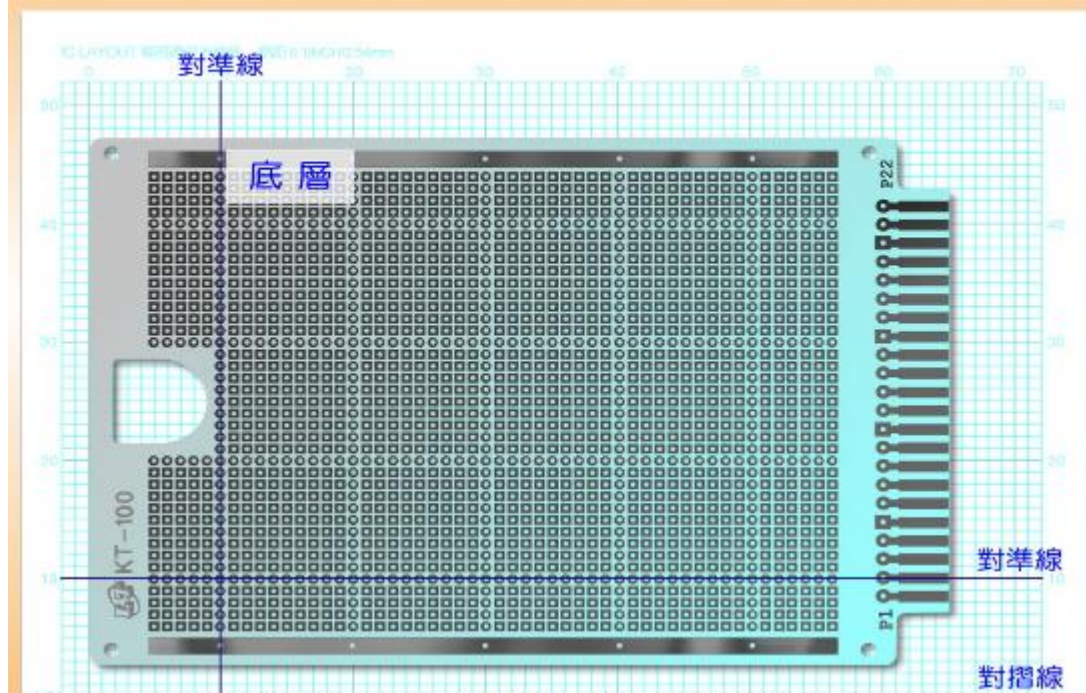


圖 17 萬用電路板壓在方格紙的上半部分並對位

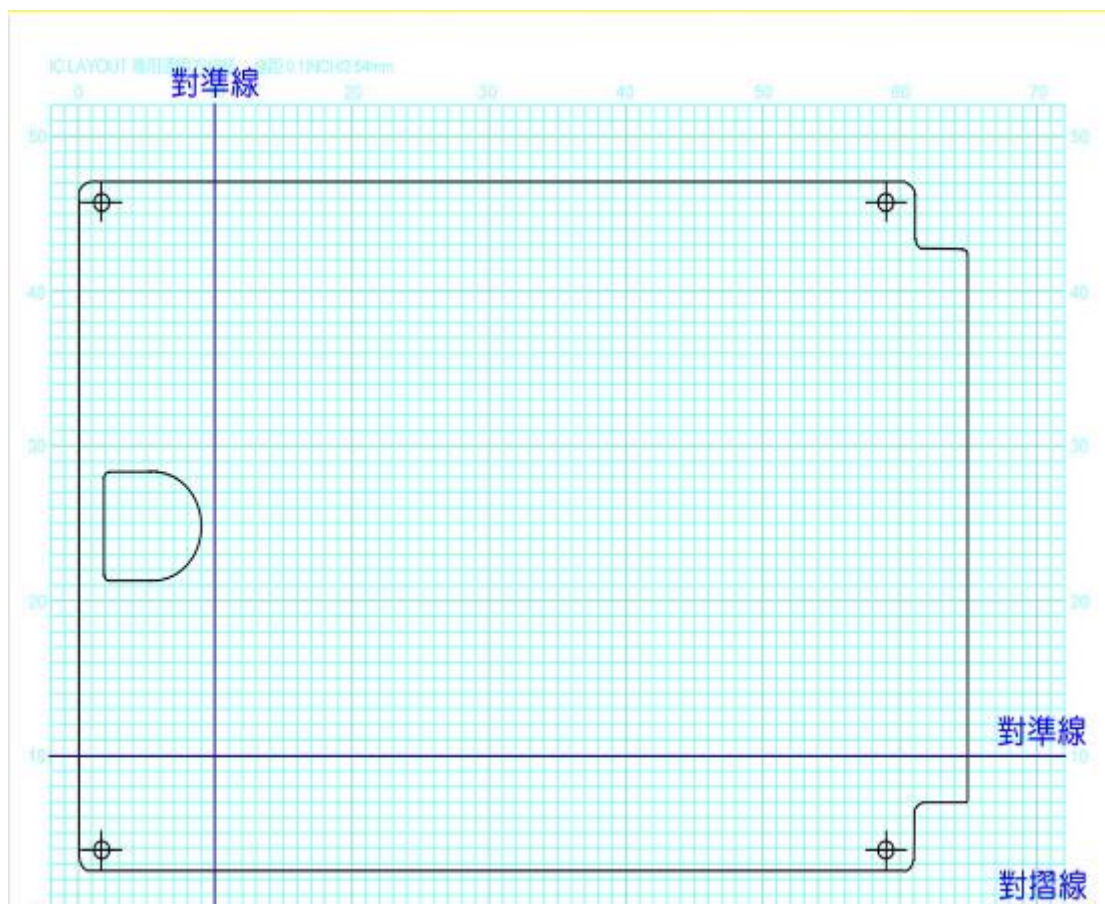


圖 18 繪製板框

- (2) 繪製上下匯流排：將萬用電路板(底層朝上)壓在方格紙的下半部分，套至剛才描繪的底層板框內，再描繪出上下匯流，如圖 19 所示。

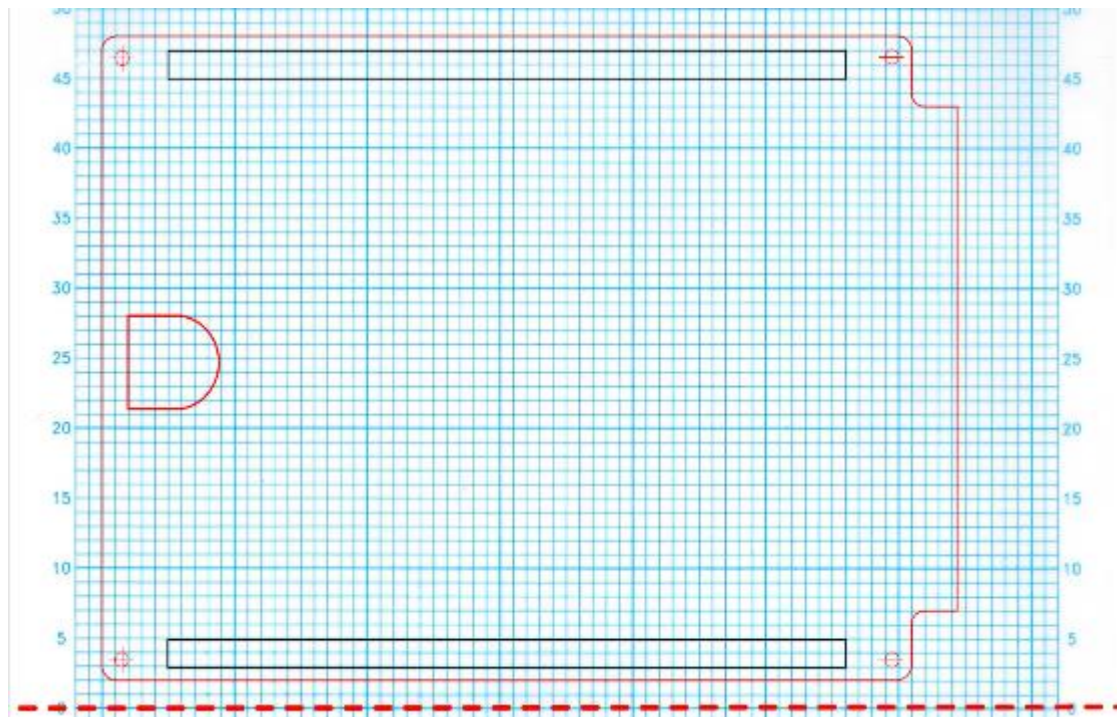


圖 19 繪製上下匯流排

- (3) 繪製零件焊點：確定方格紙由中間對折線對齊，再利用方格紙透視的位置使用繪圖模板繪製 J2、J3、U10、C10、R10、R11、Q10、Rx1、Rx2 及 Rx3 之焊點(圓圈)將其繪出來，務必對齊，如圖 20 所示。

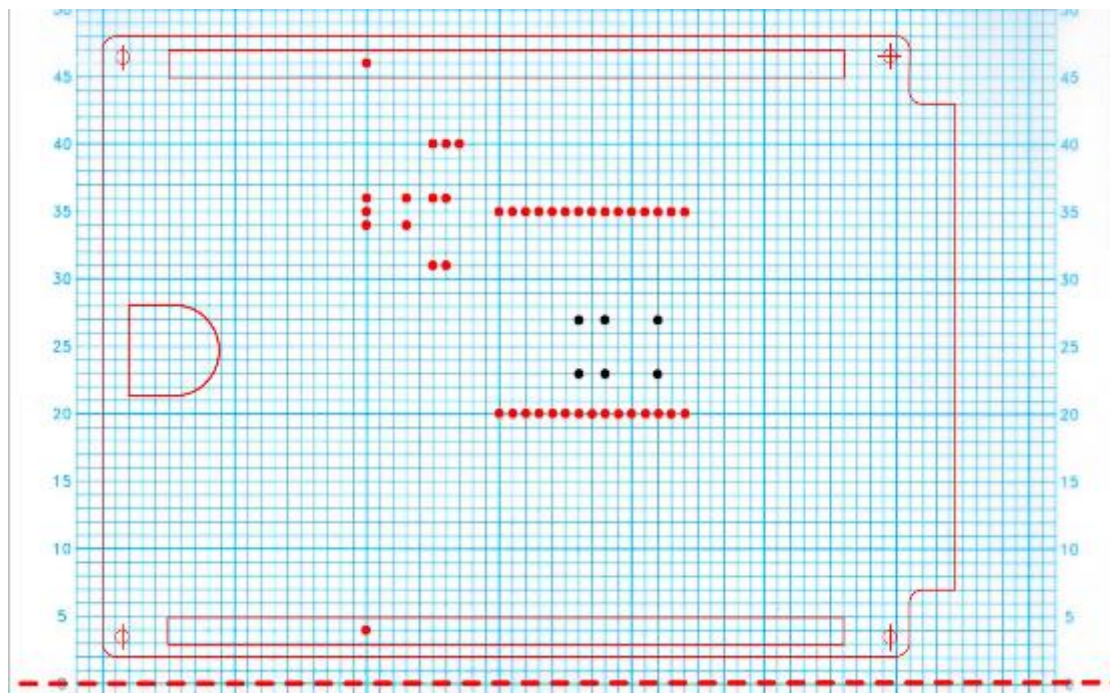


圖 20 繪製焊接面的焊點

(4)繪製金手指與編號。如圖 21。

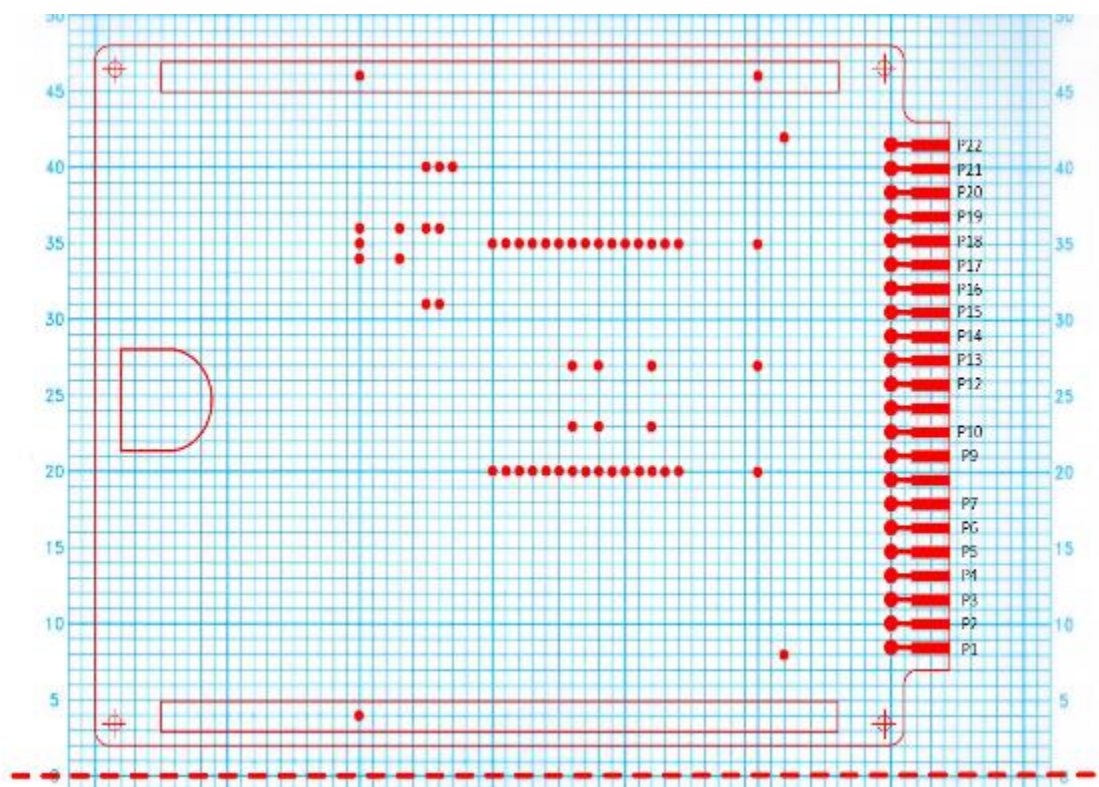


圖 21 繪製金手指與編號

(5)繪製 U10、C10、R10、R11、Q10 相關接線。如圖 22。

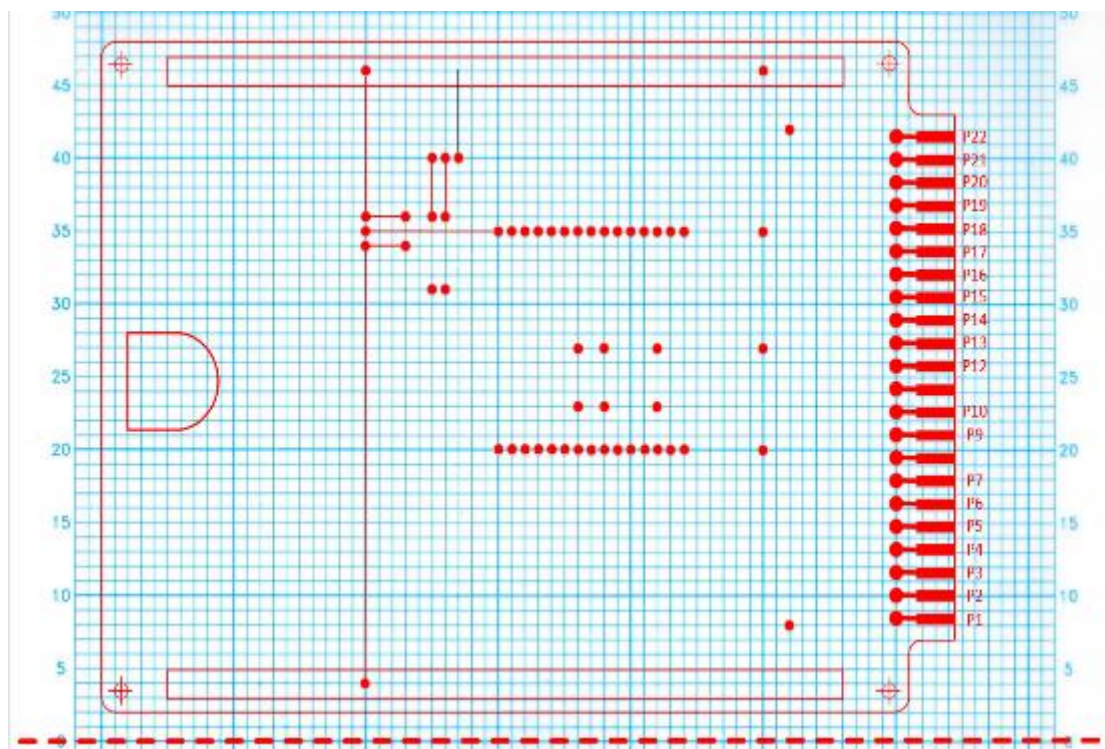


圖 22 繪製相關零件接線

(6)繪製特殊用途接線：VCC、GND、Rx1~Rx3、R10、R11 等特殊用途的接線。
如圖 23。

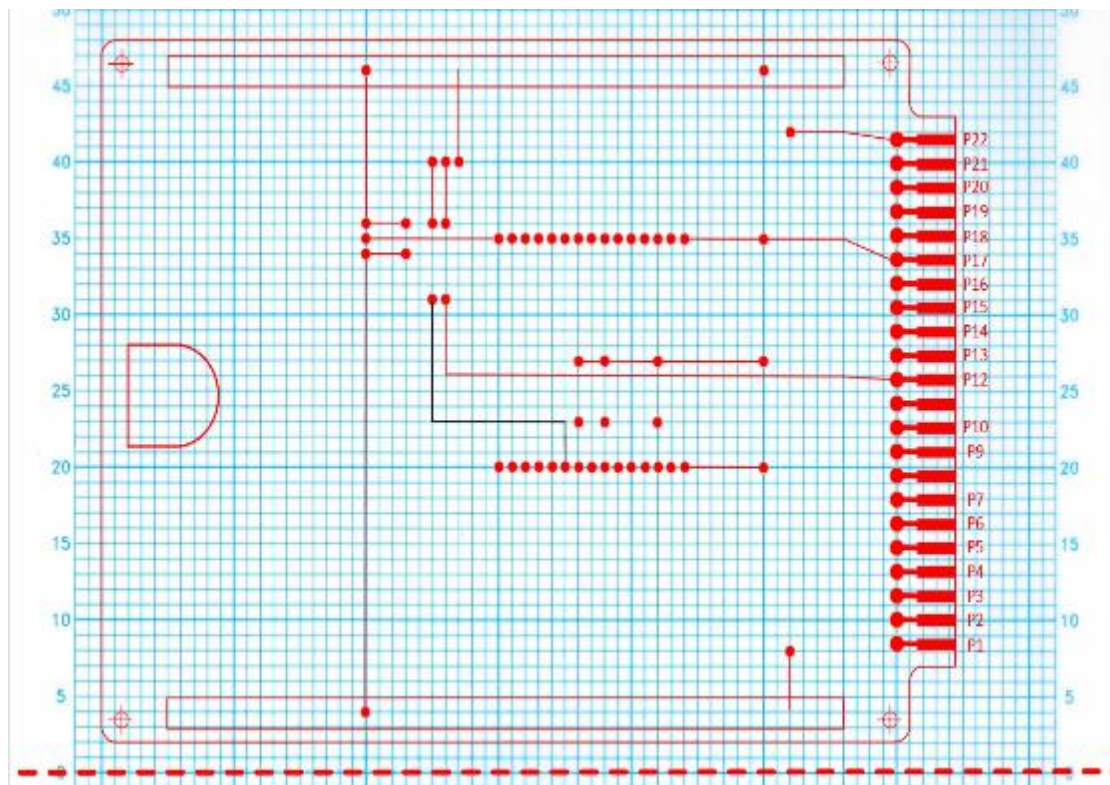


圖 23 繪製特殊用途零件接線

(7)繪製金手指 P9~P10 與 Rx1~Rx3 到 CPLD IC 的接線。如圖 24。

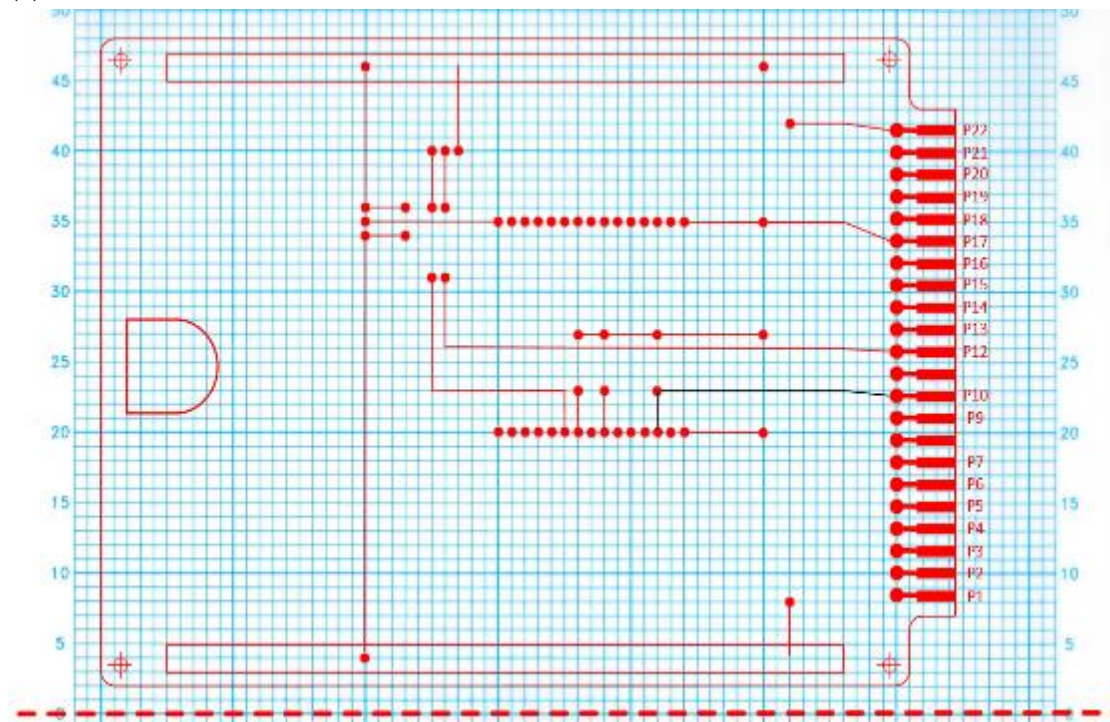


圖 24 繪製 CPLD 相關接線

(7)繪製金手指 P13~P16 到 CPLD IC 的接線。如圖 25。

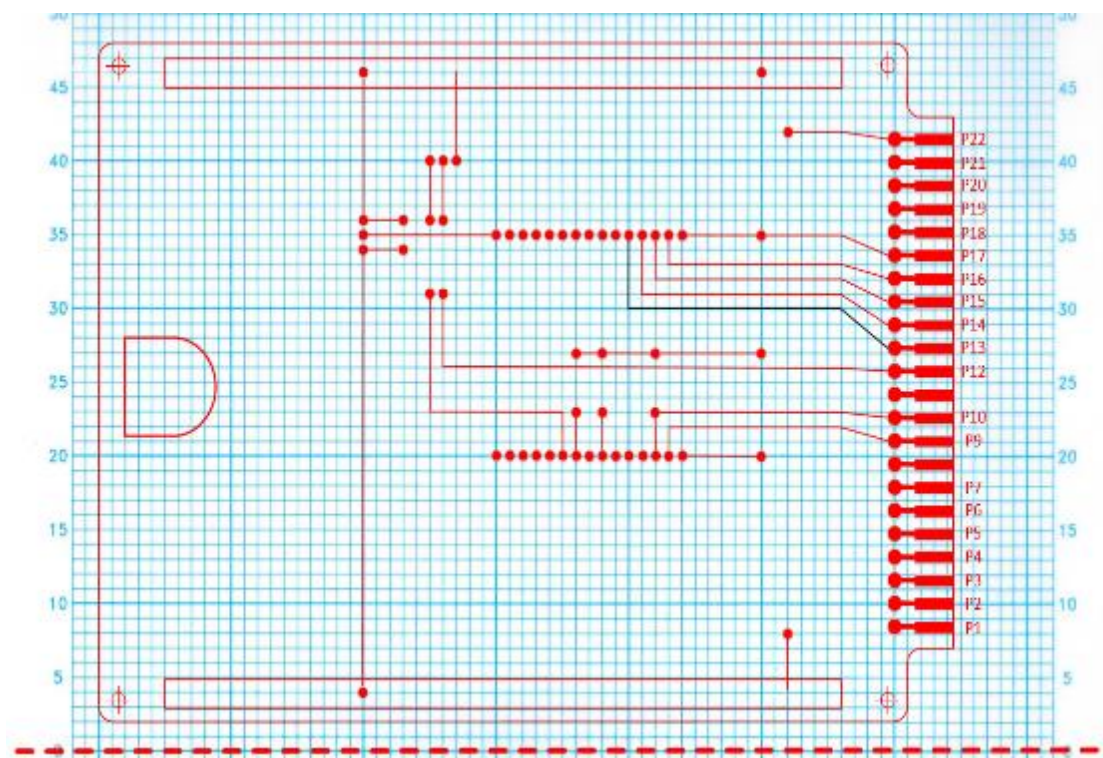


圖 25 繪製 CPLD 相關接線

(8)繪製金手指 P18~P21 到 CPLD IC 的接線。如圖 26。

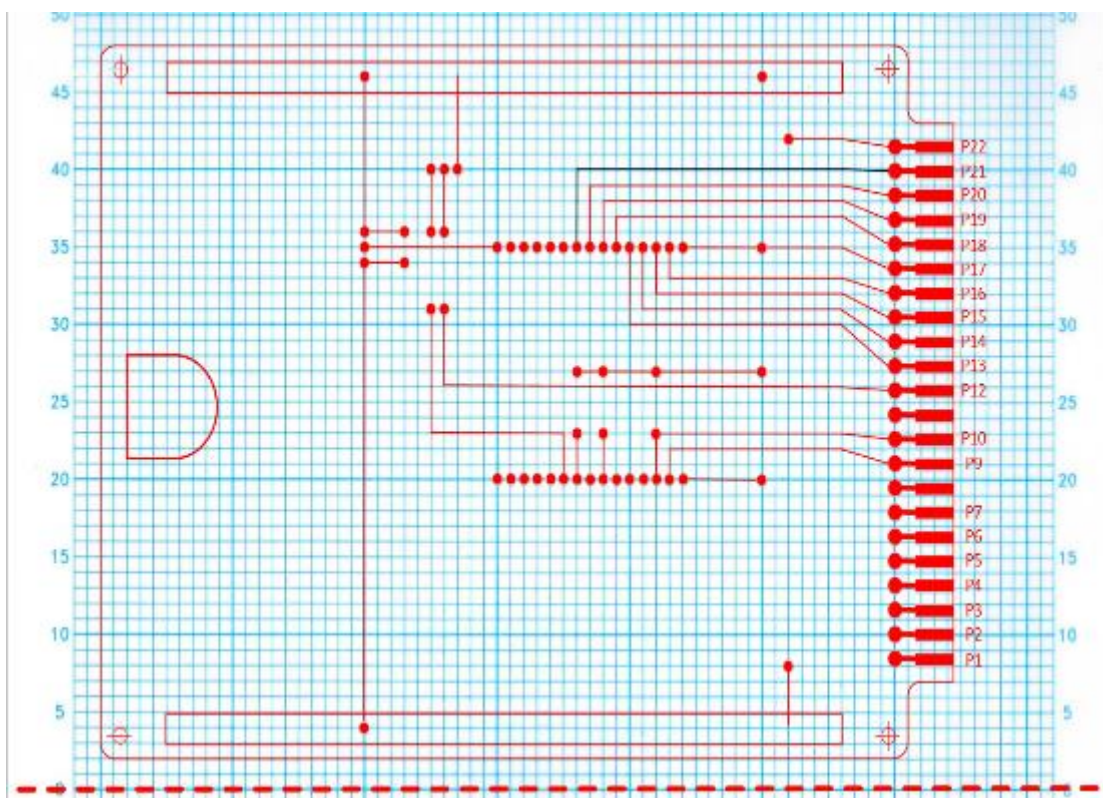


圖 26 繪製 CPLD 相關零件接線

(9)繪製金手指 P17~P1 到 CPLD IC 的接線。如圖 27。

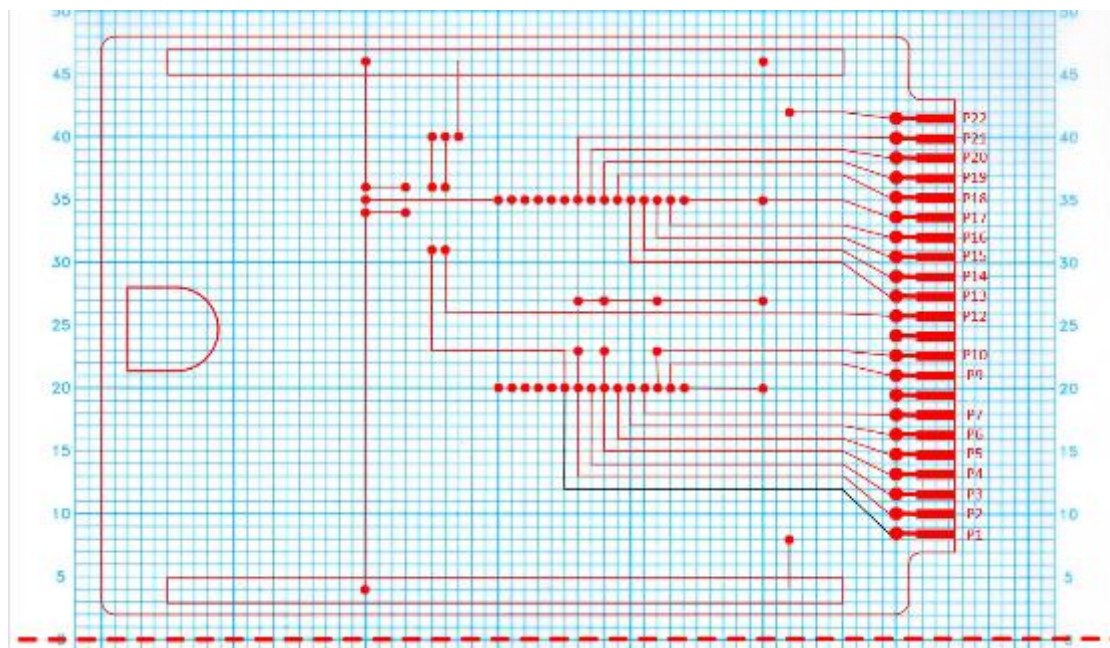


圖 27 繪製 CPLD 相關零件接線

(10) 接腳配對：依據試題之母電路板與子電路板之關係，整理出接腳配對表如。如圖 28。

自己列出【金手指與CPLD接腳對照表】，注意正反面。

金手指	CPLD
P22	VCC
P21	11
P20	12
P19	14
P18	16
P17	GND
P16	21
P15	20
P14	19
P13	18
P12	接R11
P11	沒用
P10	25
P9	24
P8	沒用
P7	26
P6	27
P5	28
P4	29
P3	31
P2	33
P1	34

圖 28 接腳配對表

3. 母电路板組裝：完成母电路板的繪圖設計工作後，按照繪圖的電路按圖施工，只要先從零件面與頂層佈線，如圖 29 所示，再從底層佈線焊接，再依焊接規則空格不能超過 5 焊點就須焊的規定，完成裸銅線佈線焊接，如圖 30 所示。

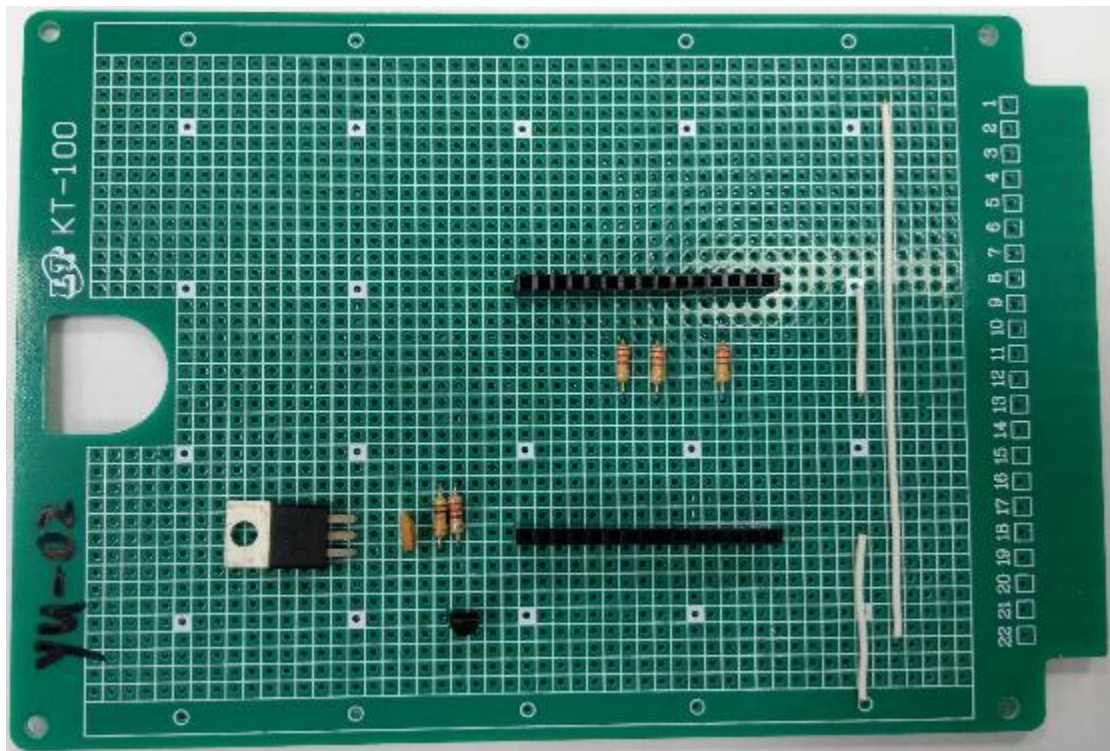


圖 29 母电路板零件面焊接完成

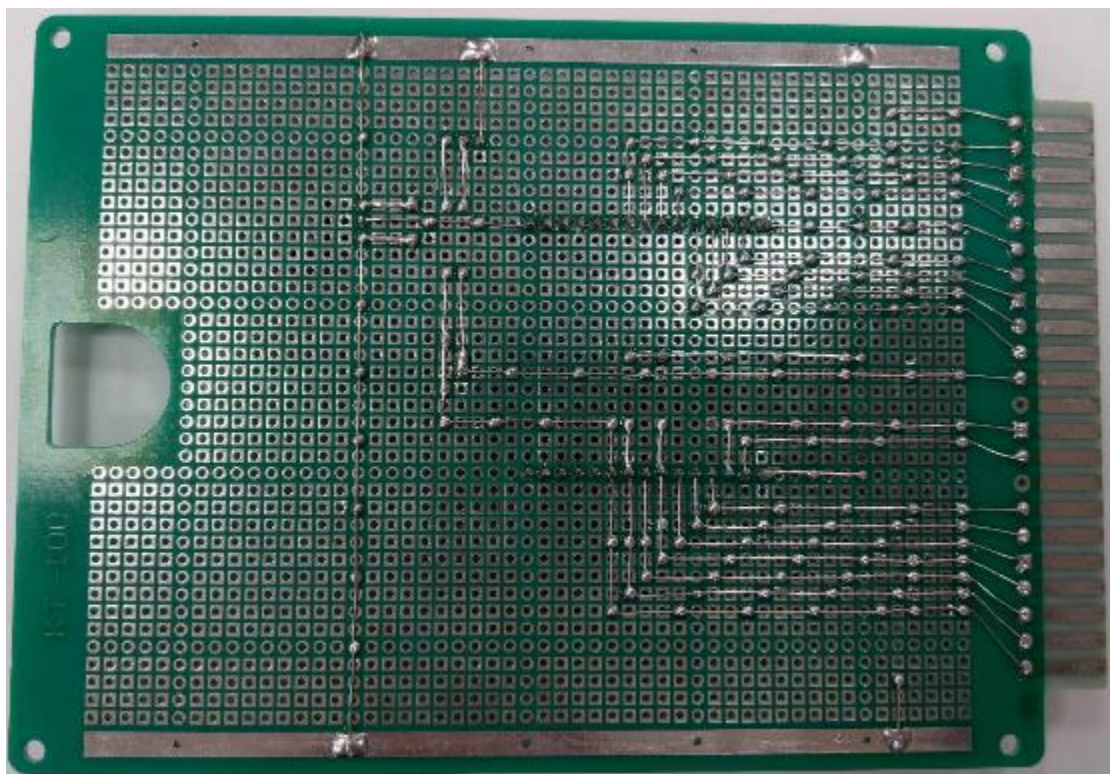


圖 30 母电路板銲接面焊接完成

三、子版電路與組裝

組裝子板時，先依照子板材料表找出相對的材料，再依照零件低到高的順序焊接。電阻→IC 座(使用 USB 燒錄時，74244IC 不用安裝，但 IC 座還是要焊接)→陶瓷電容→方形 IC 座與牛角街頭母座→LED、電解點容與焊柱→印表接機頭→排針(注意：排針短邊在上，由下往上裝，焊接在零件面)。

1.子電路 PCB 版。如圖 31。

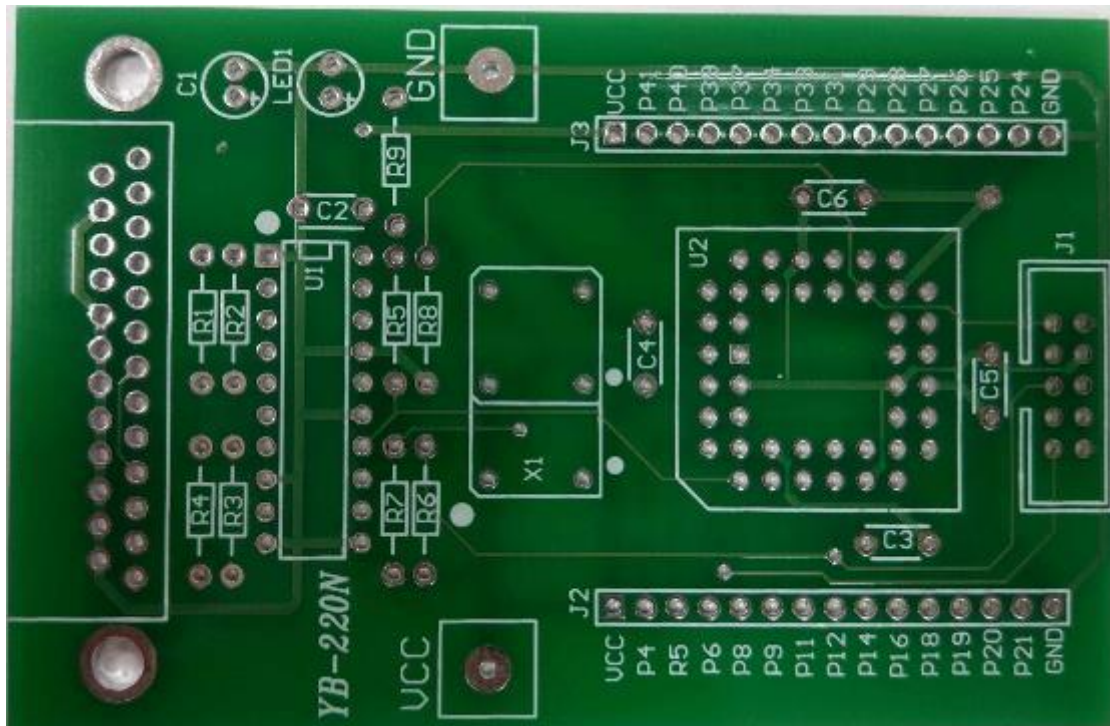


圖 31 子電路板

2. 電阻折腳可利用 IC 座。如圖 32。

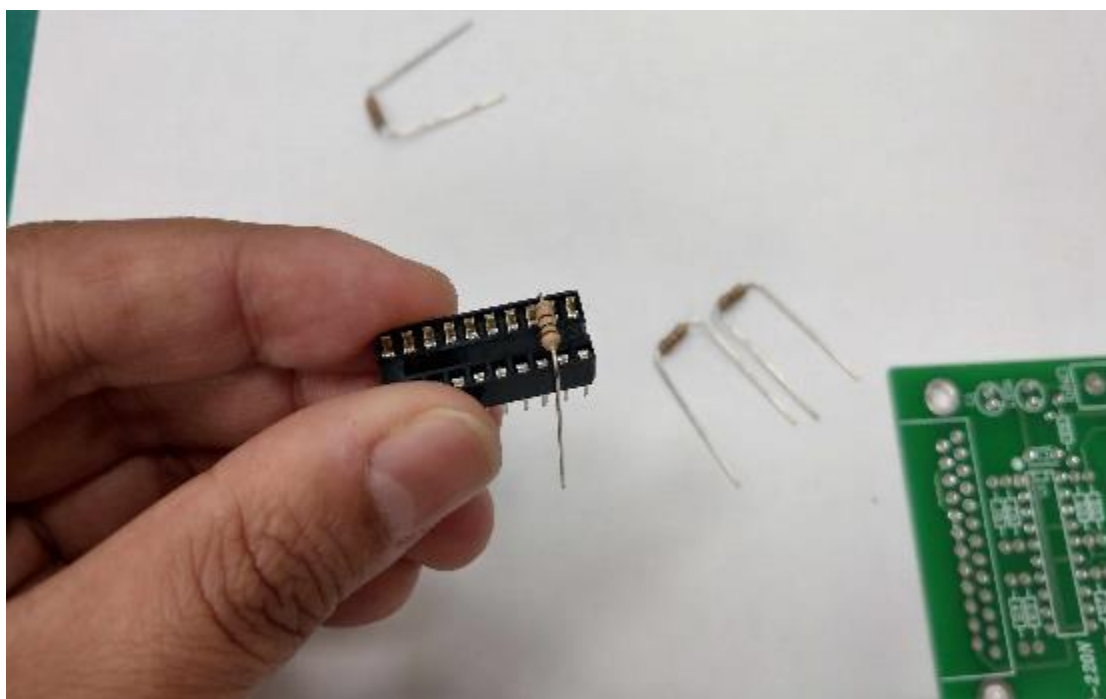


圖 32 電阻折腳

3. 焊接電阻，注意阻值，可對照零件表。如圖 33。

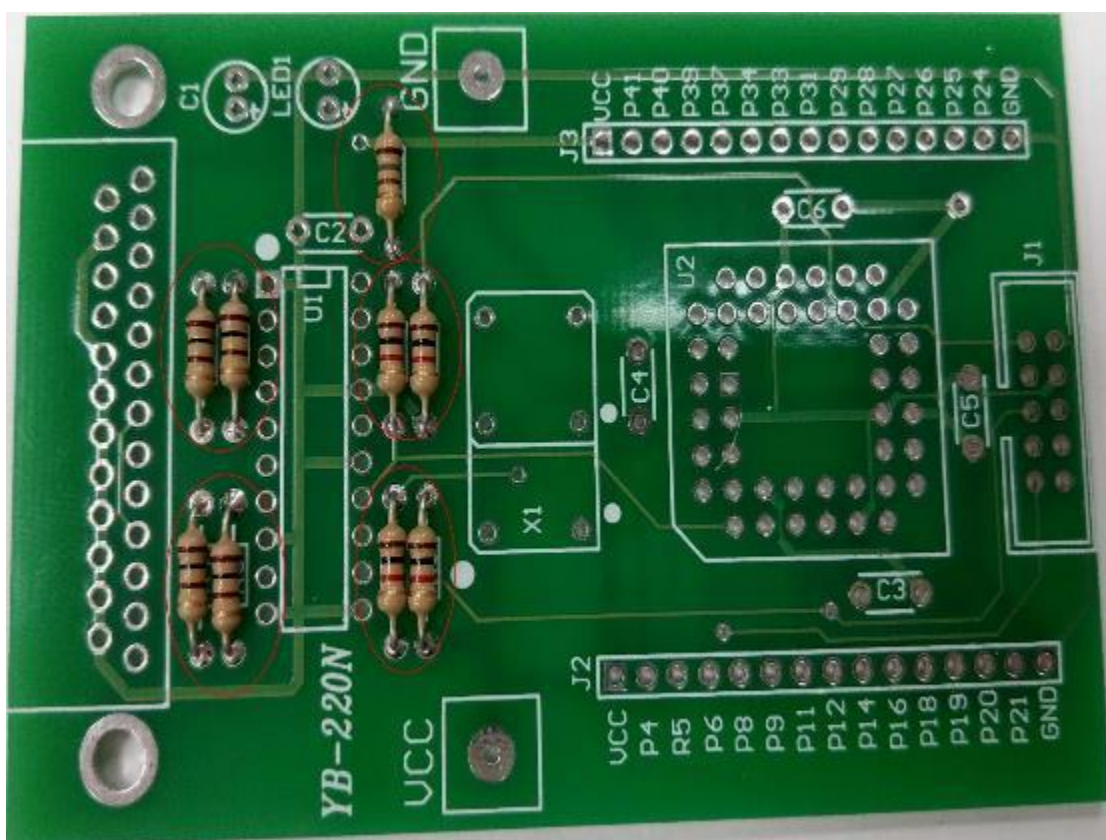


圖 33 焊接電阻

4. 焊接 74244 IC 座與石英晶體底座。如圖 34。.

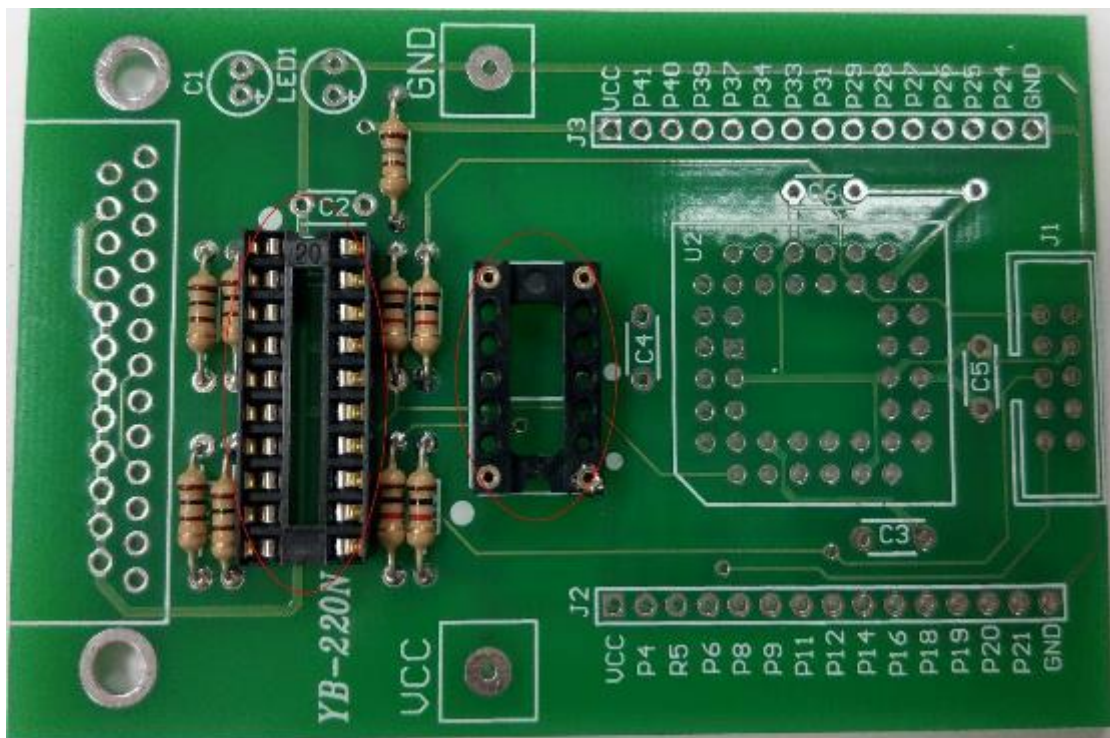


圖 34 焊接 IC 座

5. 焊接陶瓷電容。如圖 35。

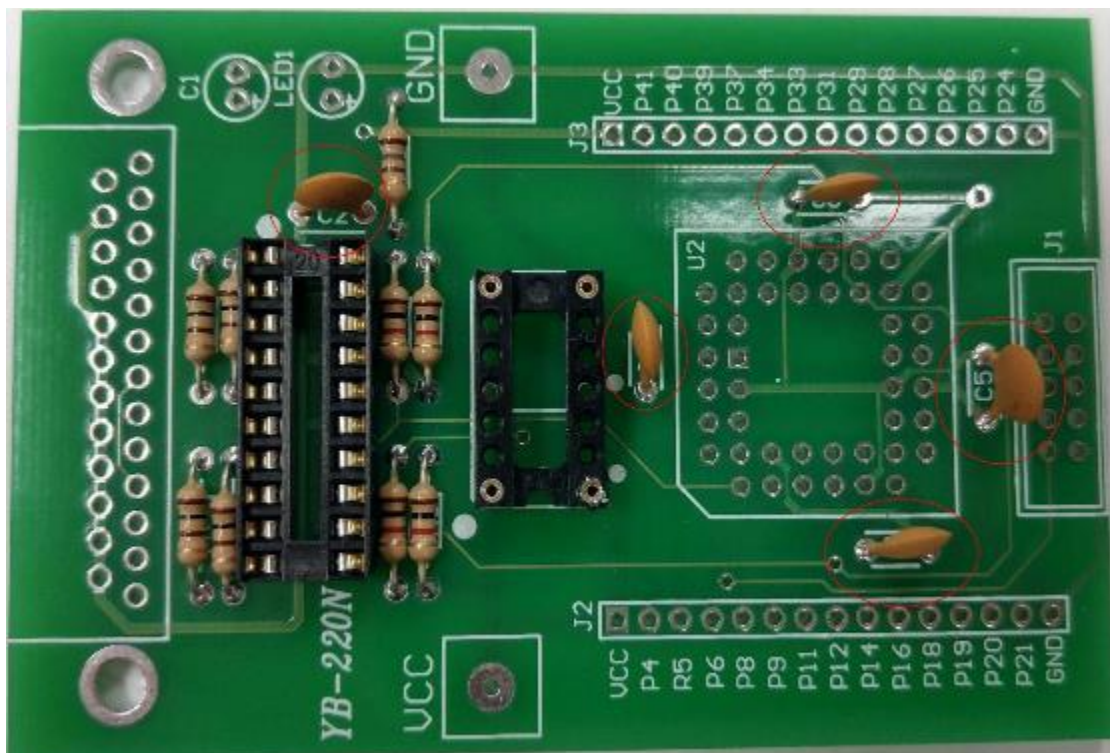


圖 35 焊接陶瓷電容

6. 焊接 CPLD IC 座與牛角接頭母座，注意方向。如圖 36。

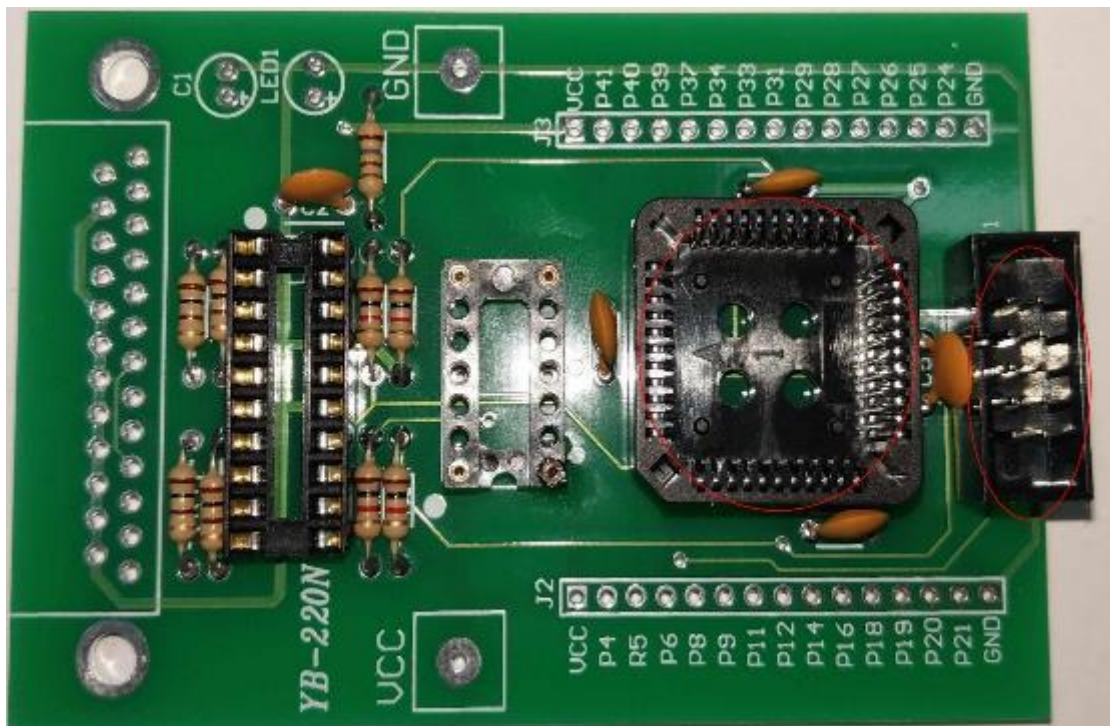


圖 36 焊接 CPLD IC 座

7. 焊接電解電容、LED 與電源焊柱。如圖 37。

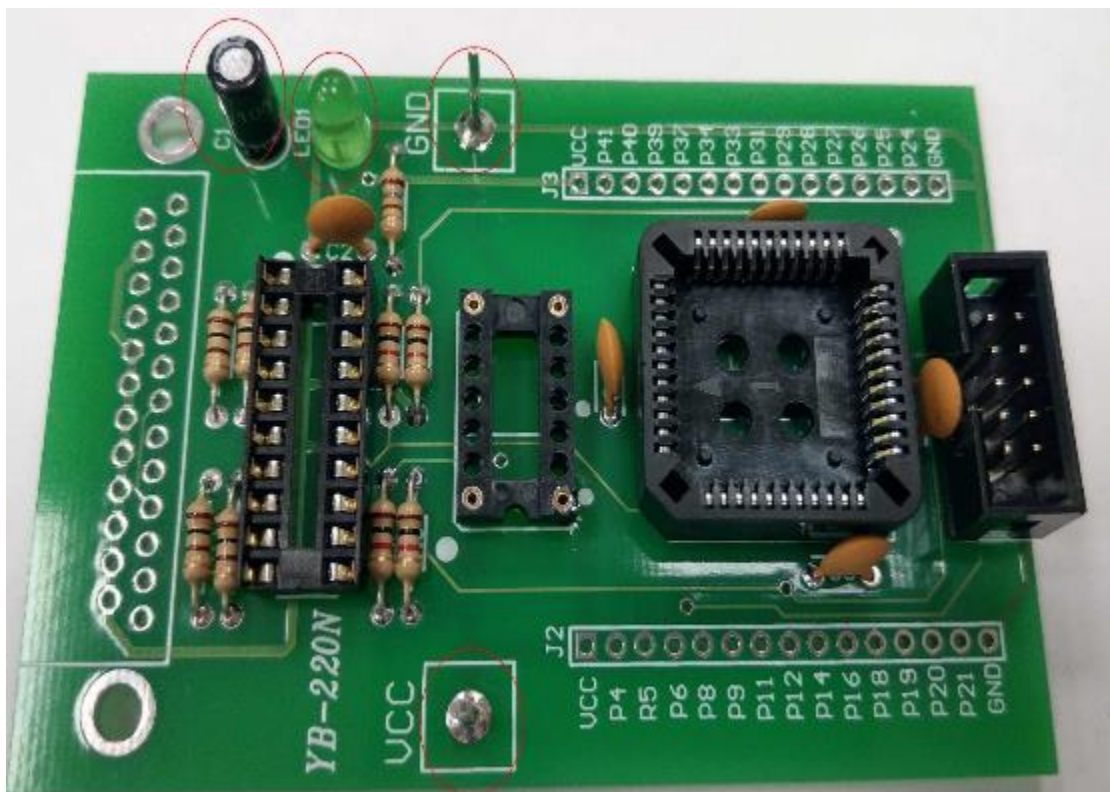


圖 37 焊接電解電容、LED 與電源焊柱

8. 焊接印表機座。如圖 38。

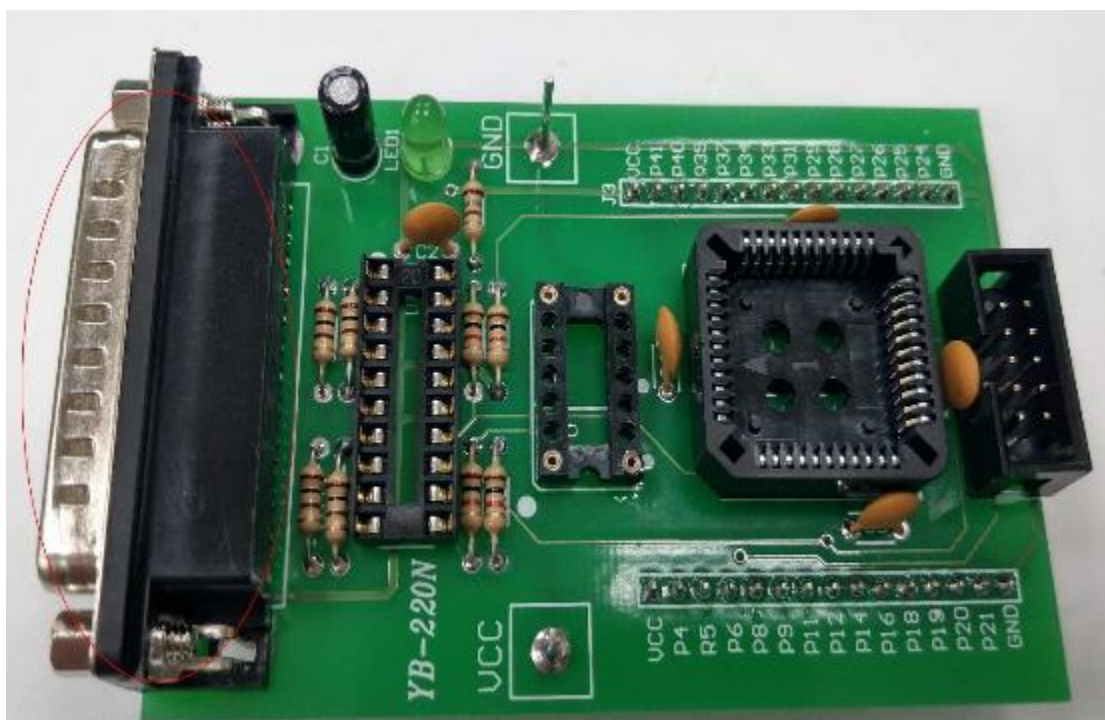


圖 38 焊接印表機座

9. 焊接排針座，由下往上安裝，焊接在零件面。如圖 39。

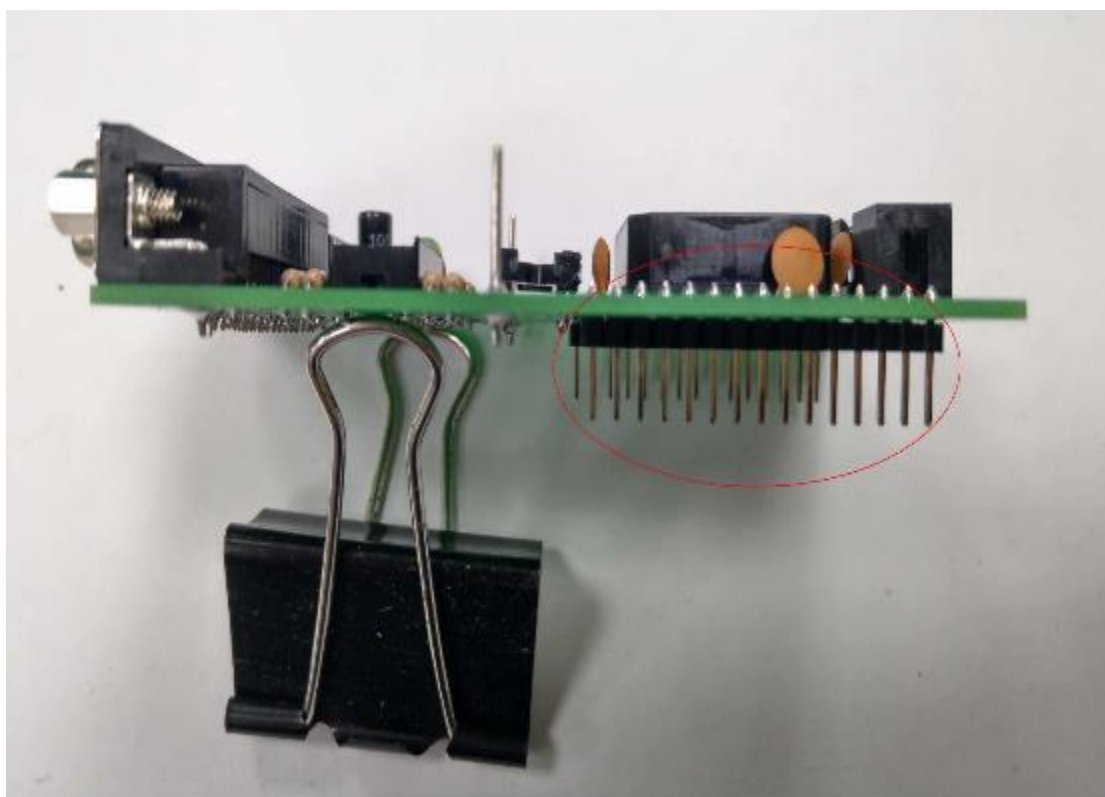


圖 39 焊接排針

10. 焊接排針座，可插上母版後再焊接。如圖 40。

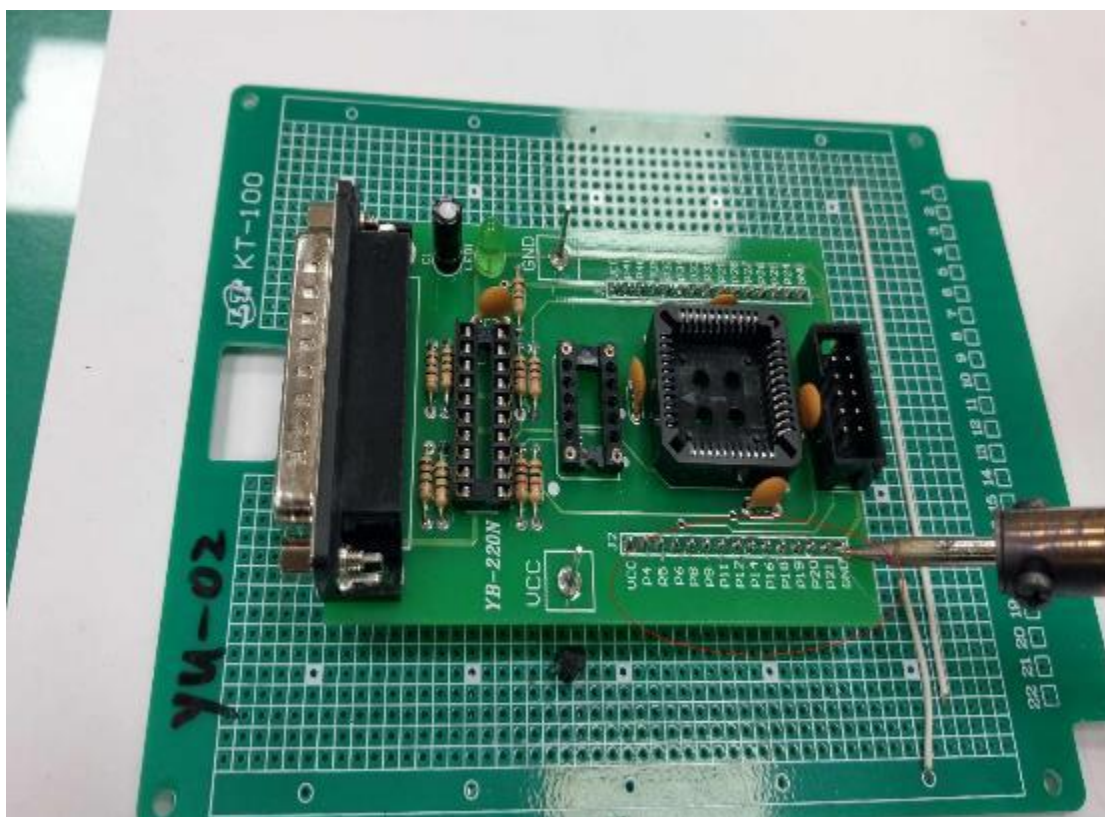


圖 40 焊接排針

11. 子电路板完成。如圖 41。



圖 41 子电路板

四、 電路設計與燒錄

1.依照題目意思，設計 CPLD 電路圖，如圖 42。

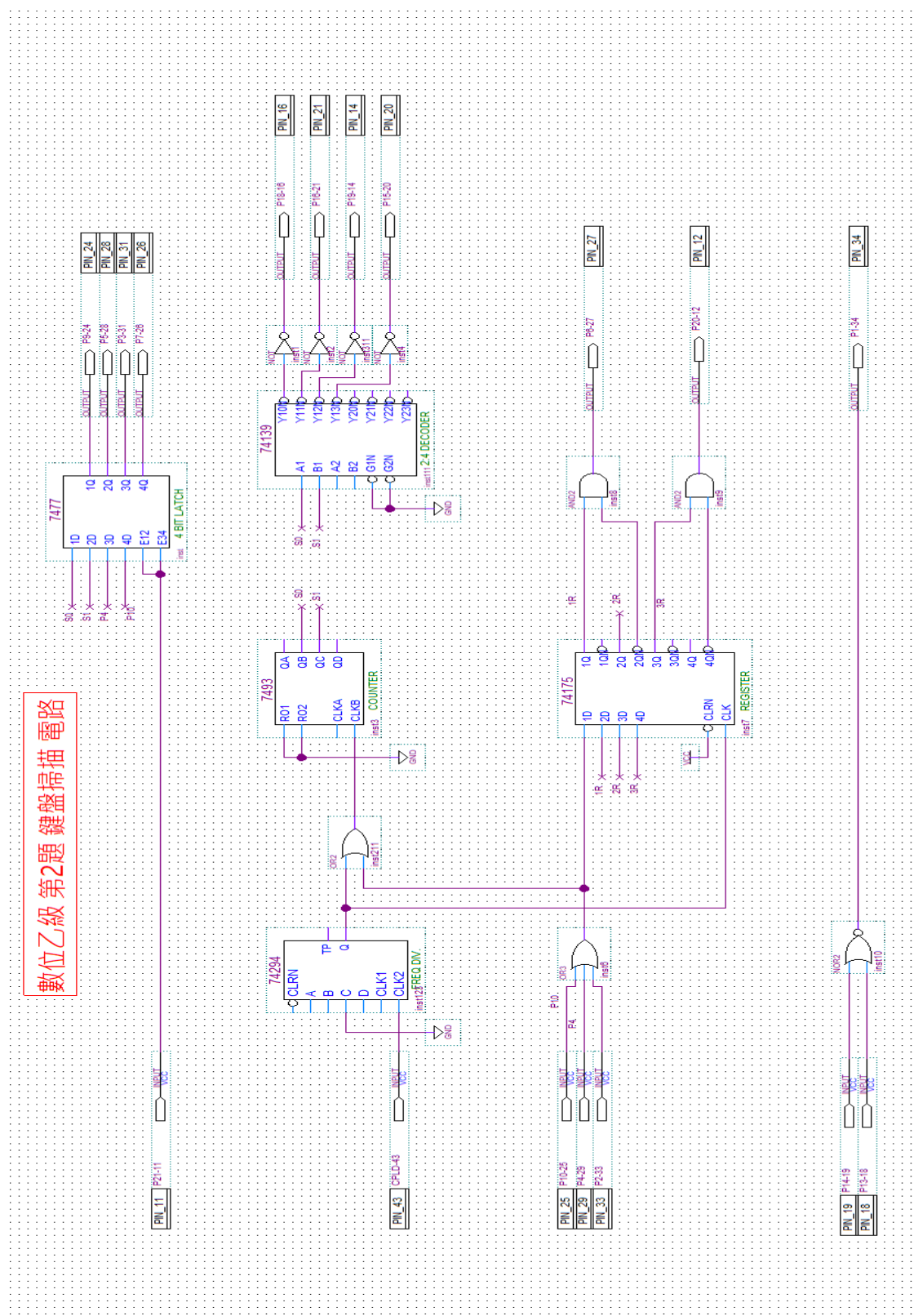


圖 42 CPLD 電路圖

2. 電路方塊圖與說明，如圖 43。

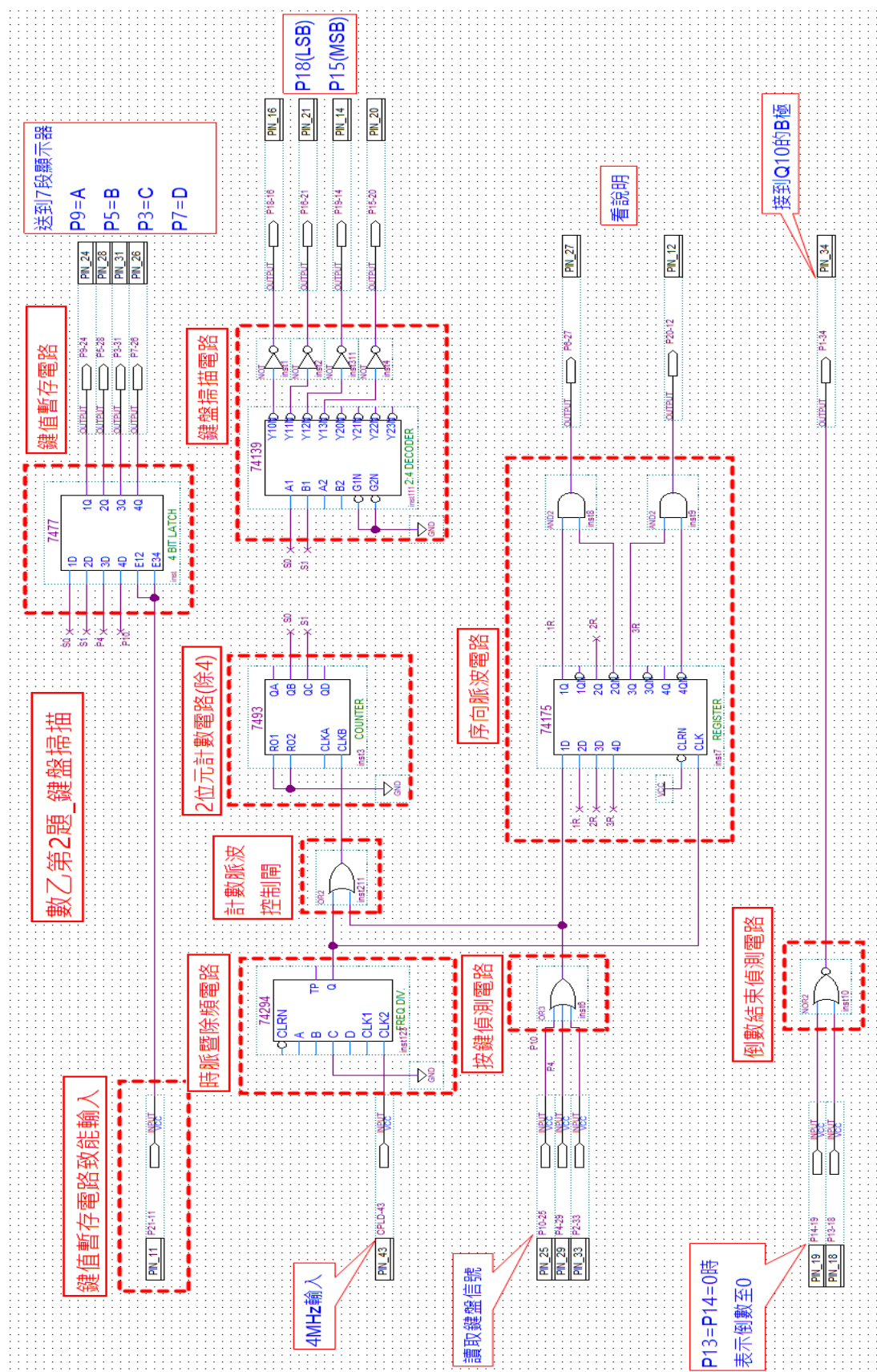


圖 43 電路方塊圖與說明

3.使用 Quartus II(版本 11)軟體設計 CPLD 內部電路流程：

(1) 開啟 Quaruts II 後，新增專案，如圖 44。

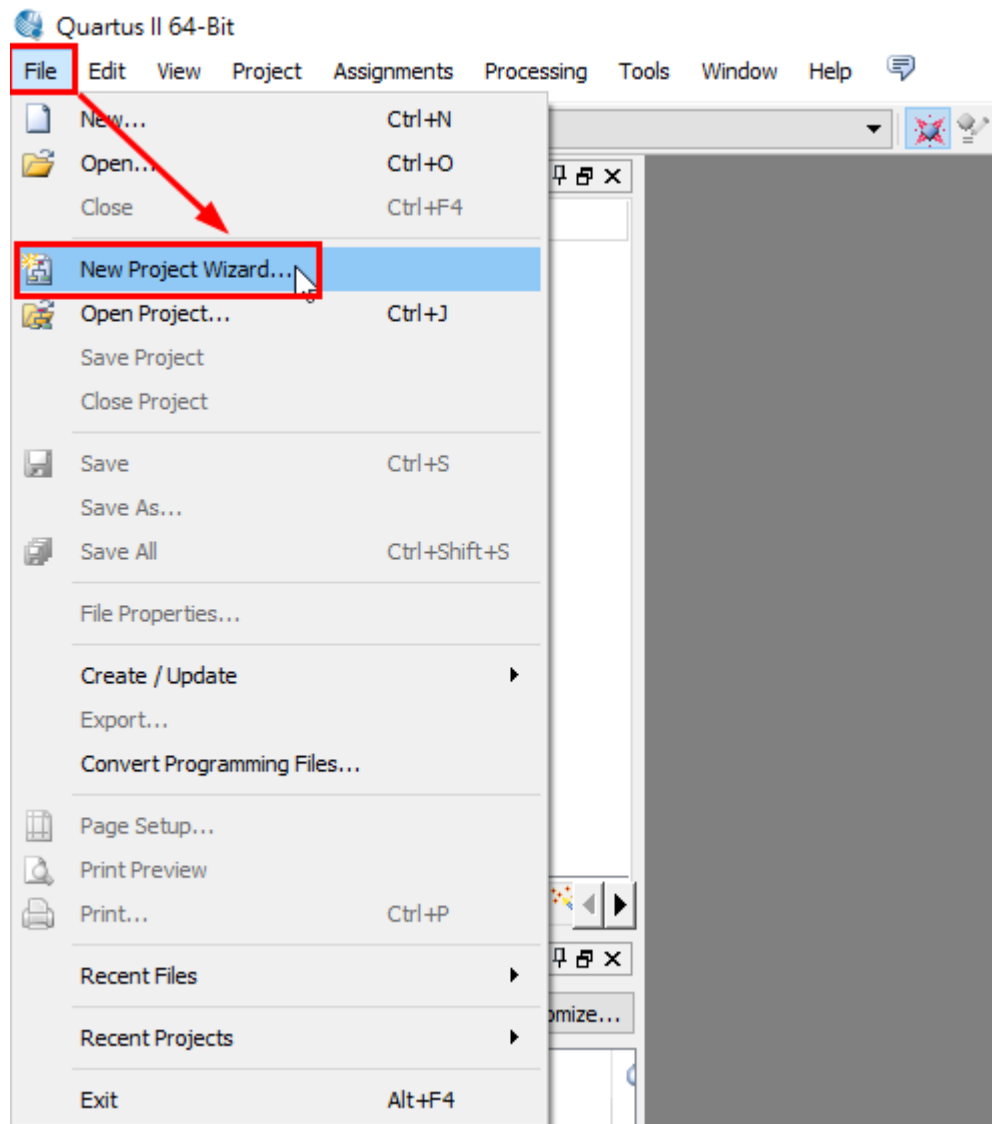


圖 44 新增專案

(2)建立工作資料夾，如圖 45。

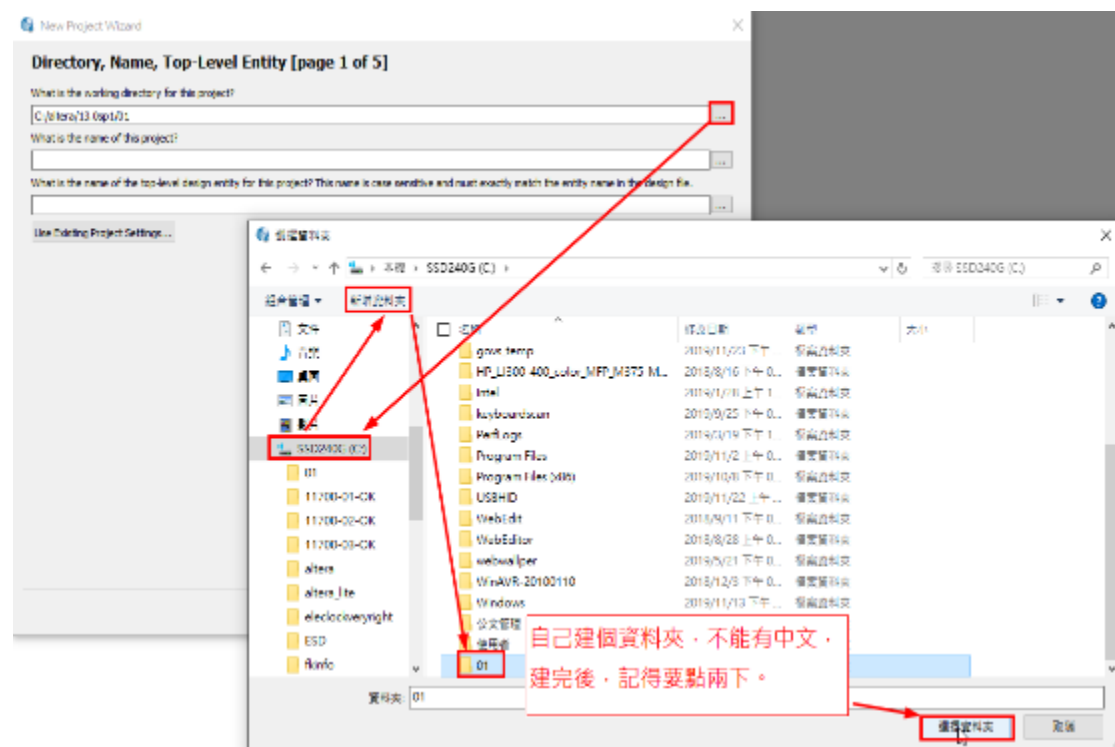


圖 45 建立工作資料夾

(3)新增專案名稱，如圖 46。

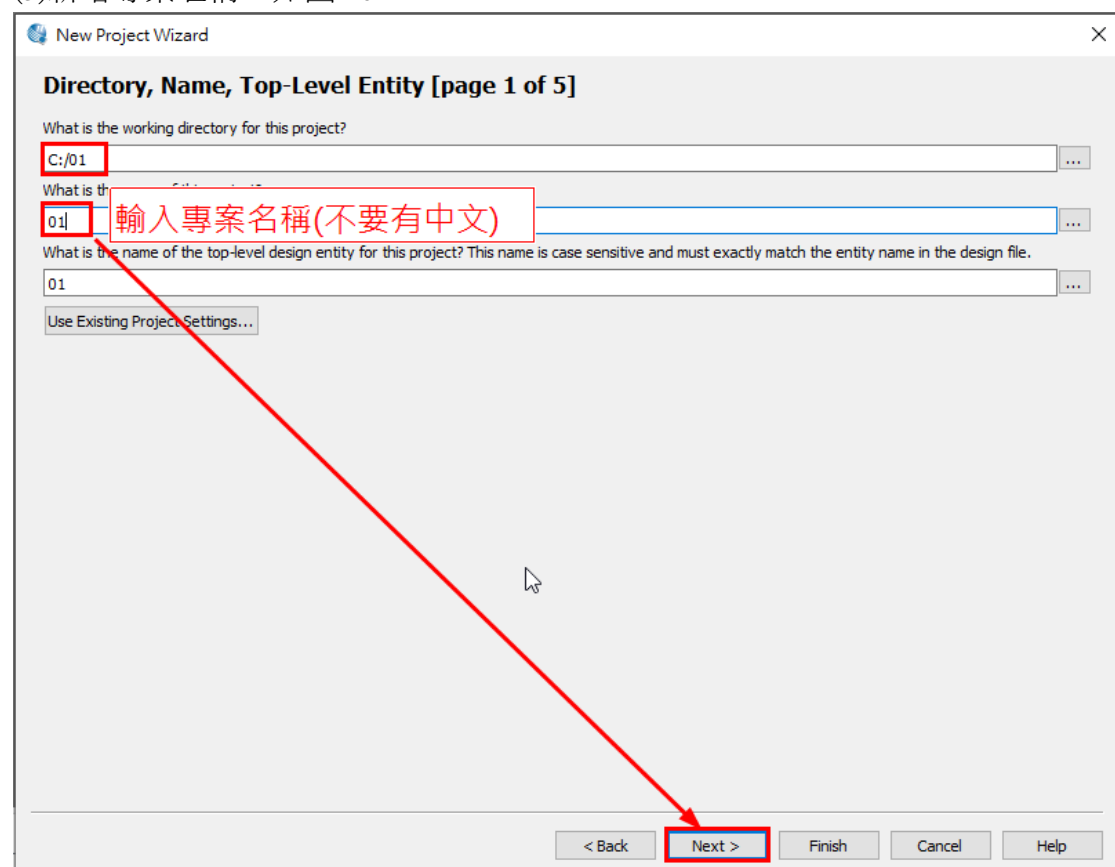


圖 46 新增專案名稱

(4) 選擇使用 IC，如圖 47。

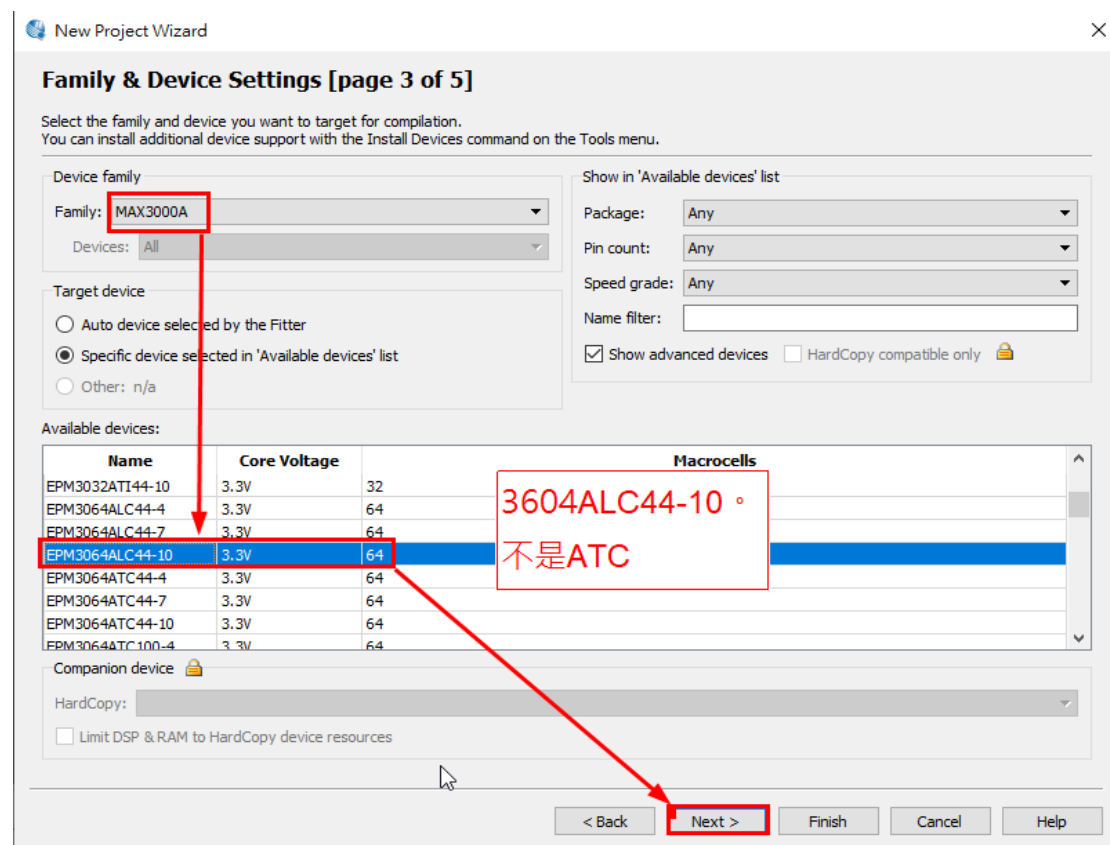


圖 47 選擇使用 IC

(5) 專案建立完成，如圖 48。

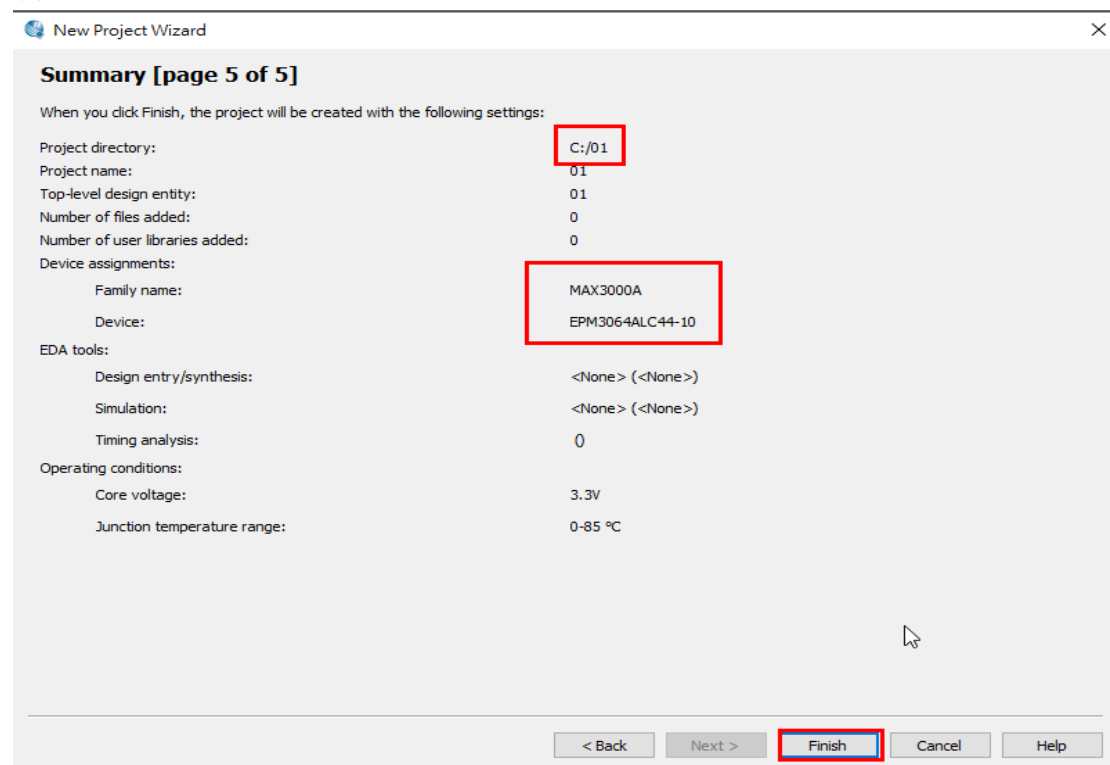


圖 48 專案建立完成

(6) 新增 BDF 檔，如圖 49。

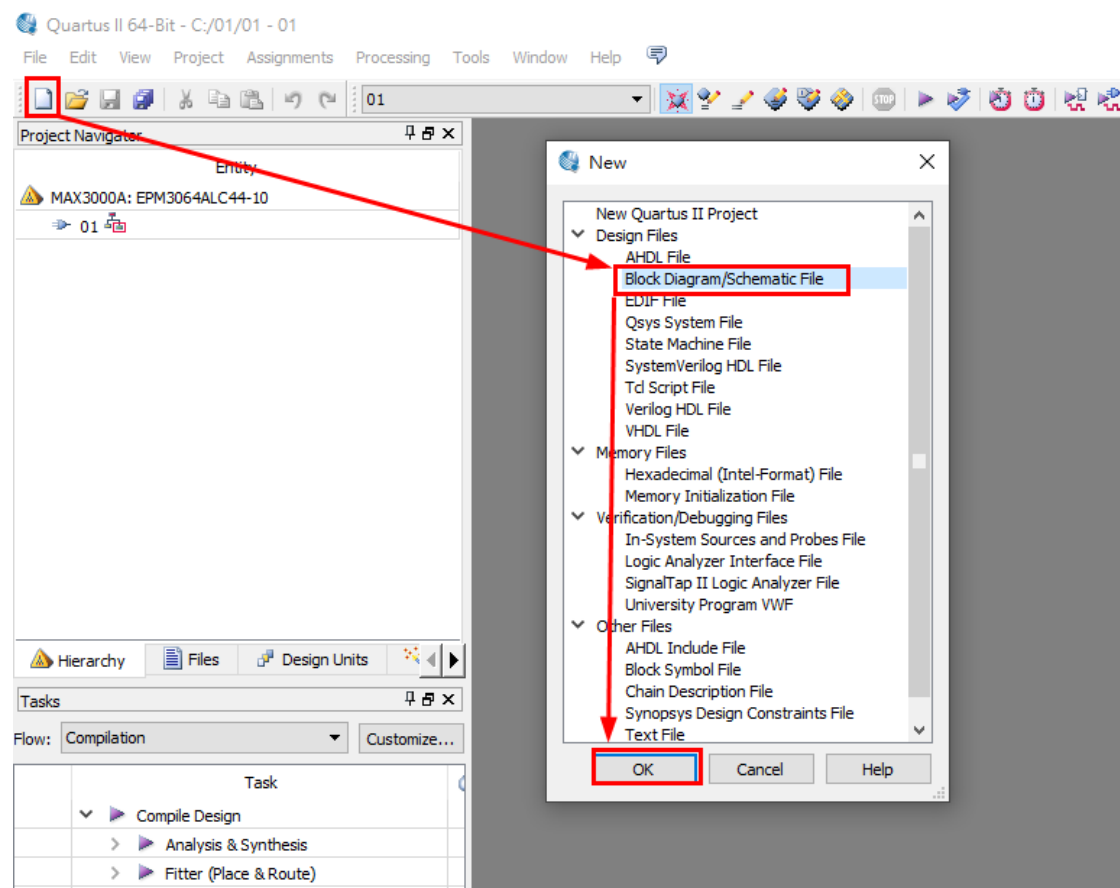


圖 49 新增 BDF 檔

(7) 繪製 CPLD 內部電路圖後，存檔，編譯程式，詳細動作如【數位乙級-第 2 題-CPLD 內部電路設計說明】，如圖 50。

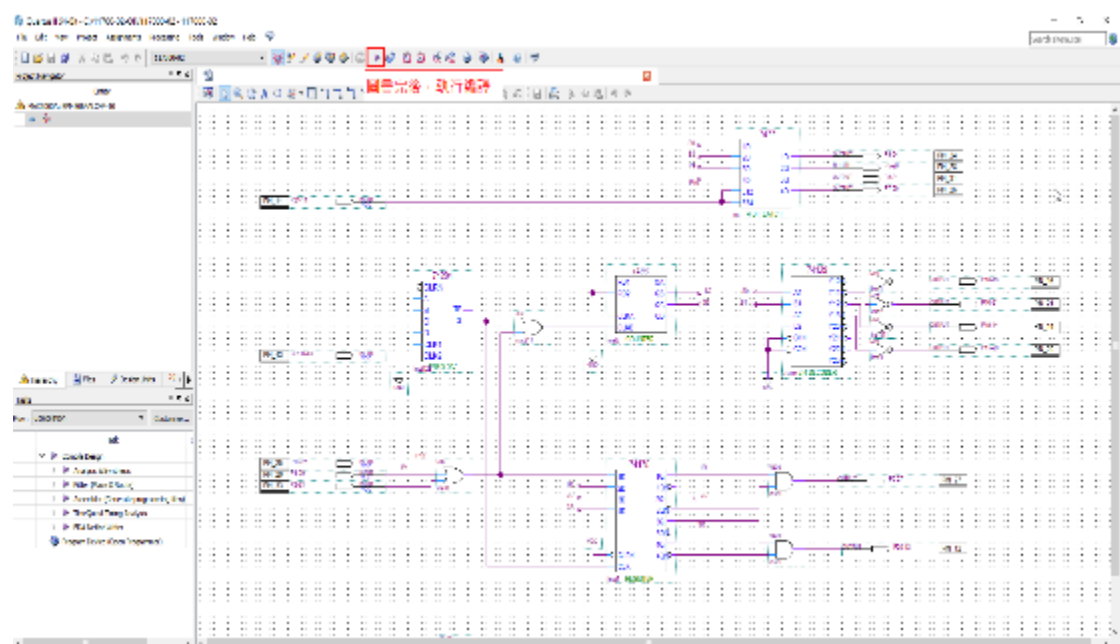


圖 50 繪製電路圖與編譯程式

(8) 編譯程式的訊息，如圖 51。

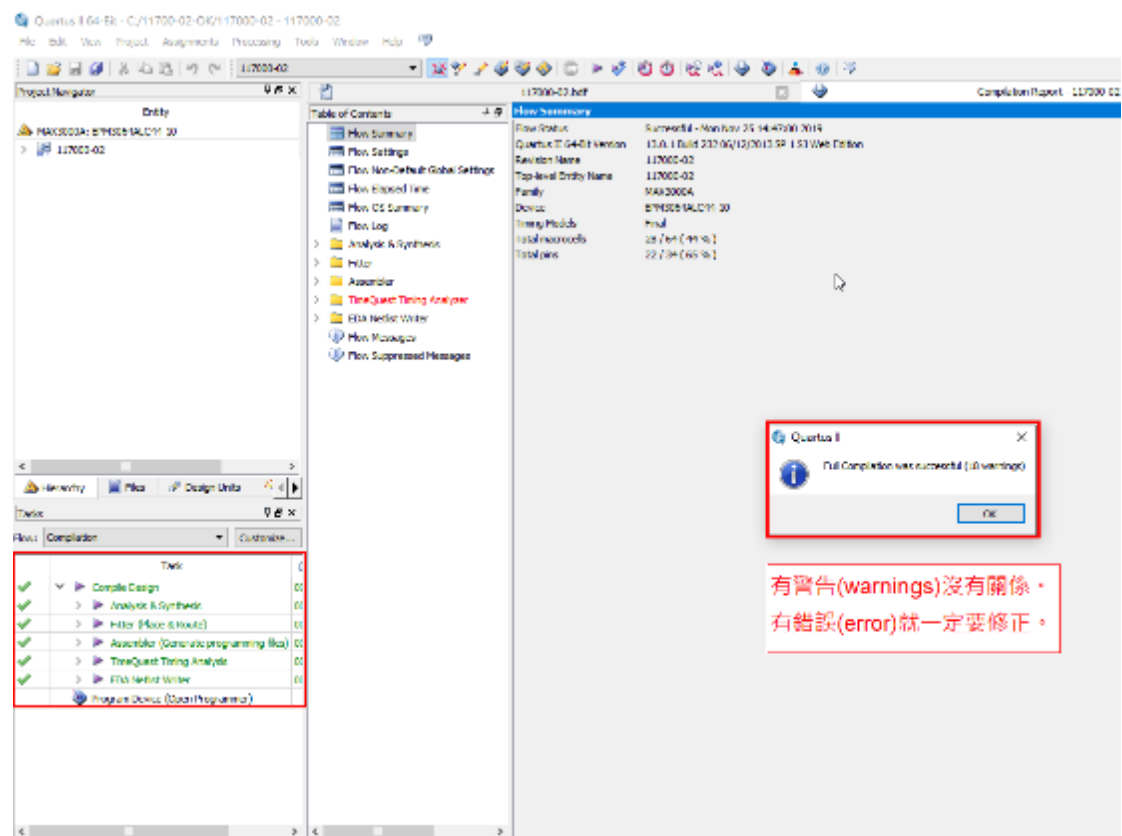


圖 51 編譯程式的訊息

(9)CPLD 接腳設定【參閱接腳配對表如，如圖 28。】，如圖 52。

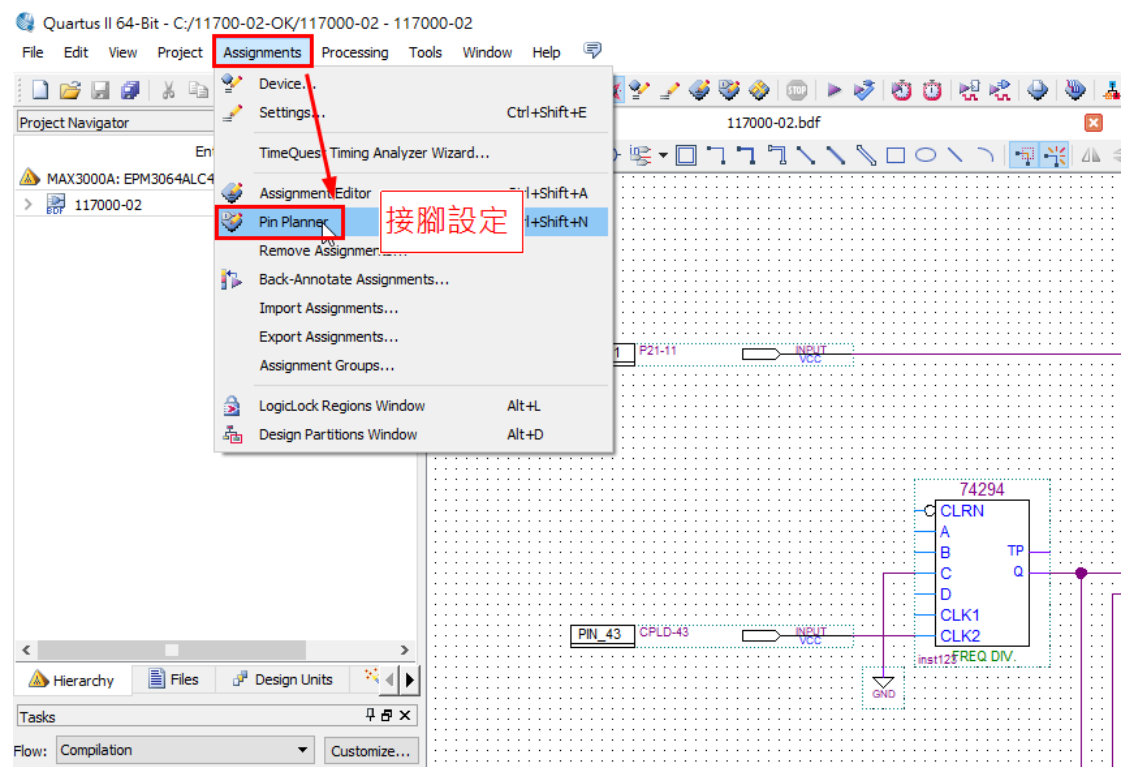


圖 52 CPLD 接腳設定

(11)再編譯一次，產生燒錄檔，如圖 54。

Quartus II 64-Bit - C:\117000-02-06\117000-02 - 117000-02

File Edit View Project Assignments Processing Tools Window Help

Project Navigator 117000-02

Table of Contents 117000-02.twix

Compilation Report: 117000-02

Twix

Compilation

Twix

Compile Design 00

Analyze & Synthesize 00

Fitter (Place & Route) 00

Assembler (Generate programming file) 00

TimeQuest Timing Analyzer 00

EDA Netlist Writer 00

Program Device (Load Programming) 00

Quartus II

Full Compilation was successful (0 warnings)

OK

有警告(warnings)沒有關係。
有錯誤(error)就一定要修正。

圖 54 再編譯程式

(12) 開啟燒錄程式，如圖 55。

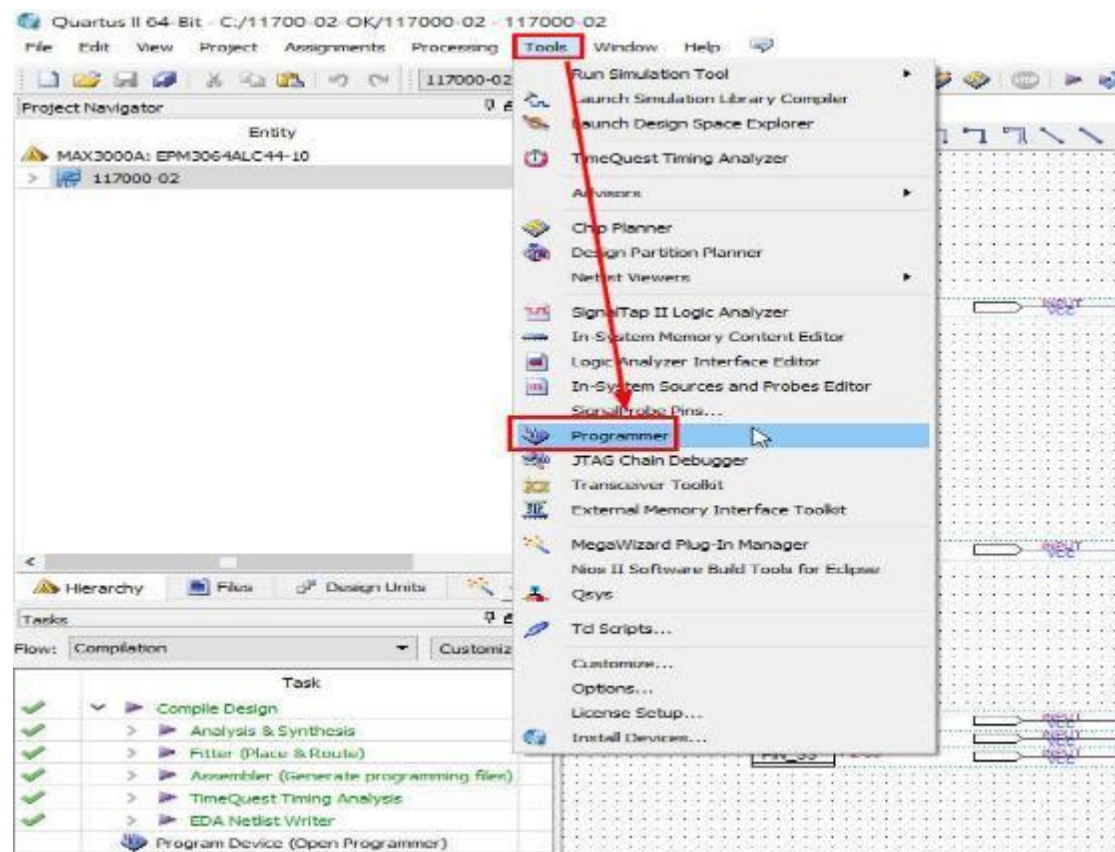


圖 55 燒錄程式

(13) 設定燒錄線(下載線)，如圖 56。

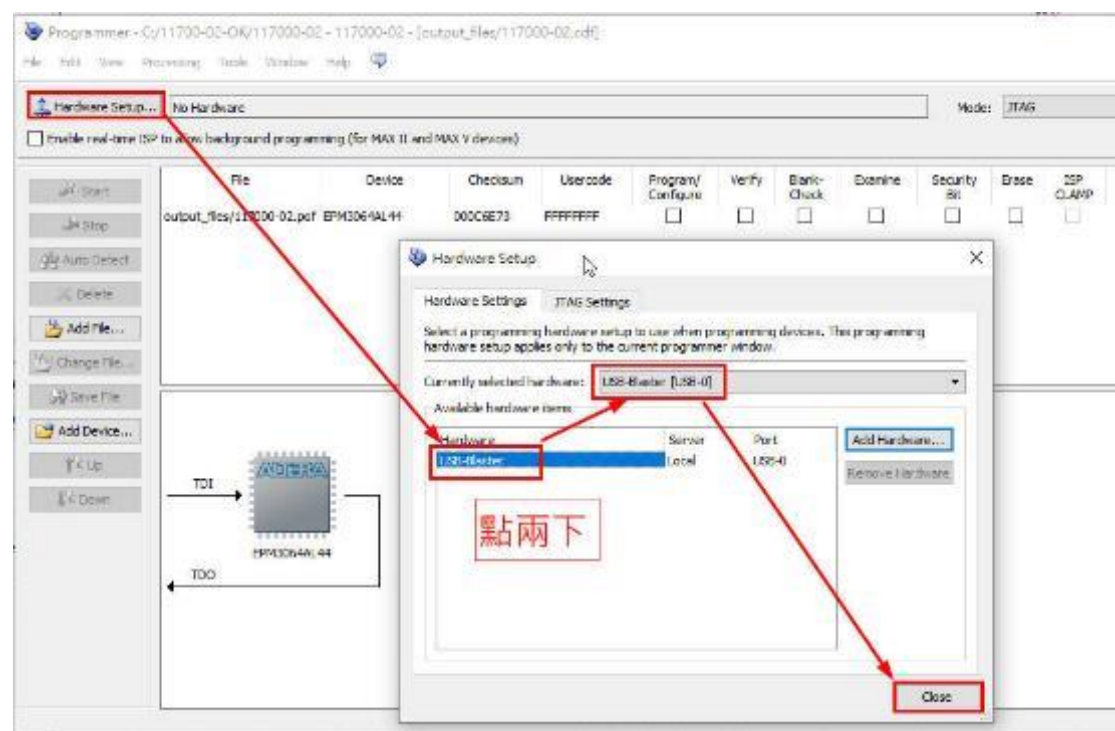


圖 56 設定燒錄線(下載線)

(14) 子板須加上 **3.3V** 電源，才可以燒錄，如圖 57。

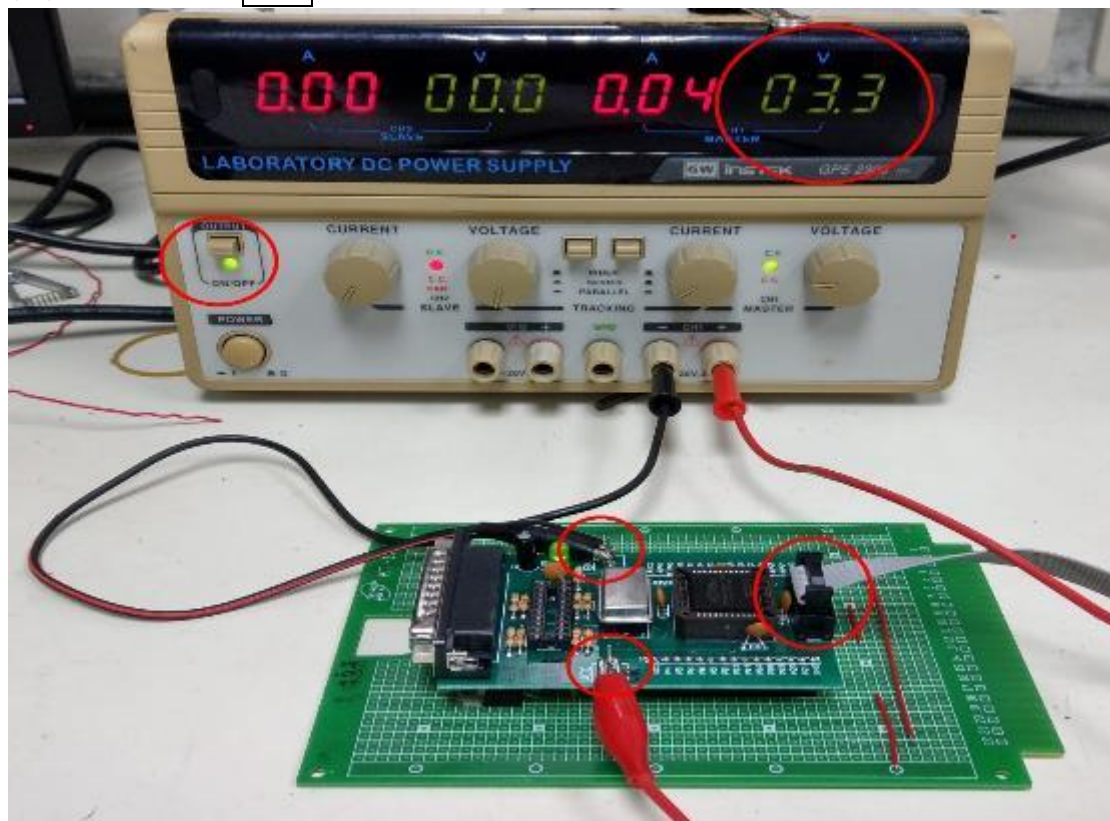


圖 57 子板連接電源

(15) 將 **Program/Configure** 打勾後，按下 **Start**，進行燒錄，燒錄成功時右上角會顯示 100%，失敗時顯示 Failed，如圖 58。

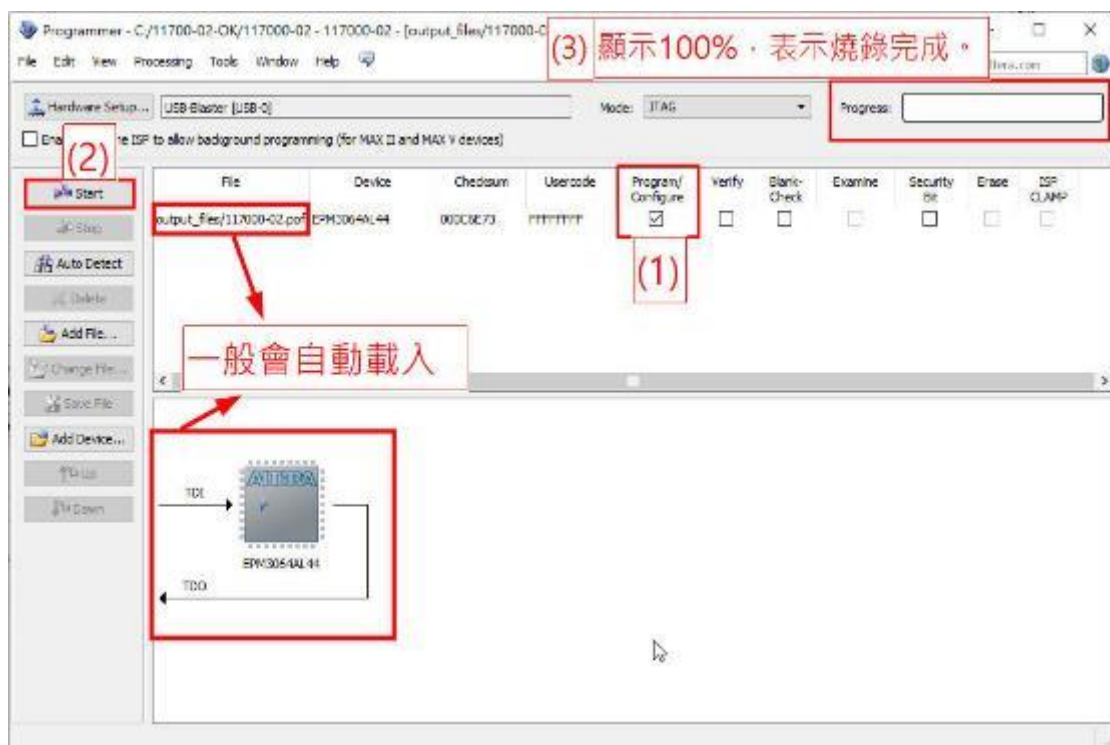


圖 58 燒錄畫面

五、 功能測試

1.依圖 59 接線， motherboard 零件面向右，訊號產生器調整為 1~5Hz 的方波。動作情況依題目規定。



2.操作順序：

- (1)打開 POWER 開關，NL1、NL2 亮。
- (2)按下鍵盤上的按鍵 0~9，按下按鍵後會在七段顯示器上顯示，再按鍵時，會將上一個顯示的數值向左移動。（*鍵功能等同於 S1，#鍵功能等同於 S2。）
- (3)按下 S2 時，七段顯示器顯示 00(歸零)，同時 NL3 亮。
- (4)按下 S1 時，七段顯示器開始倒數，再按下 S1 時，七段顯示器暫停(不倒數)，依此循環。倒數到 00 時，同時 NL3 亮。

第三題 數位電子鐘

一、認識題目：測試機台部份為測試場地所提供的設備，其操作面板如圖 1

所示，內部電路如圖 2 所示。其中可分兩部份：



圖 1 測試機台之面板

8. 輸出部份：包含四位數七段顯示器及中間的兩個 LED，左邊兩位數為小時的顯示裝置，右邊兩位數為分鐘的顯示裝置，而中間兩個 LED 利用閃爍的方式，做為秒的顯示。
- (1). 四位數七段顯示器各自準備一個共陽七段解碼器(U5~U8;7447)和 Latch 栓鎖器(U9~U12;7475)。
- (2). 在分的兩位數部份，由計數器 U13(7492)和 U14(7490)設計成計數 60 的電路，小時部份由程式設計電路繪圖解決，只需要送出 BCD 碼相對應的接腳即可。
- (3). 在秒的閃爍部份，也由計數器 U15(7492)和 U16(7490)設計成計數 60 的電路，再由程式設計電路繪圖，由多工器輸出到檢定板 P4 腳，由外加 1Hz 的 clock，形成秒的閃爍。
9. 輸出部分：除了電源 SW1 外，與受測者相關的是一個開關 S1，以及兩個按鈕(S2 和 S3)，說明如下：
 - (8) S1 搖頭開關：功能為操作模式，S1 ON 時，進入時間調整模式，可以透過 S2 及 S3 進行小時與分鐘之調整。S1 OFF 時，進入計時模式，將透過四位數七段顯示器，做為時鐘之用。
 - (9) S2 按鈕：當 S1 ON 時，只要一直按住 S2 按鈕，在左邊的兩個顯示小時的七段顯示器將以 1Hz 的速度增加其值，調整的範圍為 0 到 23。若放開 S2 按鈕，即停止小時的調整。若只按一下 S2 按鈕，則七段顯示器將只增加 1。
 - (10) S3 鈕：當 S1 ON 時，只要一直按住 S3 鈕，在右的兩個顯示分鐘七段顯示器將以 1Hz 的速度增加其值，調整的範圍為 0 到 59，放開 S2 按鈕，即停止

分鐘調整。若只按一下 S2 按鈕，則七段顯示器將只增加 1。

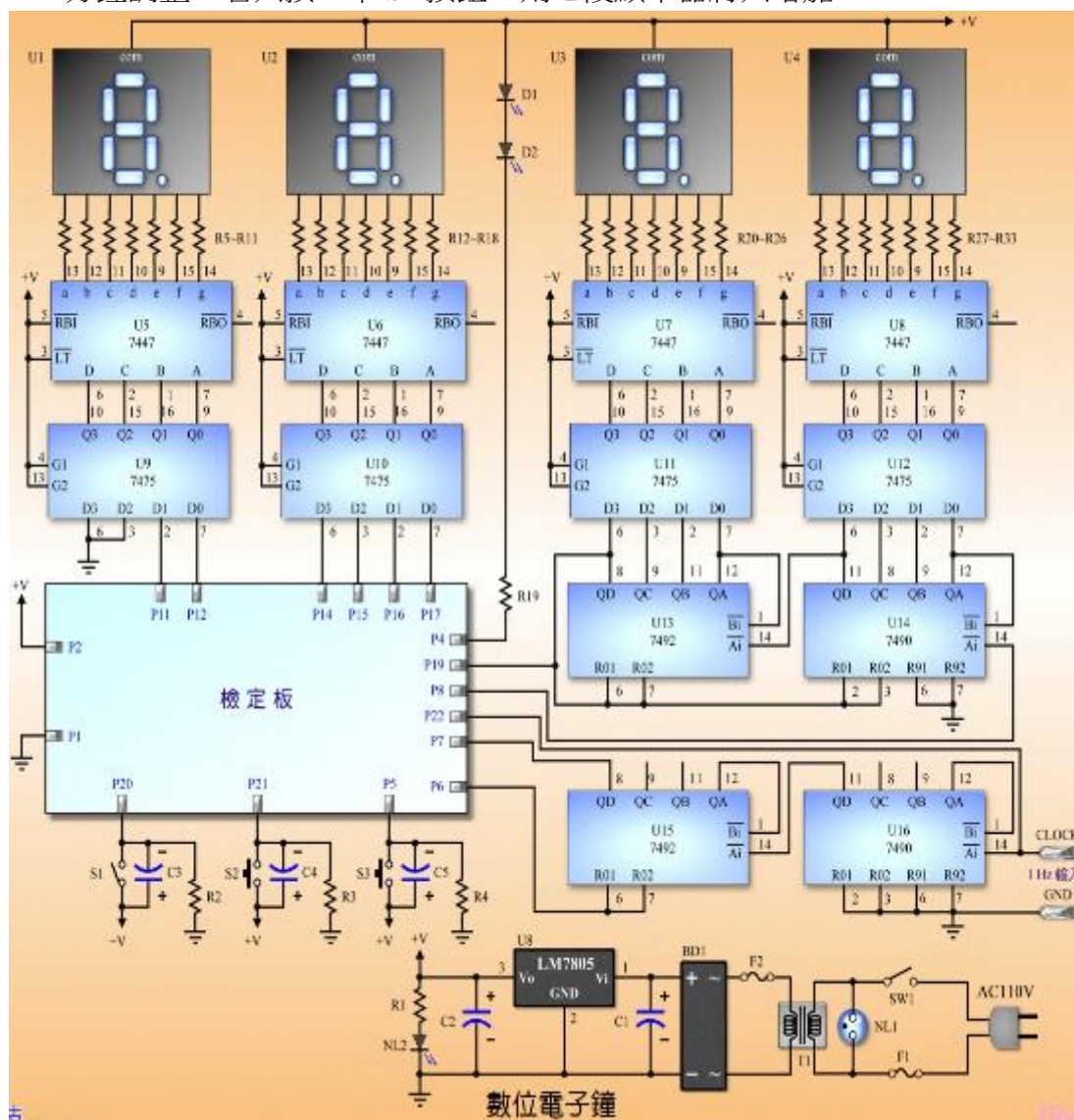


圖 2 內部電路(測試機台)

10. 母电路板部分：為焊接的轉接板，透過其上的 22PIN 金手指，即可插入測試機台，以進行測試。
- (4) 有一個利用二極體、電容器與電阻器組成的簡單啟動電路，上電瞬間將產生一個正脈波。
- (5) 子电路板所採用的電源為 3.3V，在此引入測試機台的 5V，經由母电路板焊接的 LD1117-33 穩壓 IC，以產生子电路板所需的電源，如圖 3 所示。
11. 子电路板部分：為本檢定的主要目的，其中包含兩項工作：
 - (4) 第一項工作是完成現成之子电路板上之裝配與焊接，主要測試焊接與零件識別的能力。
 - (5) 利用 EDA 軟體(MAX+plus II 或 Quartus II)進行電路設計，並下載到子电路板上的 CPLD 晶片，主要測試 CPLD 電路設計與 EDA 軟體的應用能力。

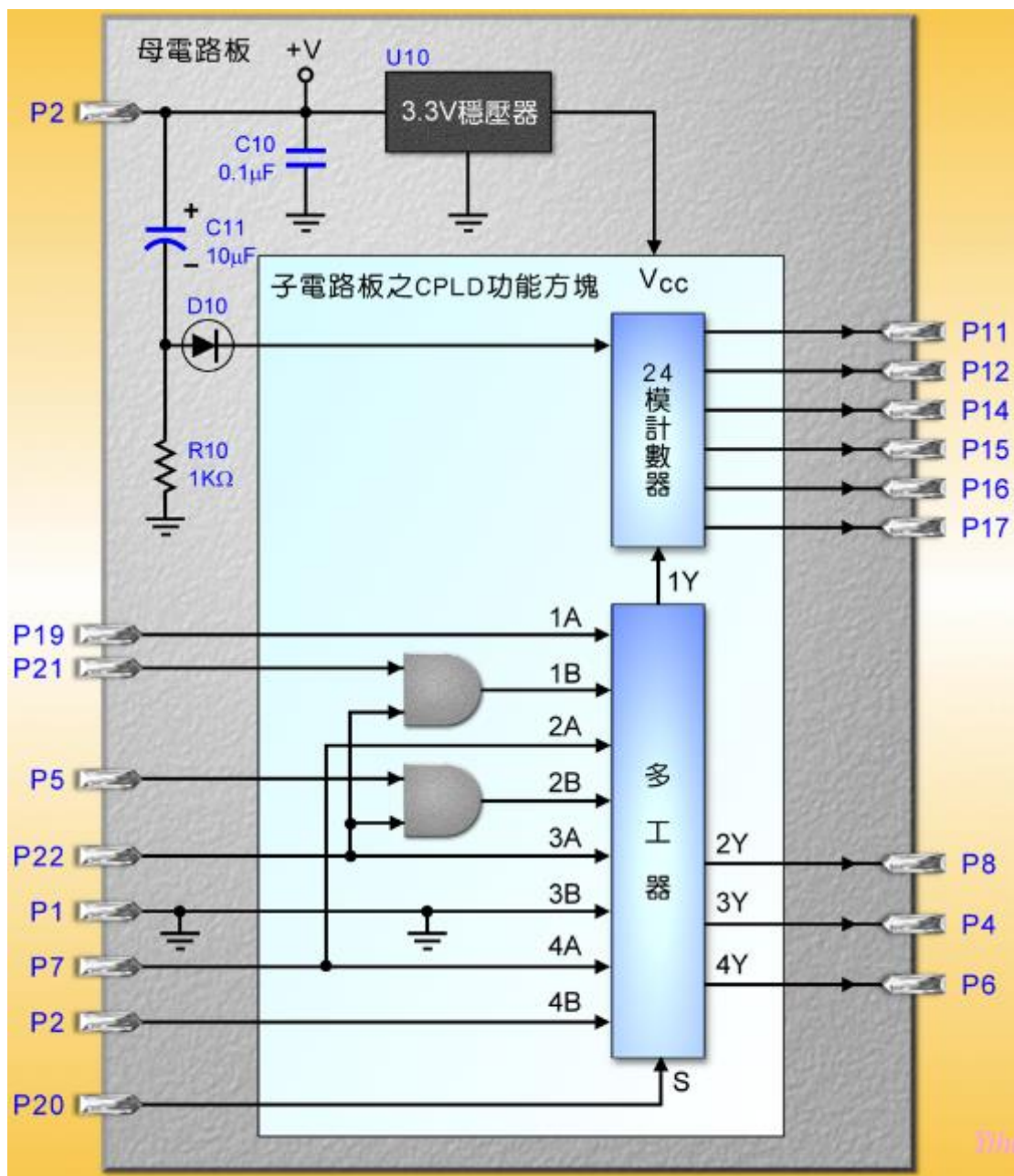


圖 3 母電路板之電路示意圖(包含子電路板之 CPLD 之功能方塊)

12. 試題動作要求：整個題目設計與製作完成後，將檢定板插入考場的測試機台插槽，以檢驗下列動作：
- (1) 電源開關(SW1)ON，則 AC 110V 電源指示燈及 DC 電源指示燈亮，此時顯示器應顯示 00：XX。
 - (2) 凡未具有下列之全部功能要求者不予評分：
將函數信號產生器設定頻率 1Hz，輸出電壓準位為 0~5V 之正脈波，輸入至面板上的「CLOCK 1Hz」端，作為電路動動作所需之時序信號。
進入時、分之調整模式時：

- a. 當按下 S2 開關時(S2 ON)可進行「時」之調整，顯示由 00 至 23。
 - b. 當按下 S3 開關時(S3 ON)可進行「分」之調整，顯示由 00 至 59。
- (3) 當 S1 開關 OFF 時為正常計數模式，二組數字中間的「：」會以秒的速度閃爍。
- 當 S1 開關 ON 時為停止計時。
- (4) 調整函數波信號產生器之頻率，可快速檢驗電子鐘「分」與「時」的進位動作。

二、檢查零件：若有缺損應立即提出，其中包含兩部份

1. 母電路板零件包，其中內容如表 1 所示，其中第 12、13、14 項為選擇性零件，可自行決定是否使和使用的數量。

項次	編號	名稱	規格	單位	數量	備註
1	U10	3.3V 穩壓 IC	LD1117V33 或同級品	只	1	
2	R10	碳膜電阻器	1K Ω ，1/4W	只	1	
3	C10	陶瓷電容器	0.1 μ F/50V	只	1	
4	C11	電解電容器	10 μ F/16V	只	1	
5	D10	二極體	1N4148	只	1	
6	-	萬用電路板	115mmX165mm 22P 單面	片	1	
7	-	單芯線	ϕ 0.5mm PVC	公尺	2	
8	-	錐錫	60% RH60A-W0.8	公尺	2	
9	-	裸銅線	ϕ 0.5mm 鍍錫	公尺	2	
10	-	半透明方格紙	A4 0.1 吋方格	張	1	
11	-	排針母座	單排 15PIN，2.54mm	只	2	
12	R	碳膜電阻器	2.2K Ω ，1/4W	只	16	提升電阻或 接地電阻
13	C	陶瓷電容器	0.01 μ F/50V	只	6	濾波電容
14	D	二極體	1N4148	只	6	降壓二極體
備註：						
1. 每場次每一試題均應至少各有備份材料一份。						
2. 所有電阻誤差值均在 $\pm 5\%$ 以內。						
3. 提升或接地電阻、濾波電容與降壓二極體是否使用，由應檢人員自行決定。						

表 1 母電路板零件表

2. 子電路板零件包，其中內容如表 2 所示。

項次	編號	名稱	規格	單位	數量	備註
1	-	CPLD 子電路板	LD1117V33 或同級品	片	1	
2	U1	IC	74HC244(DIP 型)或同級品	只	1	
3	-	IC 腳座	20PIN(DIP)	只	1	
4	U2	CPLD	Altera EPM3064ALC44-10 或同級品	只	1	
5	-	CPLD 腳座	44PIN(PLCC)	只	1	
6	X1	石英振盪晶體	OSC 方型，4MHz	只	1	
7	LED1	LED	5mm，綠色	只	1	
8	R1~R4	碳膜電阻器	100Ω，1/4W	只	4	

表 2 子電路板零件表

三、母電路板之設計與組裝：畫電路以一般的數位乙級繪圖板來繪製，使用前請熟悉各個腳位及零件的位置，以加快繪圖的速度，如圖 4 所示。

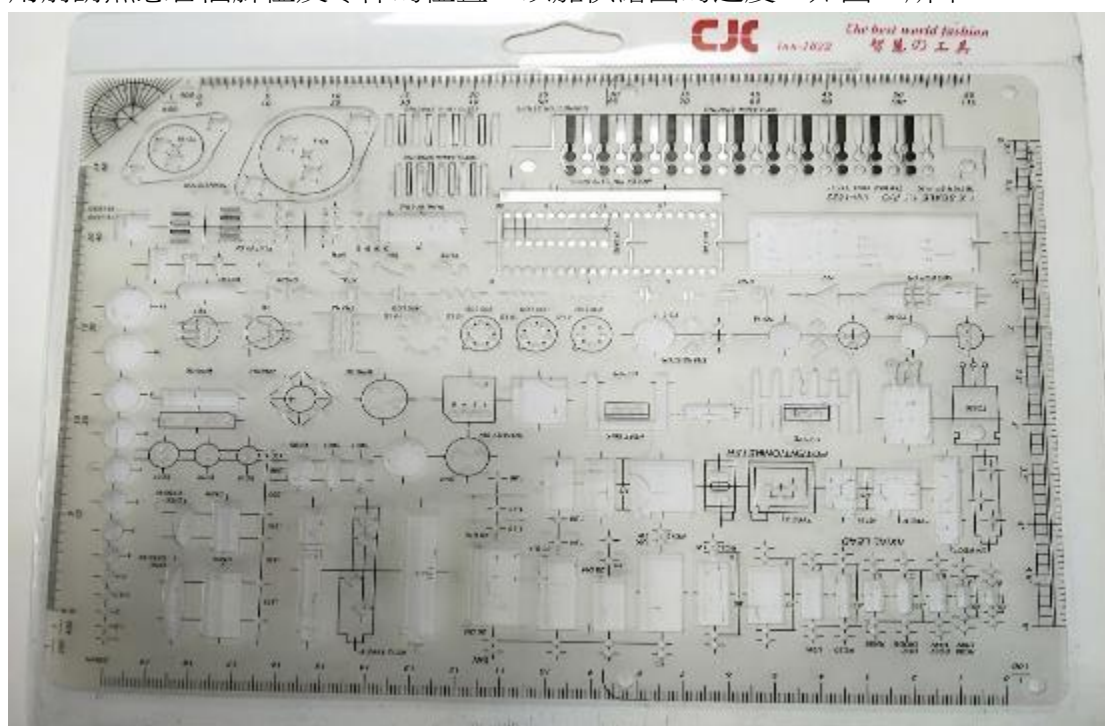


圖 4 數位乙級繪圖板

- 母電路板頂層零件佈置設計：包含四個項目，即繪製板框、排針母座之定位、接腳配對、其它零件定位。
 - 繪製板框：將萬用電路板(頂層朝上)壓在方格紙的下半部分，其中方格紙上水平粗格線 10 與垂直粗格線 10 之交點，對齊萬用電路板左上角白色方塊孔，如圖 5 所示。緊接著使用鉛筆沿萬用電路板邊框描繪在方格紙上，且描繪手指孔與四個角落之圓孔。描繪完成後，在四個圓孔上，分別繪製中心線，如圖 6 所示。

萬用電路板壓在方格紙的下半部分

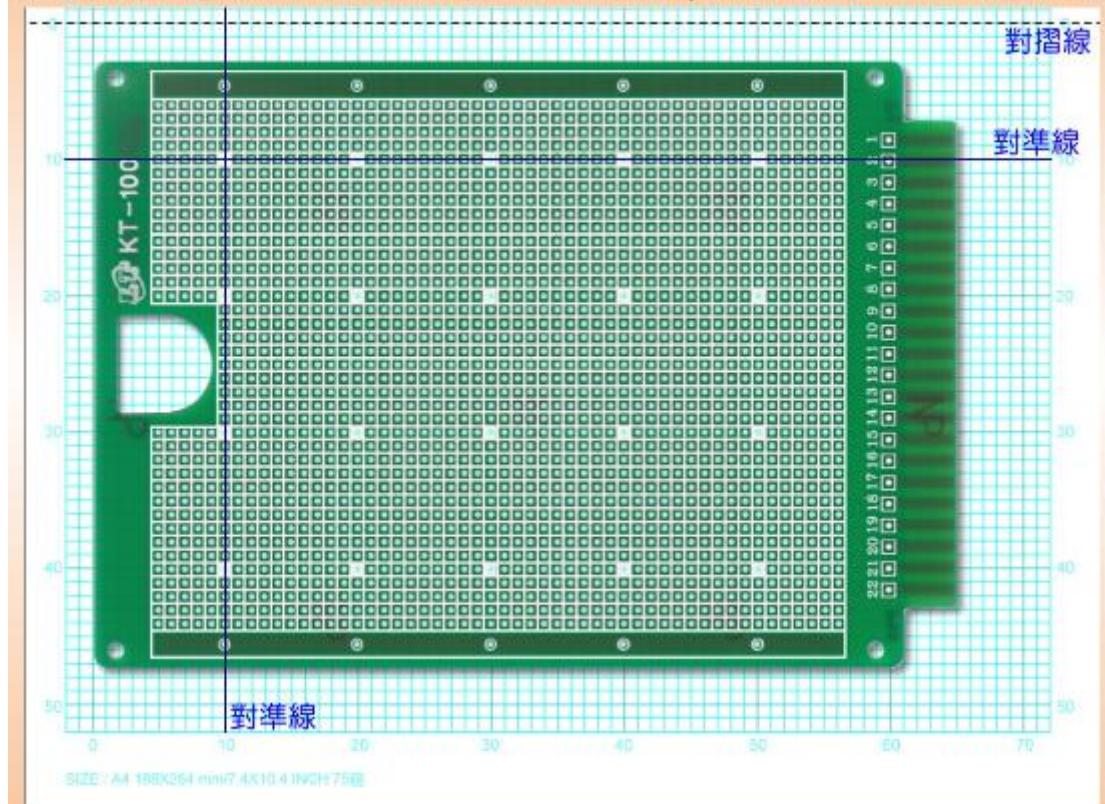


圖 5 萬用電路板壓在方格紙的下半部分並對位

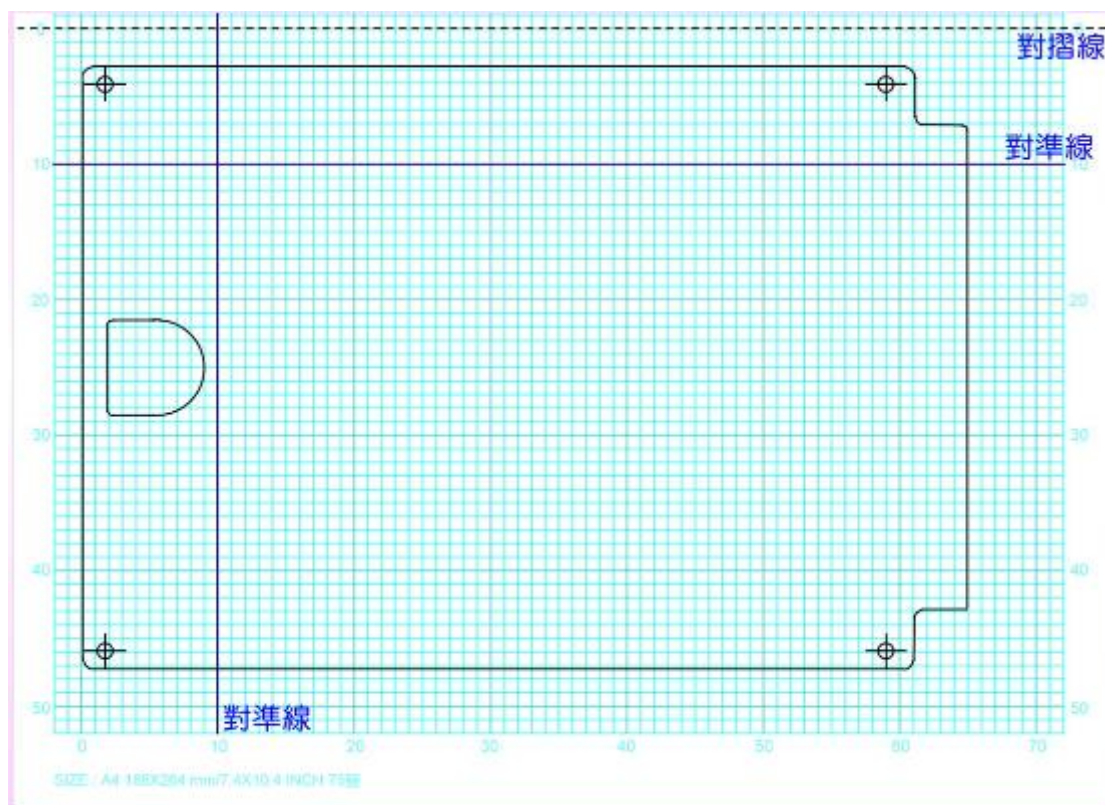


圖 6 描繪板框

- (2) 排針母座之定位：在子電路板上兩組 15PIN 排針(J2、J3)之排距為 15 格，從頂層以橫向來看，其中 J3 在上、J2 在下，在此將 J3 排針母座定位在方格紙座標(30，20)到(44，20)，J2 排針母座定位在方格紙座標(30，35)到(44，35)如圖 7 所示。

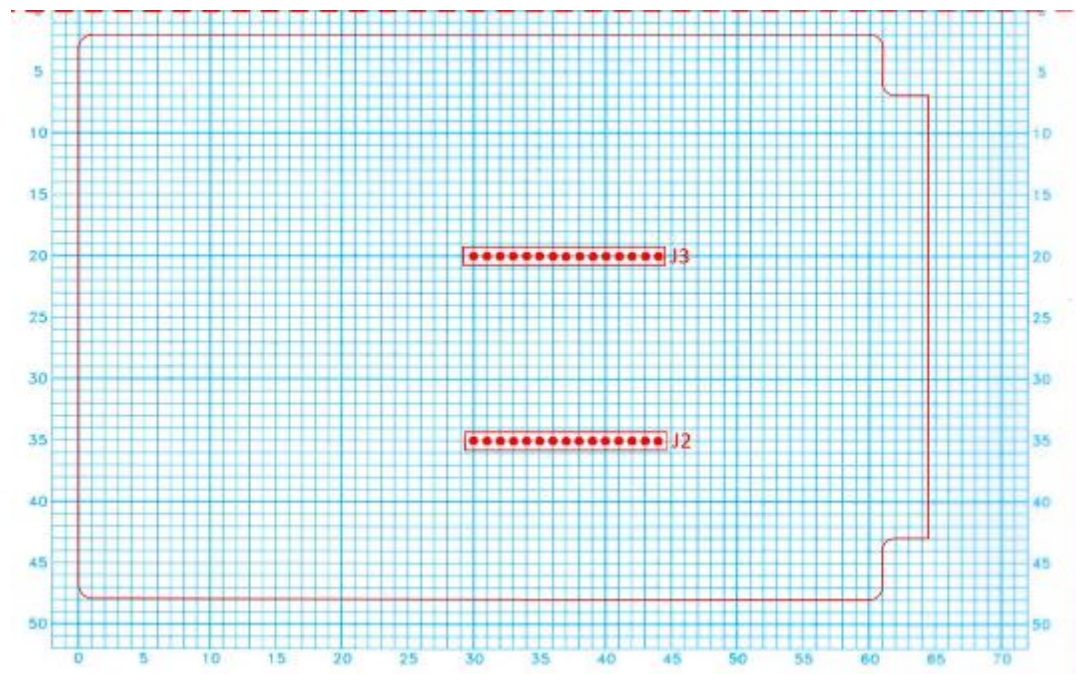


圖 7 在方格紙上繪製排針母座

- (3) 其他零件定位：在母電路有穩壓電路，將來自 P2 金手指+5V 電源，經穩壓 IC(LD1117-33)電源產生+3.3V 電源，並提供子電路板使用。這個電路由 C10 與 U10 組成，IC(LD1117-33)接腳很長，組裝時須將接腳彎成 90 度，再插入萬用電路板焊接。另外，本題裡還使用一個二極體(1N4148)與 RC 電路，以做為上電觸發的信號輸入。故先要知道零件座標，然後再依序畫上。

零件序號	位置	第 1 腳座標	第 2 腳座標	第 3 腳座標
U10	萬用電路板	(15,31)	(15,30)	(15,29)
	方格紙	(20,36)	(20,35)	(20,34)
C10	萬用電路板	(18,31)	(18,29)	-
	方格紙	(23,36)	(23,34)	-
C11	萬用電路板	(25,1)	(25,2)(正腳)	-
	方格紙	(30,6)	(30,7)	-
R10	萬用電路板	(21,31)	(21,27)	-
	方格紙	(26,36)	(26,32)	-
D10	萬用電路板	(25,26)A	(21,26)K	-
	方格紙	(30,30)	(26,30)	-

表 3 零件座標

a.先畫穩壓 IC(LD1117-33)：如圖 8。

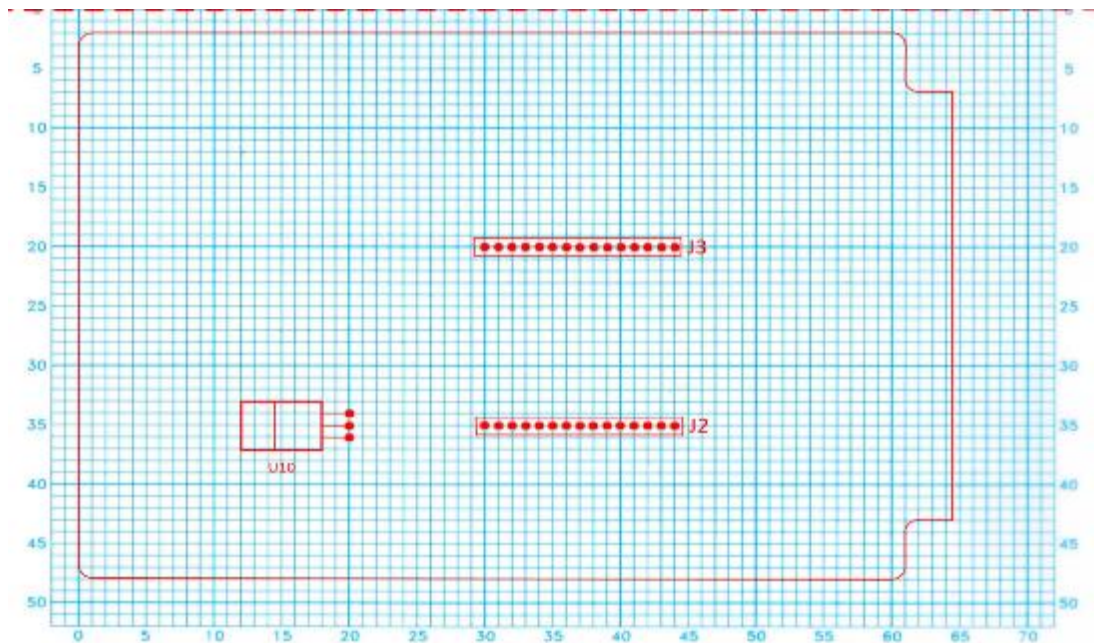


圖 8 在方格紙上繪製穩壓 IC

b.再畫無極性電容 C10 及有極性電容 C11，並標示極性。

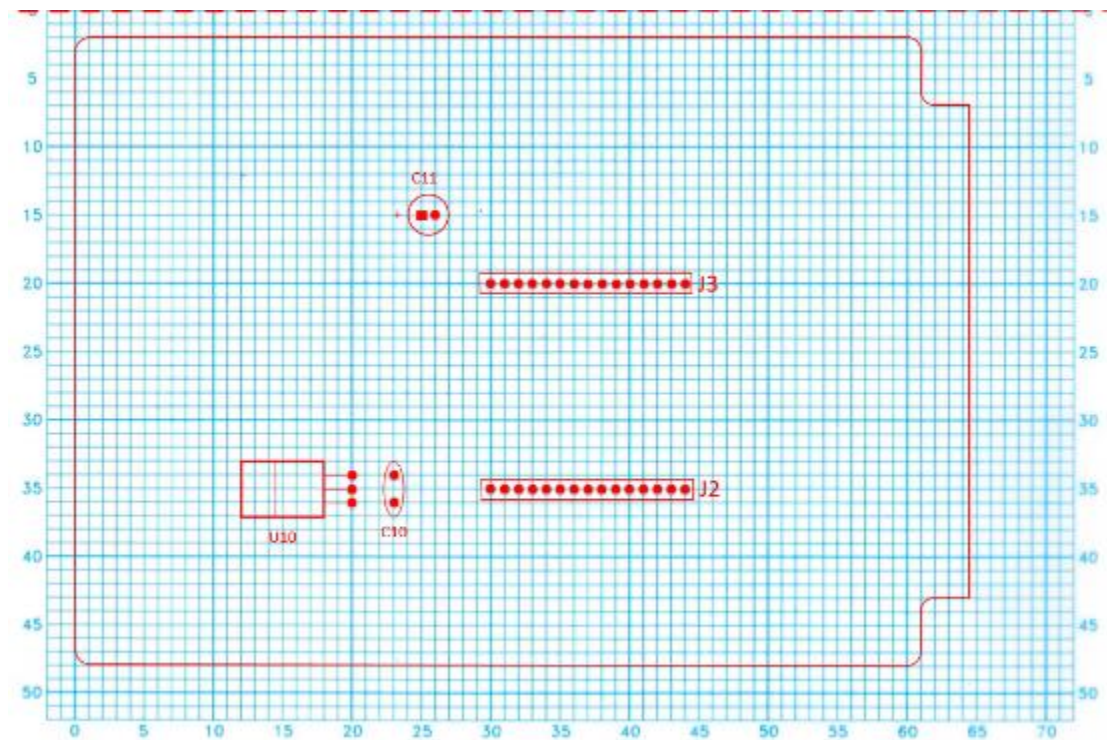


圖 9 在方格紙上繪製電容 C10 及有極性電容 C11

c. 再畫電阻 R10 及二極體 D10

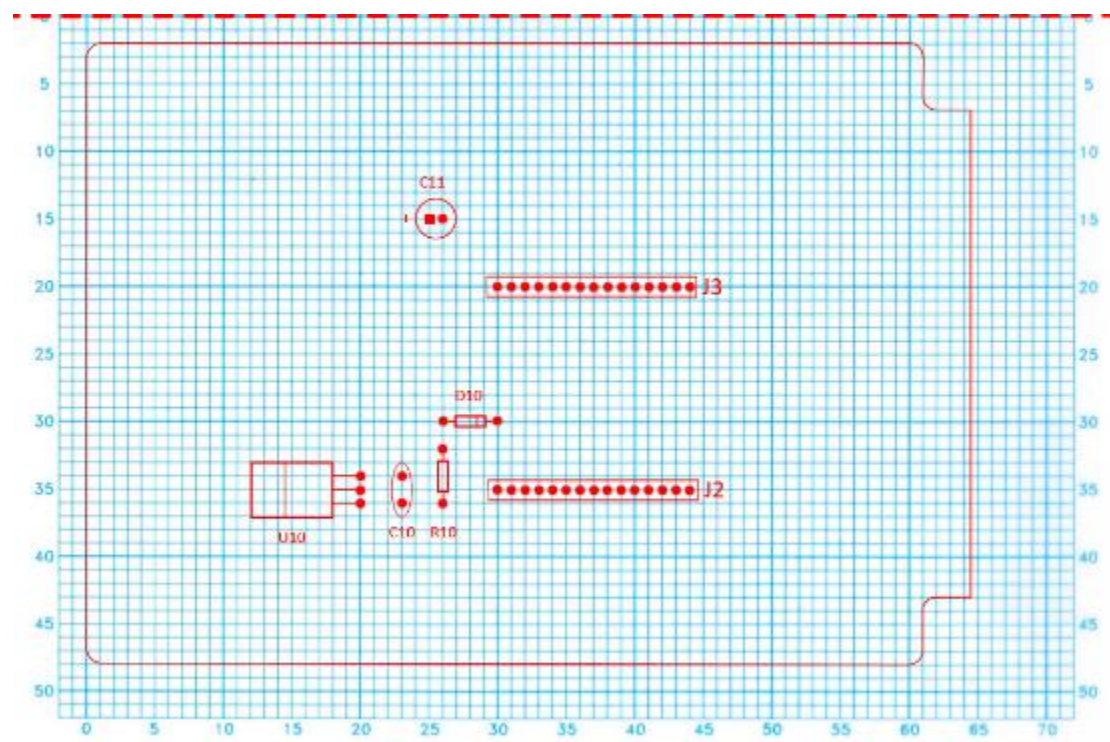


圖 10 在方格紙上繪製電阻 R10 及二極體 D10

d. 最後，繪製頂層的兩條佈線：因設計上需要的跳線，依表 4 頂層佈線座標來畫。

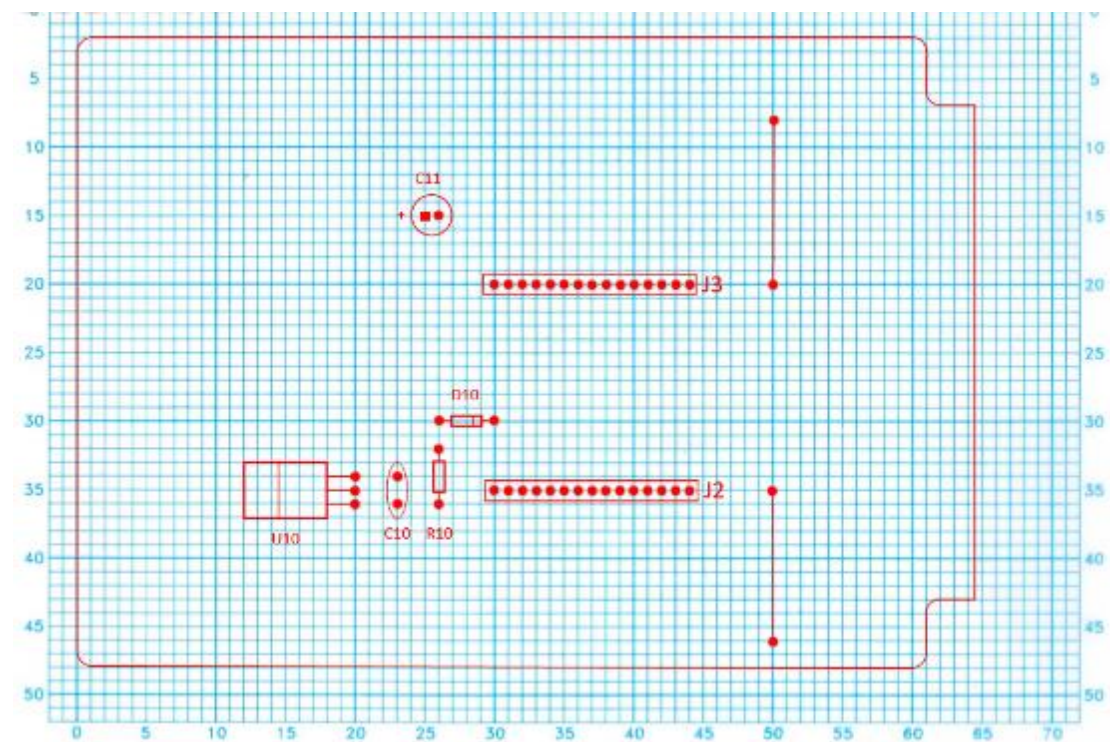


圖 11 在方格紙上繪製兩條佈線

名 稱	位 置	第 1 點座標	第 2 點座標
GND(P1)	萬用電路板	(45,4)	(45,15)
	方格紙	(50,9)	(50,20)
GND	萬用電路板	(45,30)	(下匯流排)
	方格紙	(50,35)	(50,45)

表 4 頂層佈線座標

(4) 接腳配對：依據試題之母電路板與子電路板之關係如圖 12，整理出接腳配對表如表 5

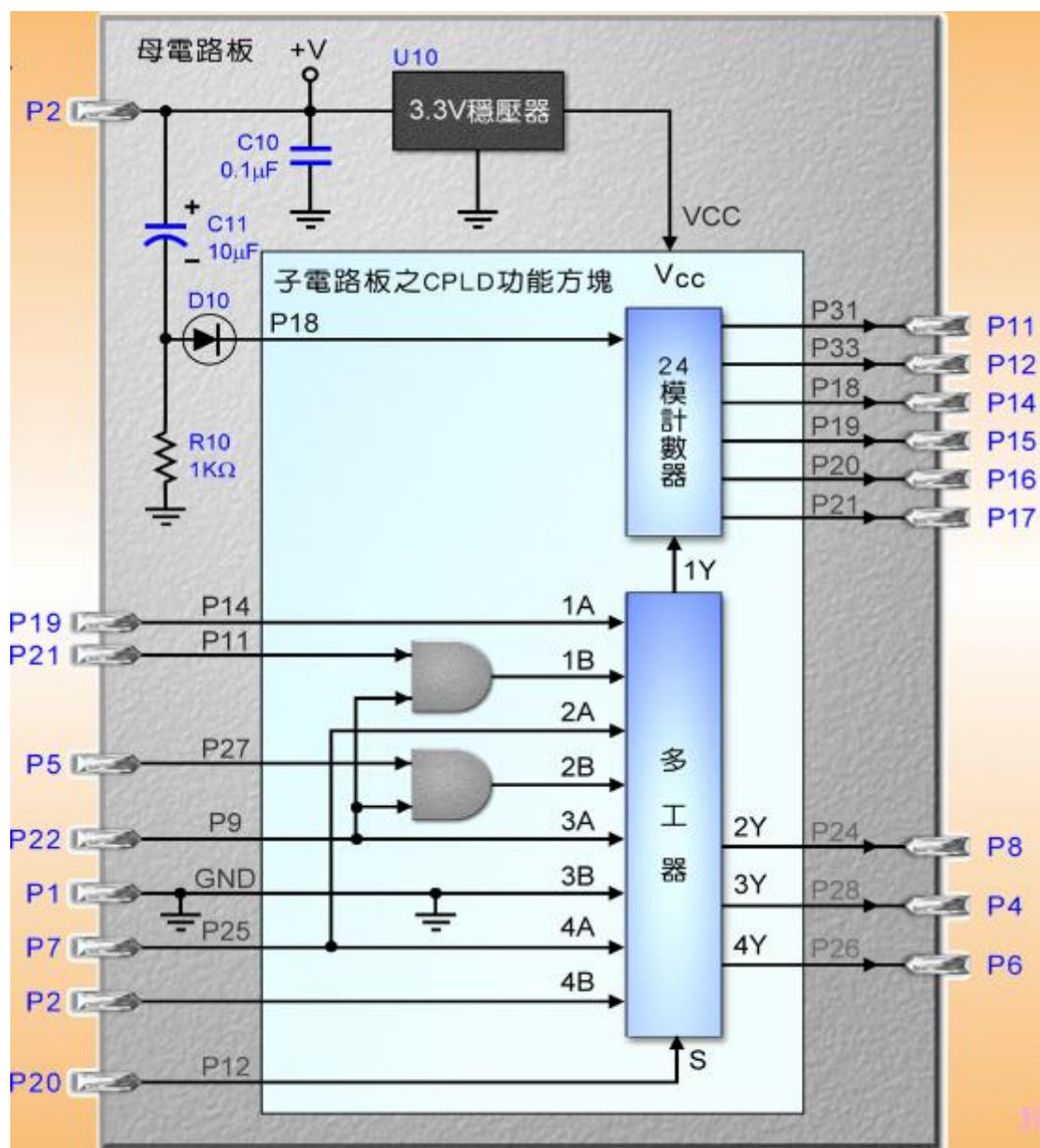


圖 12 接腳配對

項目	金手指	CPLD	子電路板腳座(排針母座)	母電路板座標	方格紙座標
1	P22	P22CLOCK	P9	(30,30)	(35,35)
2	P21	P21S2	P11	(31,30)	(36,35)
3	P20	P20S1	P12	(32,30)	(37,35)
4	P19	P19CKH	P14	(33,30)	(38,35)
5	P17	H0o0	P21	(38,30)	(43,35)
6	P16	H0o1	P20	(37,30)	(42,35)
7	P15	H0o2	P19	(36,30)	(41,35)
8	P14	H0o3	P18	(38,30)	(43,35)
9	P12	H10o0	P33	(31,15)	(36,20)
10	P11	H10o1	P31	(32,15)	(37,20)
11	P8	P8CKM	P24	(38,15)	(43,20)
12	P7	P7CKM	P25	(37,15)	(42,20)
13	P6	P6S10To0	P26	(36,15)	(41,20)
14	P5	P5S3	P27	(35,15)	(40,20)
15	P4	P4LED	P28	(34,15)	(39,20)
17	P2	-	母電路板 LD1117-33-3 腳	下匯流排	(48,0)
18	P1	GND	GND	(39,15)	(44,20)

表 5 接腳配對表

2. 母電路板底層零件佈置設計：包含四個項目，即繪製板框、繪製上下匯流排與金手指、繪製零件焊點與佈線設計。
 - (1) 繪製板框：將萬用電路板(底層朝上)壓在方格紙的下半部分，其中方格紙上水平粗格線 10 與垂直粗格線 10 之交點，對齊萬用電路板左上角白色方塊孔，如圖 13 所示。緊接著使用鉛筆沿萬用電路板邊框描繪在方格紙上，且描繪手指孔與四個角落之圓孔，如圖 16 所示。

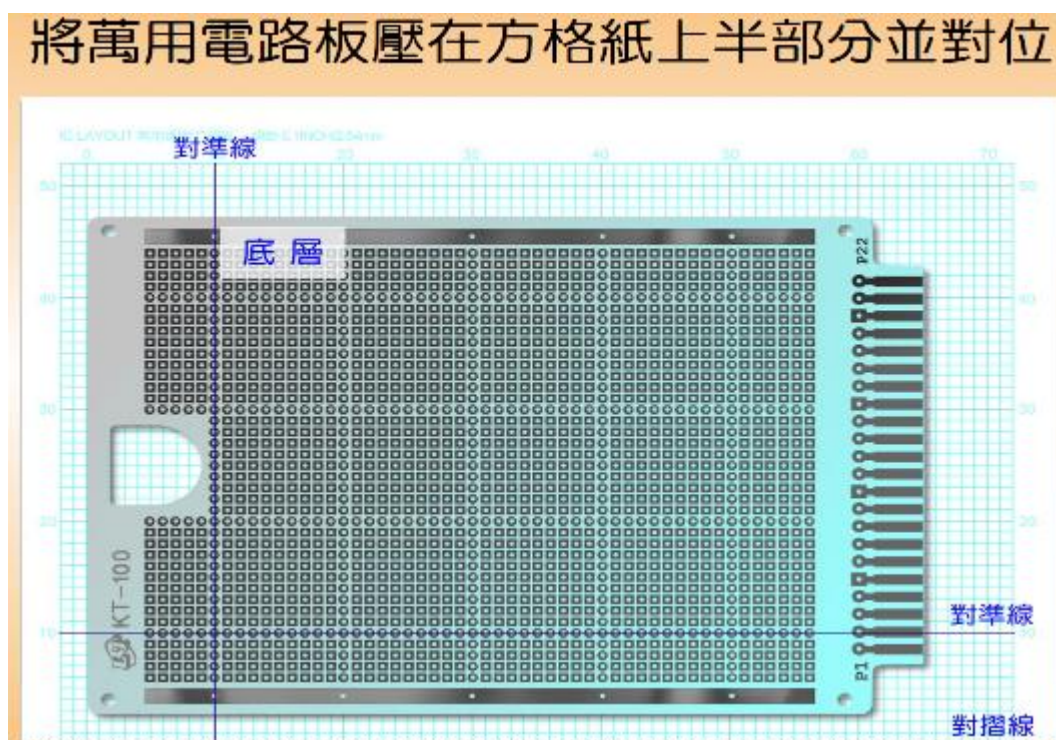


圖 15 萬用電路板壓在方格紙的上半部分並對位

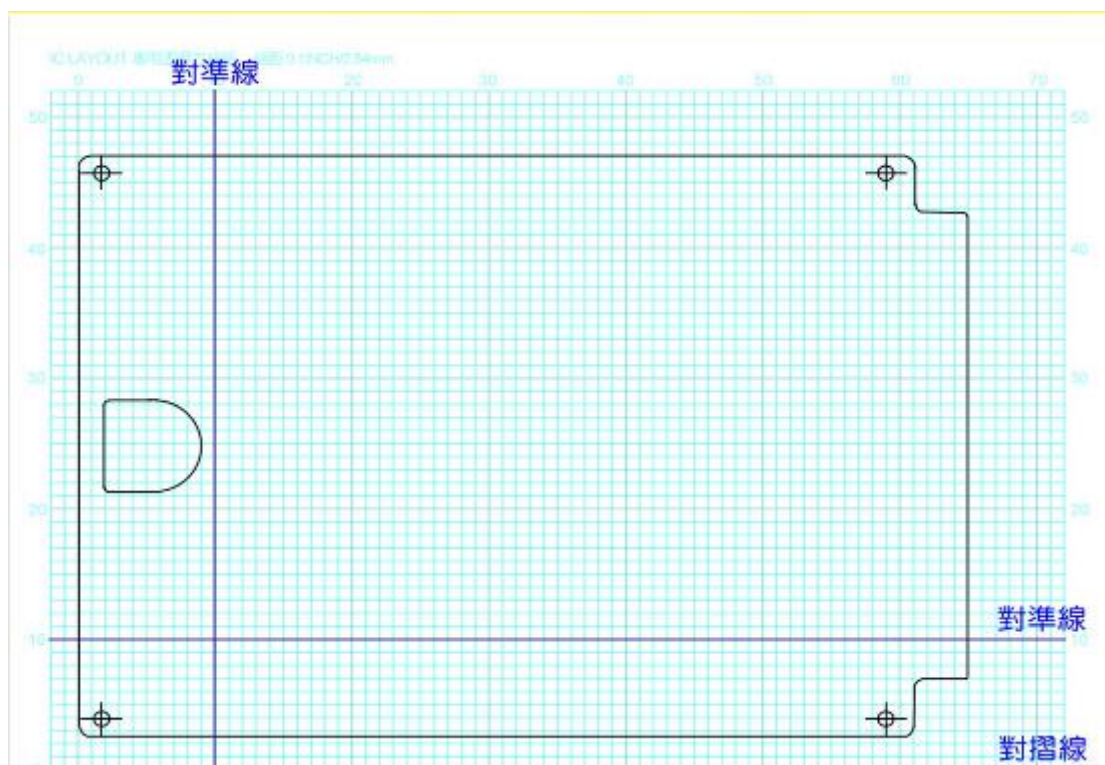


圖 16 繪製板框

- (2) 繪製上下匯流排與金手指：將萬用電路板(底層朝上)壓在方格紙的下半部分，套至剛才描繪的底層板框內，再描繪出上下匯流排與金手指，如圖 17 所示。描繪完成後抽出萬用電路板，如圖 18 所示。

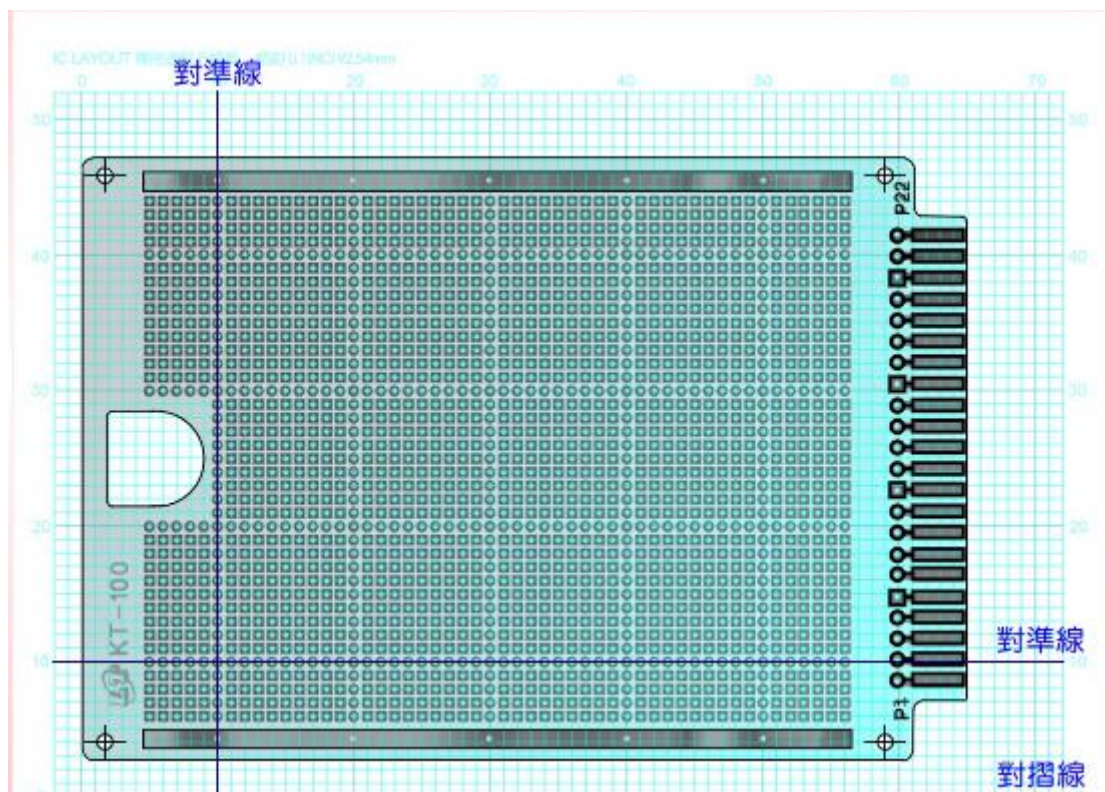
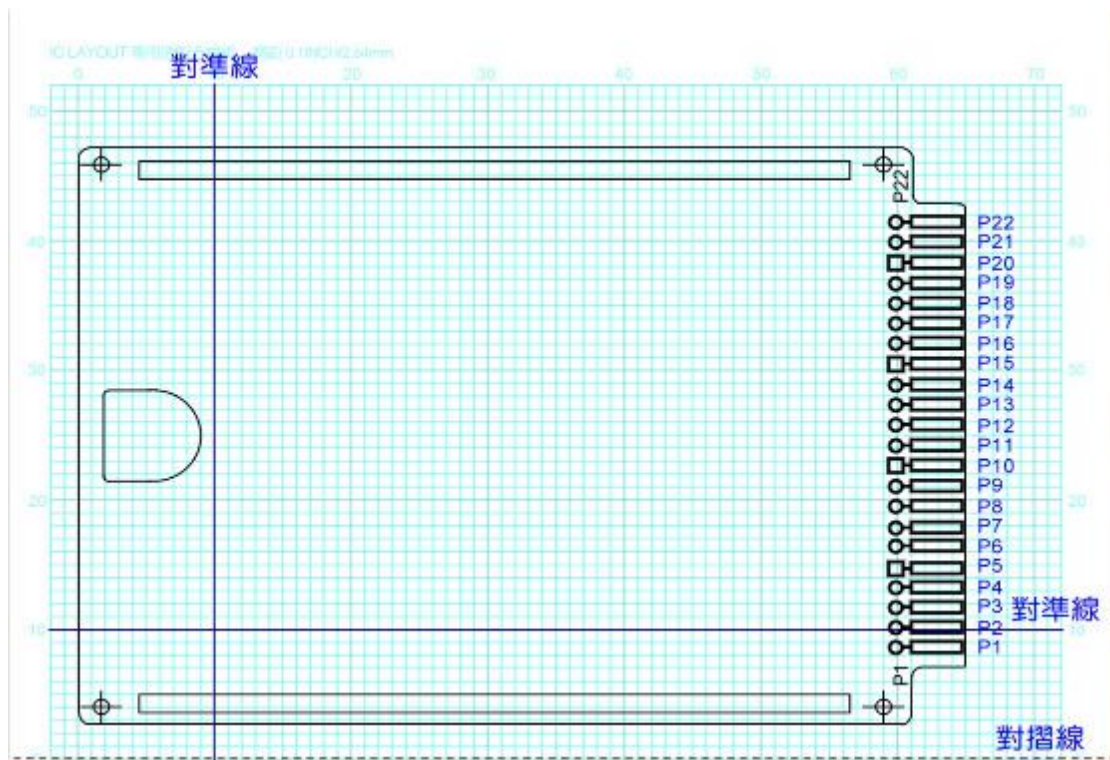


圖 17 繪製上下匯流排與金手指



如圖 18 完成圖與標示金手指編號

- (6) 繪製零件焊點：確定方格紙由中間對折線對齊，再利用方格紙透視的位置使用繪圖模板繪製 J2、J3、U10、C10、D10、及 R10 之焊點(圓圈)將其繪出來，務必對齊，如圖 19 所示。

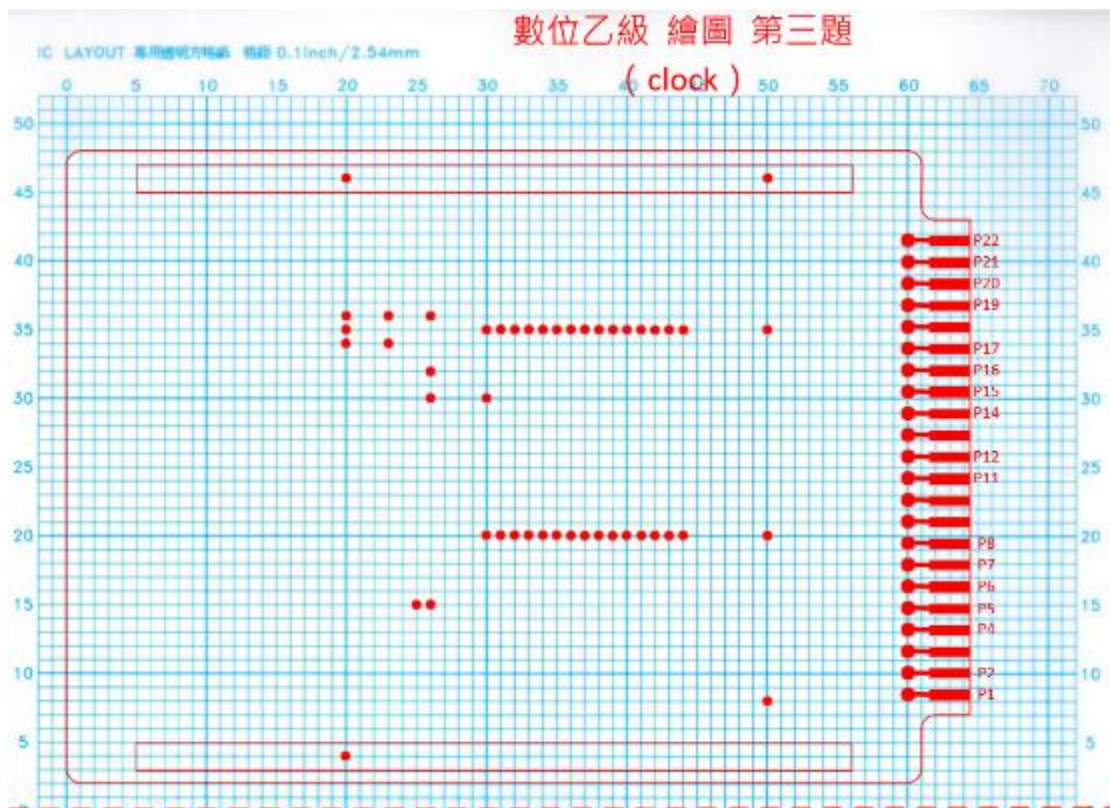


圖 19 完成繪製零件焊點

- (4) 佈線設計：完成底層焊接繪製後，即可進行底層佈線，中間對摺的方格紙一定要對齊，然後按照接腳對照表(表 5)繪出，首先將電源部份繪出，如圖 20 所示，再繪出 J3 至金手指(P1~P12，如圖 21 所示；最後繪出 J2 至金手指 (P13~P22)，如圖 22 所示。

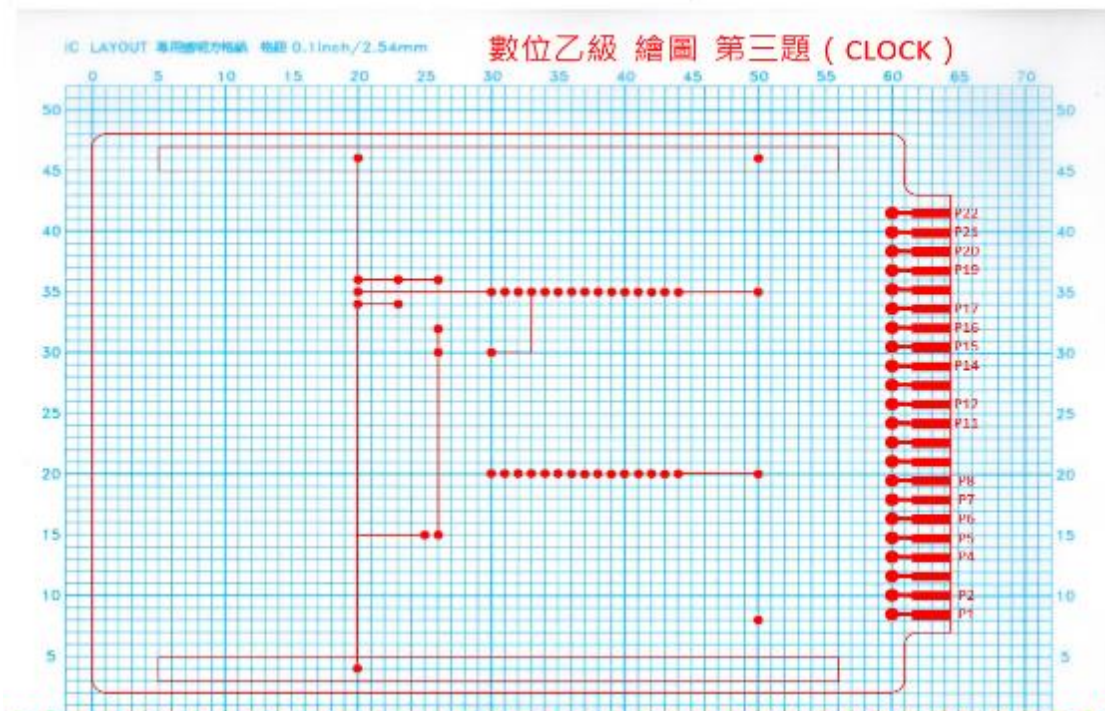


圖 20 繪出電源部份佈線

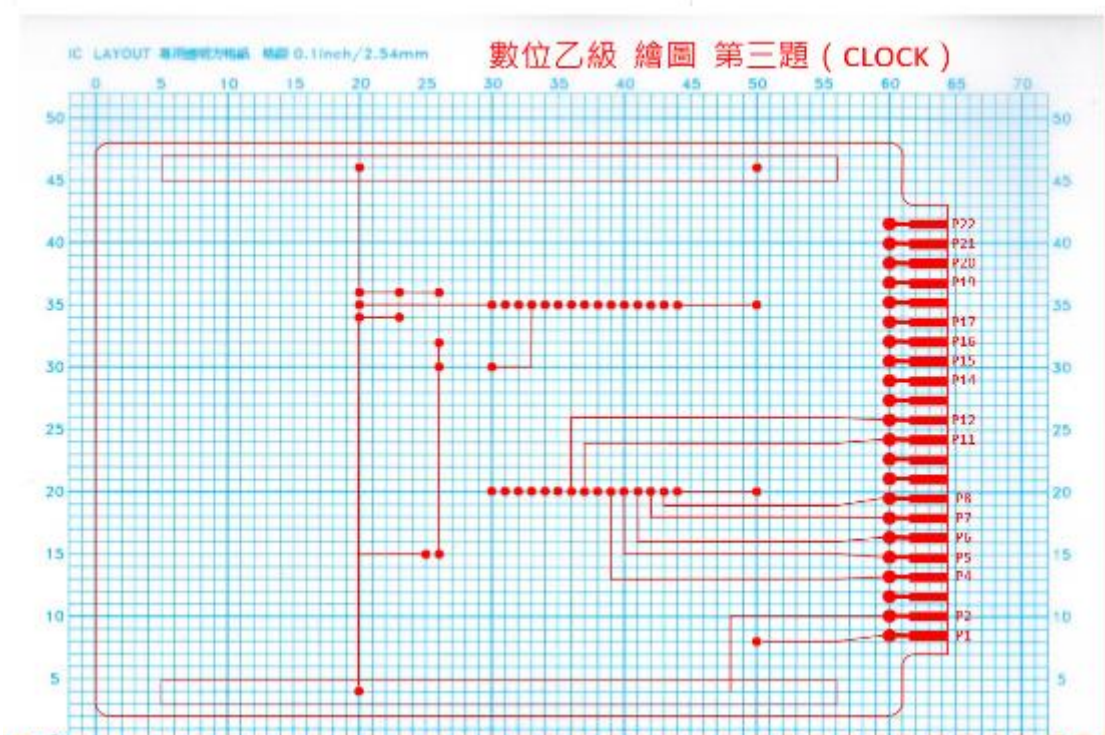


圖 21 完成 J3 接腳配線

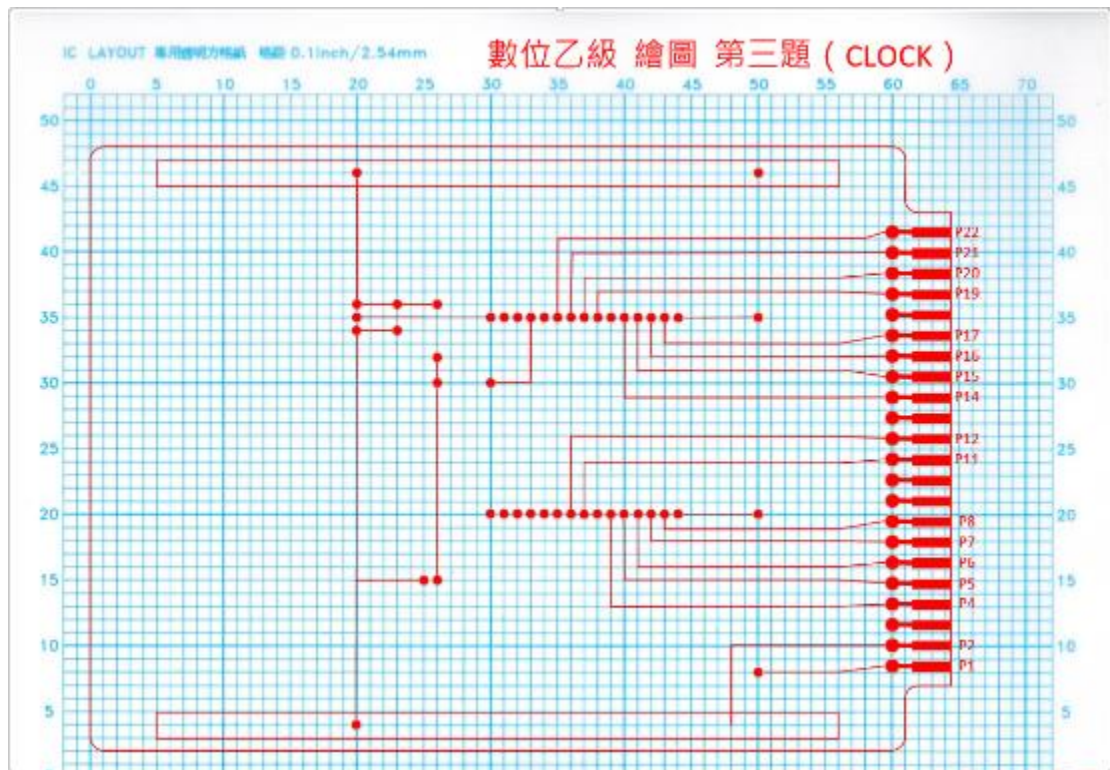


圖 22 完成底層佈線圖(J2 接腳配線繪製)

3. 母电路板組裝：完成母电路板的繪圖設計工作後，按照繪圖的電路按圖施工，只要先從零件面與頂層佈線，如圖 23 所示，再從底層佈線焊接，再依焊接規則空格不能超過 5 焊點就須焊的規定，完成裸銅線佈線焊接，如圖 24 所示。

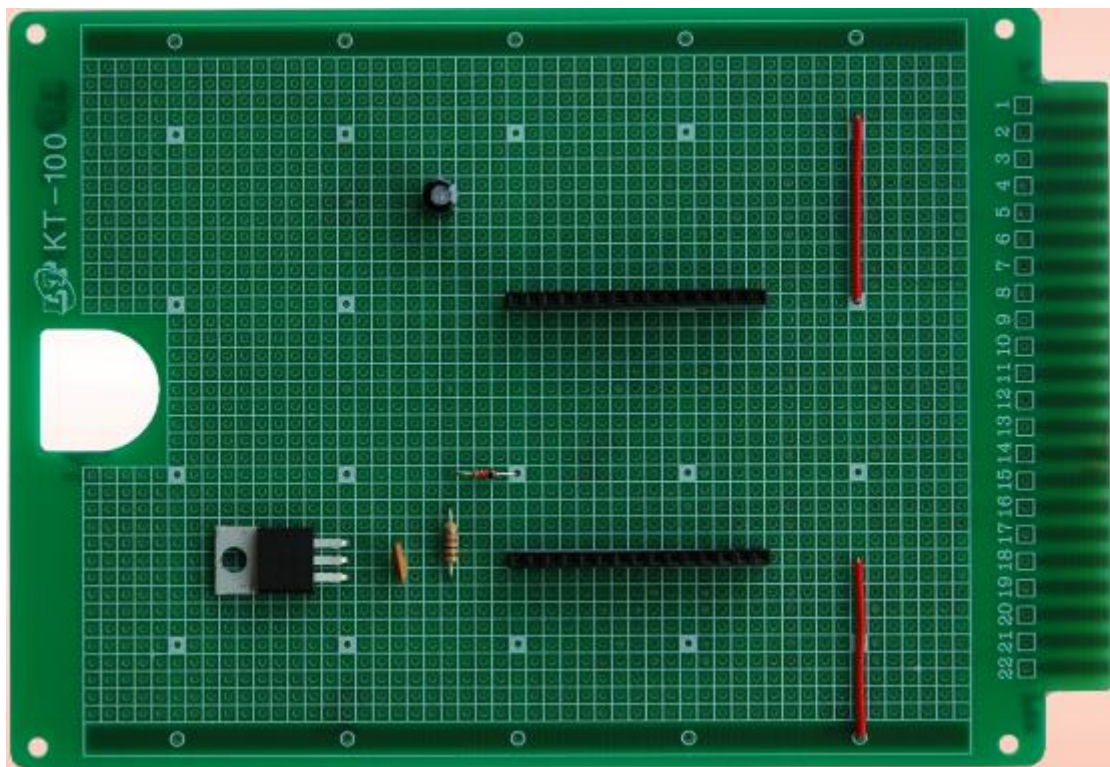


圖 23 完成零件與頂層佈線

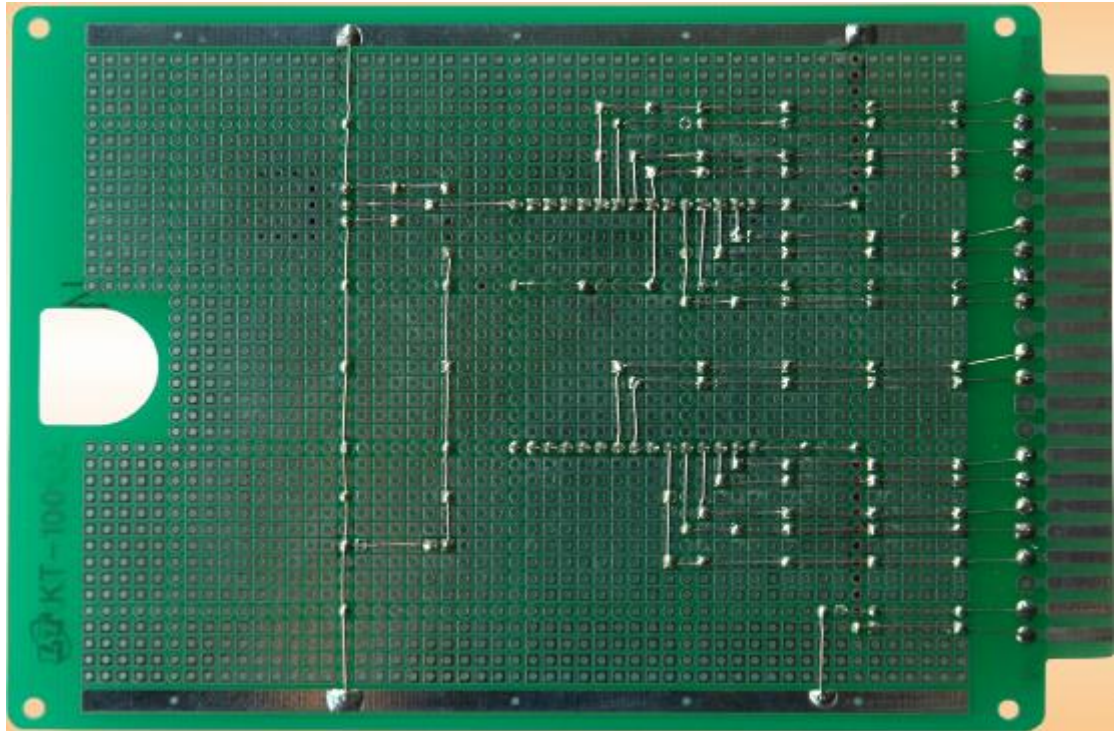


圖 24 完成裸銅線佈線焊線

四、電路設計與燒錄

1. 電路設計解析：依照題意，我們所要設計的 CPLD 之電路架構圖，如圖 25 所示。
2. 電路設計完成後如下圖 26 所示

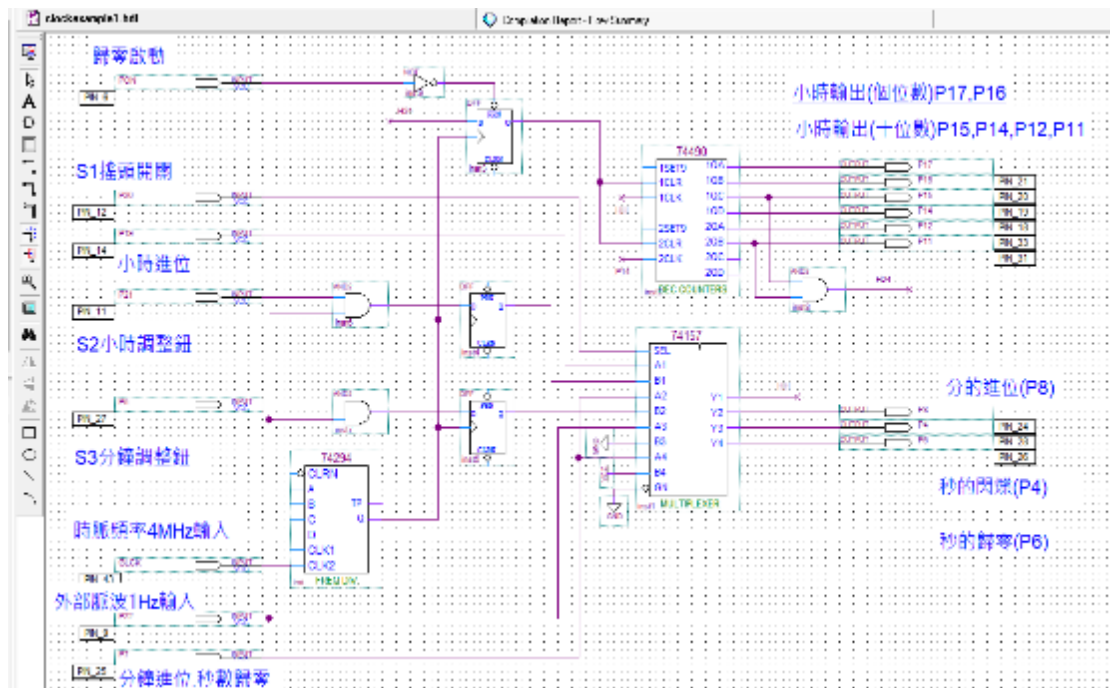


圖 26 電路設計完成圖

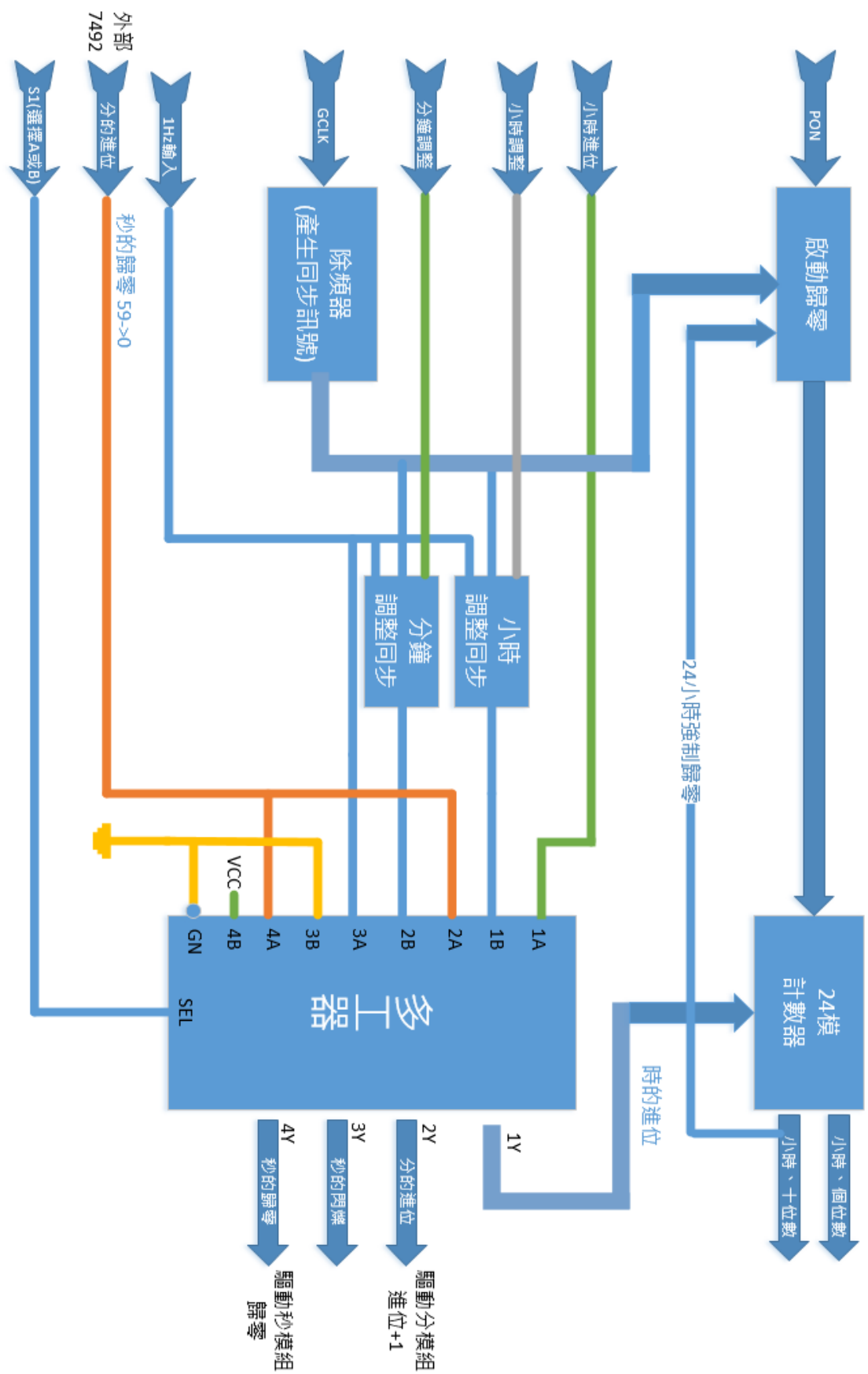


圖 25 CPLD 系統架構圖

3. 使用 Quartus II 製作軟體燒錄軟體

- (1) 建立新專案：進入 Quartus II 後，只要啟動 File/New Project Wizard...可以啟動 Quartus II 精靈，如圖 27 所示，直接按 NEXT，切換到下一個對話盒。

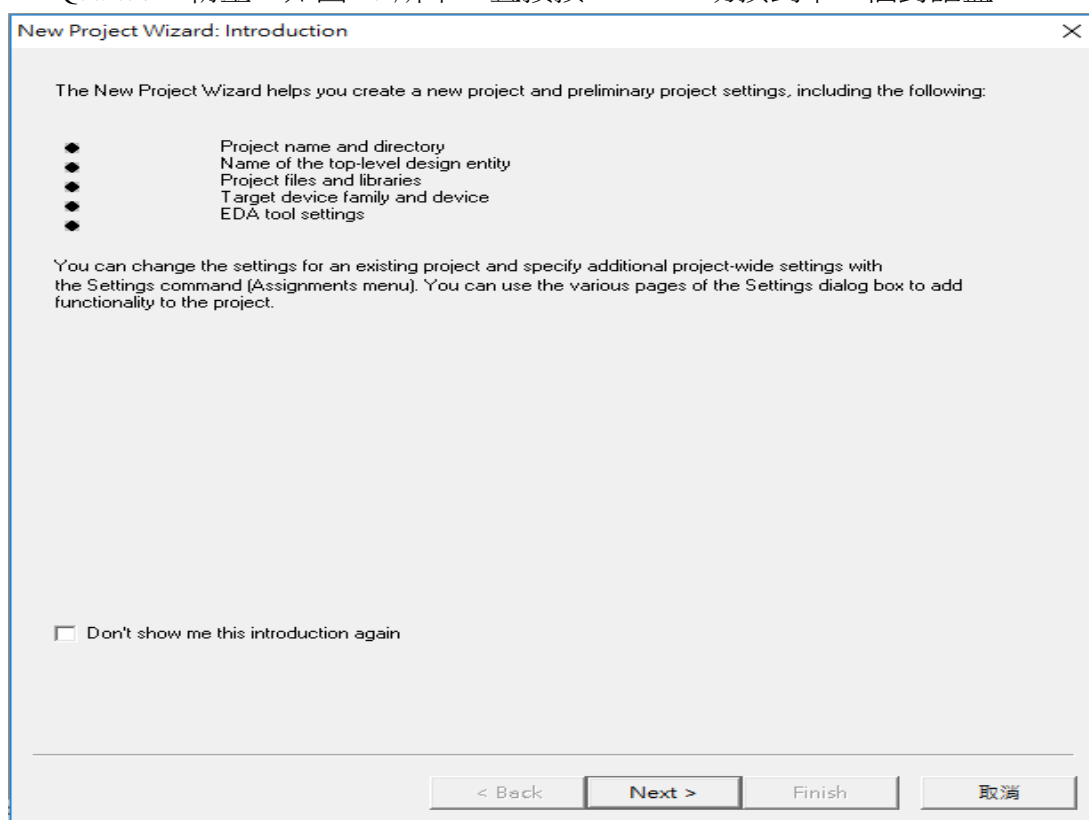


圖 27 進入精靈

- (2) 進入此對話盒，在最上面的欄位裡，指定專案所要儲存的資料夾，此例為 G:\cpldexamtest\number3ofteach，接著，在第 2 個欄位裡指定專案名稱，此例為 clockexample1，而第 3 個欄位將自動完成，按 Next 鈕切換下個對話盒。

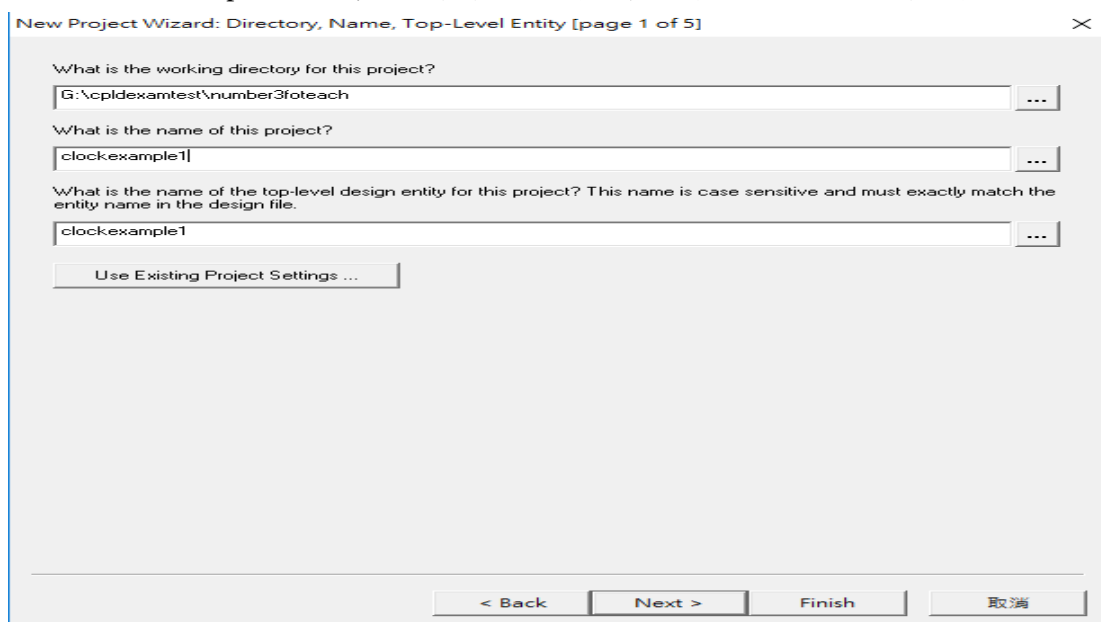


圖 28 完成專案資料夾、專案名稱、頂層實體名稱設定

- (3) 在此對話盒裡，主要目的是要加入檔案，在此並不需要。所以，按 Next 鈕切換到晶片選用對話盒，如圖 29 所示。

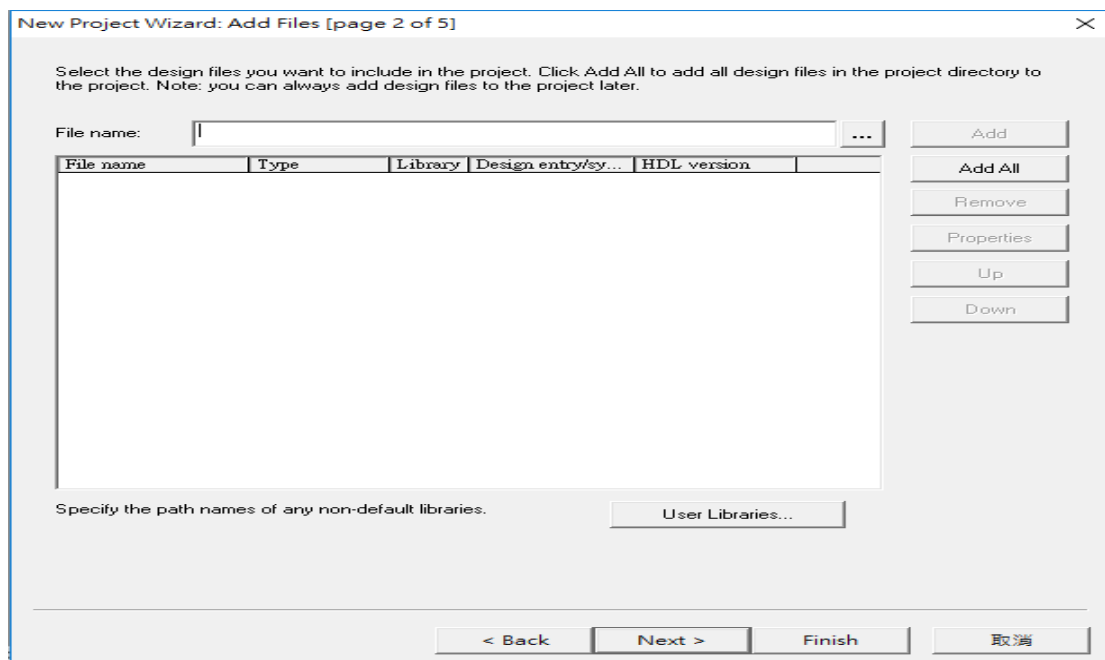


圖 29 加入檔案對話盒

- (4) 在此對話盒裡，指定 MAX3000A 系列的 EPM3064ALC44-10，然後按 Finish 鈕關閉對話盒，即完成建立新專案，如圖 30 所示。

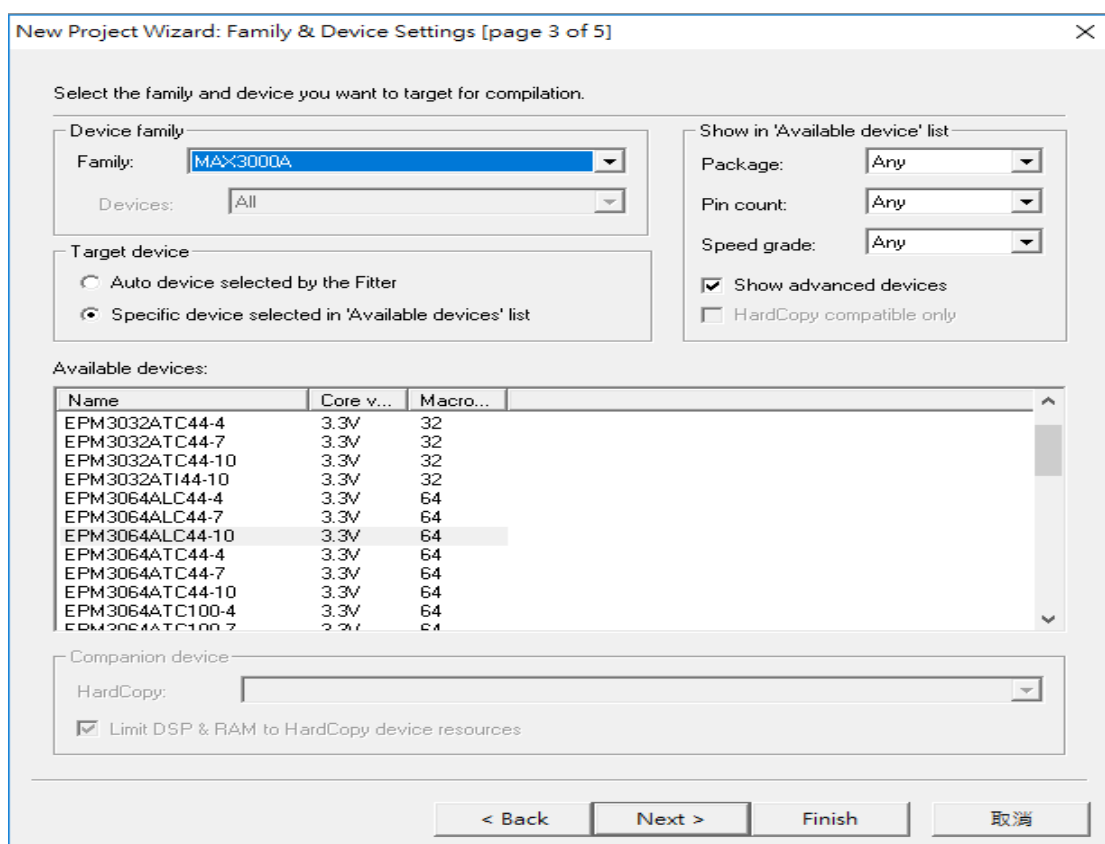


圖 30 選用晶片系列與 IC 編號

- (5) 在建立新專案後，在 Quartus II 視窗左邊的專案管理導覽器上，可看到剛才所設定/產生的專案，如圖 31 所示。

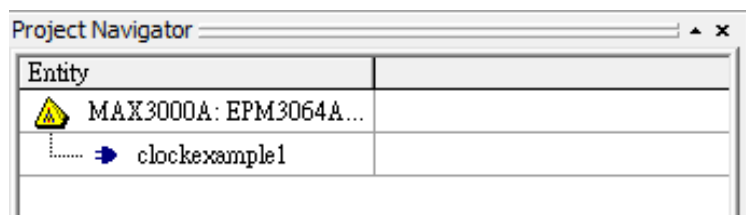


圖 31 案管理導覽器

- (6) 建立新檔案：按  鈕或啟動 File/New 命令新增檔案，螢幕出現如圖 32 所示對話盒，選取 Block Diagram/Schematic File 選項，以新增電路圖檔案按 OK 鈕，即可產生一個空白的電路圖編輯視窗，如圖 33 所示。

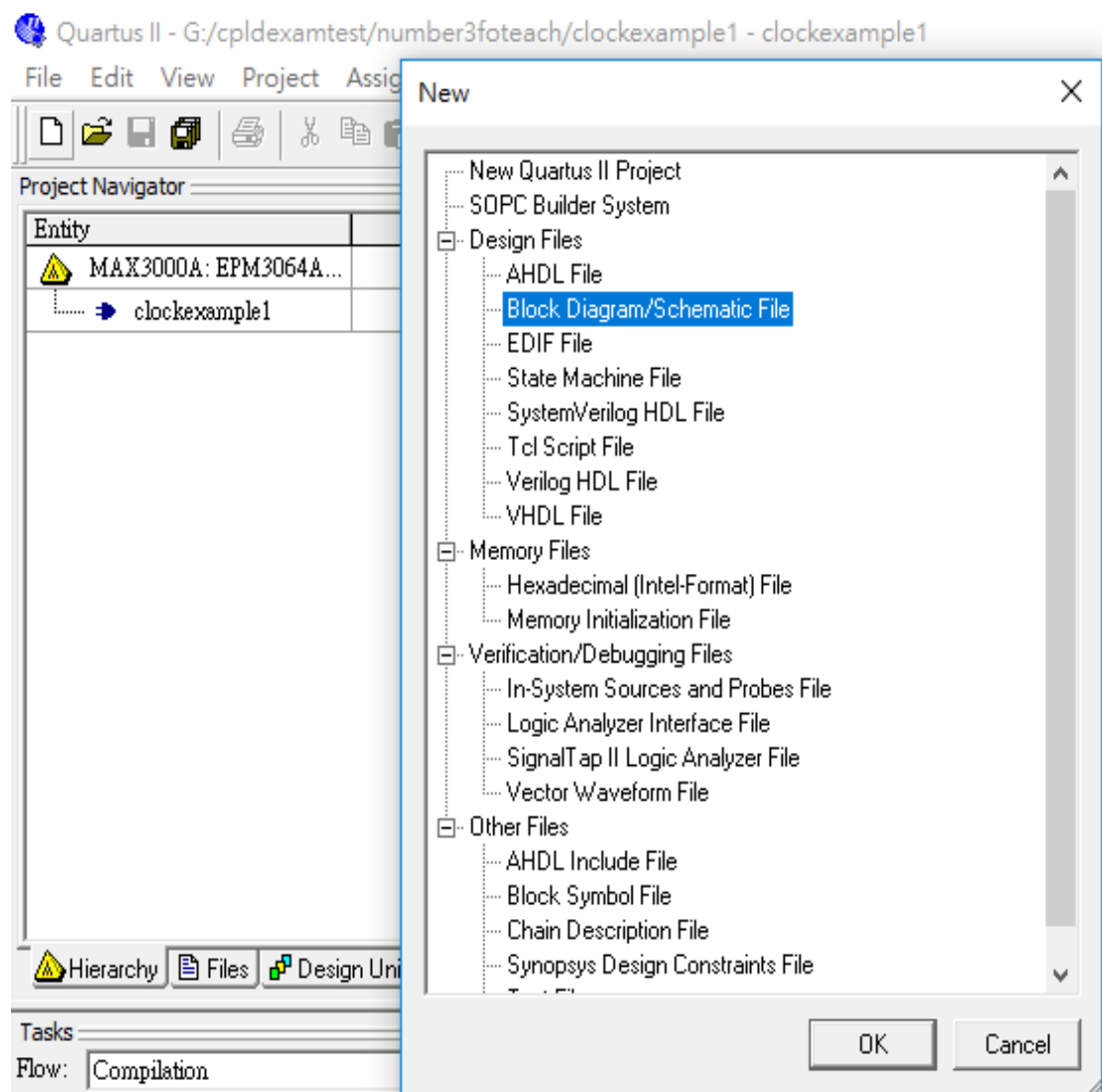


圖 32 新增電路圖設計檔案

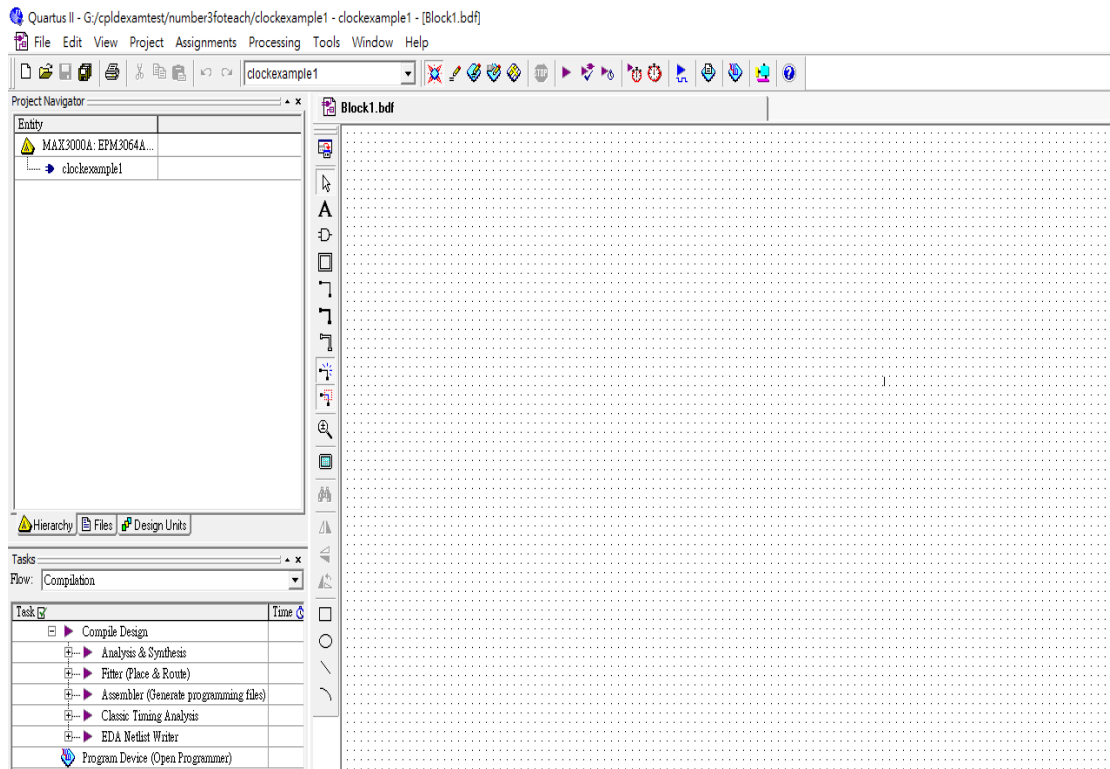


圖 33 電路圖編輯視窗

- (7) 啟動 File/Save as...命令，然後在隨即出現的對話盒裡，指定檔案名稱(在此為 clockexample1)，而檔案類指定類型指為 Block Diagram/Schematic File(*.bdf)，再按存檔鈕即可，如圖 34 所示。

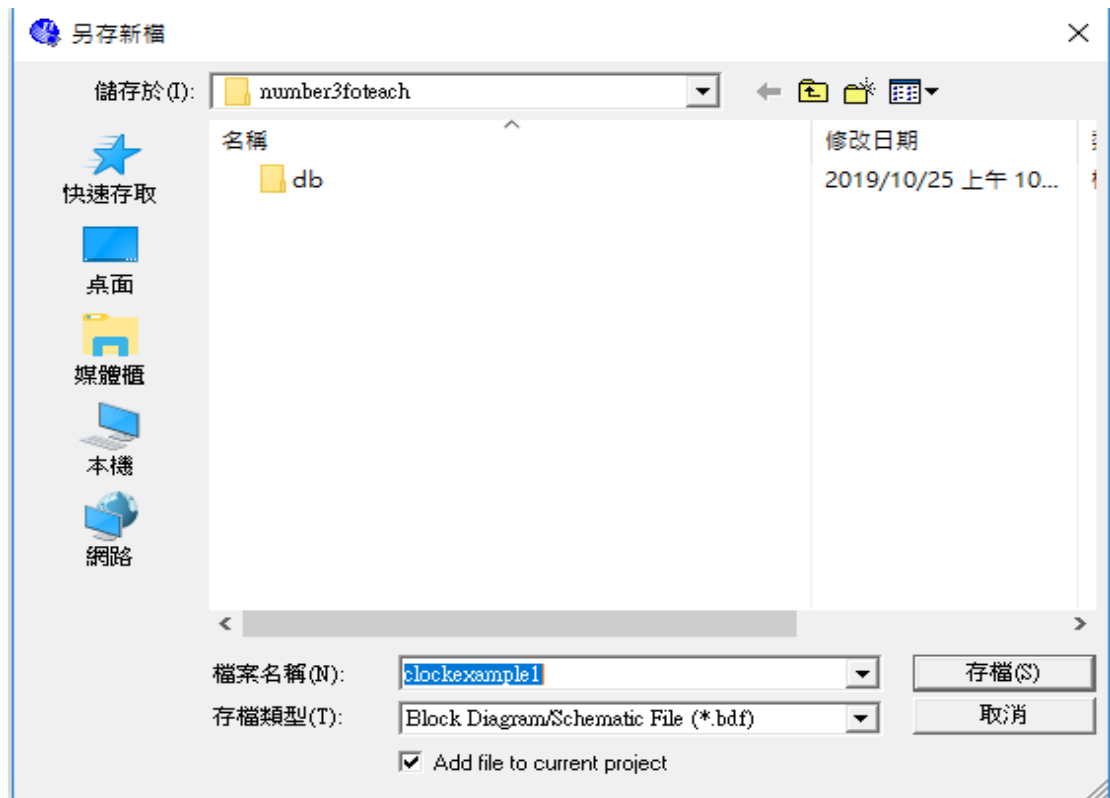


圖 34 另存新檔對話盒

- (8) 開始取用零件：在 Quartus II 裡繪圖製電路圖，指向編輯區的空白處，快按滑鼠左鍵兩下，開啟如圖 35 所示之對話盒。在於 Name 欄位裡，輸入所需要取用的零件名稱，如 74294，則此零件符號將出現在右邊的預覽區塊裡。

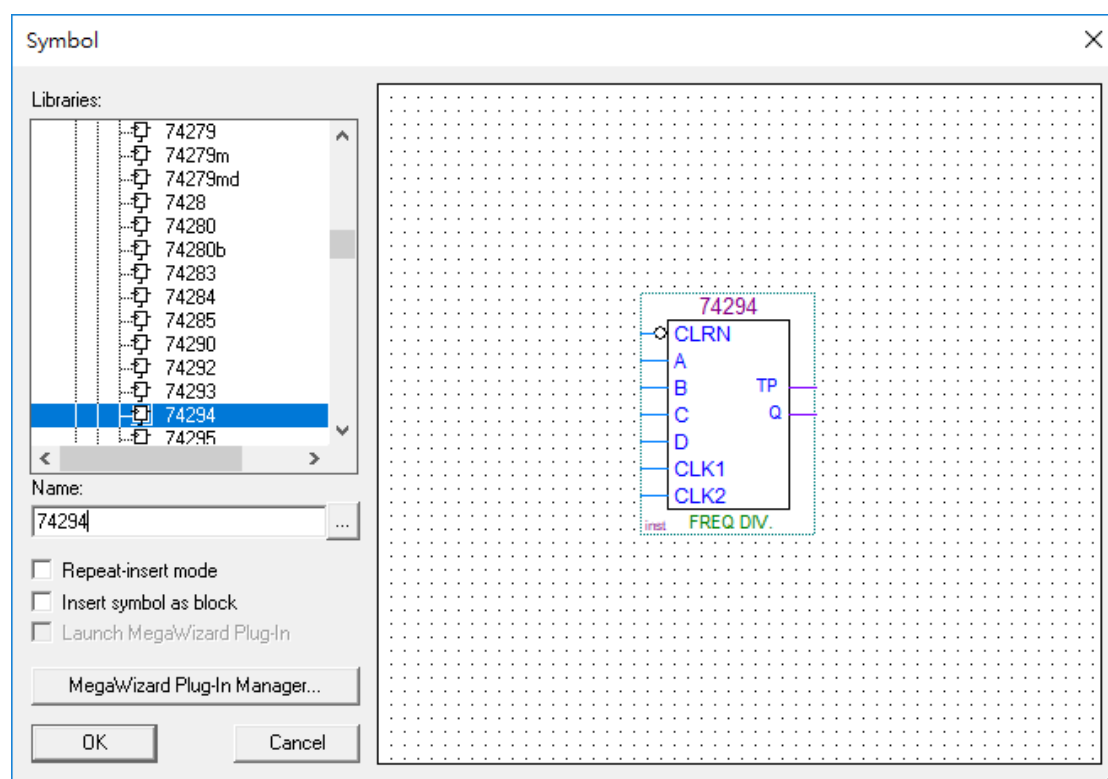


圖 35 取用零件對話盒

- (9) 逐一取用所需的零件：依照之前圖 25 CPLD 系統架構圖，一一取用零件，並在適當位置放置，如圖 36 所示

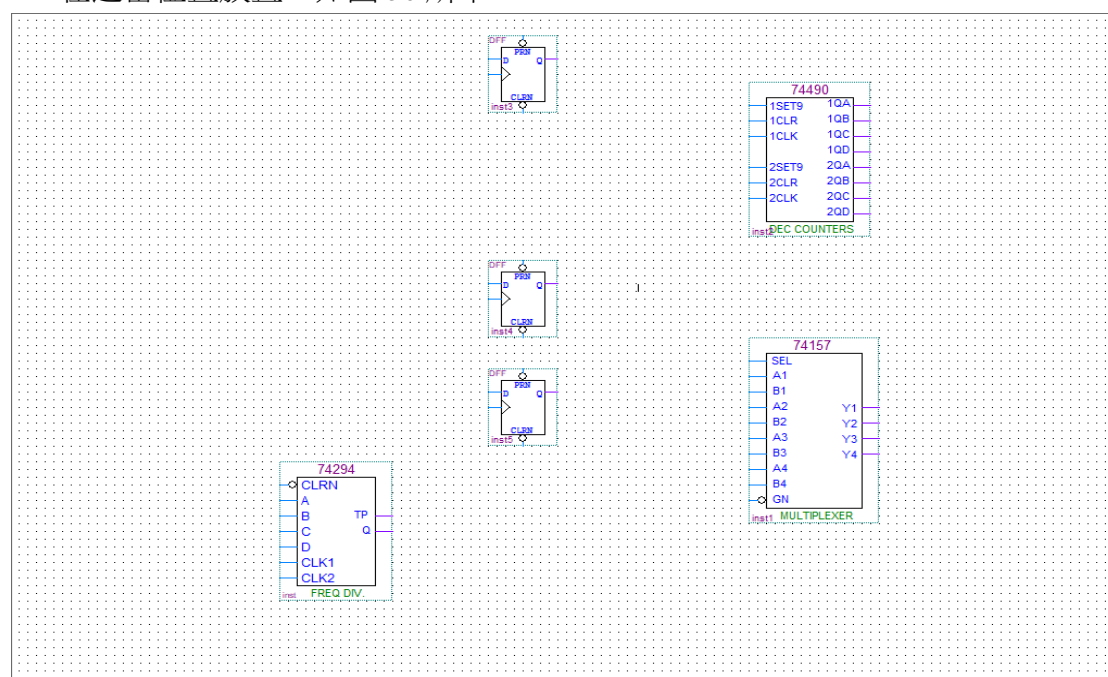


圖 36 放置主要零件

(10) 再放置邏輯閘元件：依照設計放置所需的 AND 閘和 NOT 閘，其中二輸入的 AND 閘要輸入 and2，而 NOT 閘只需輸入 not，如圖 37 和圖 38 所示。

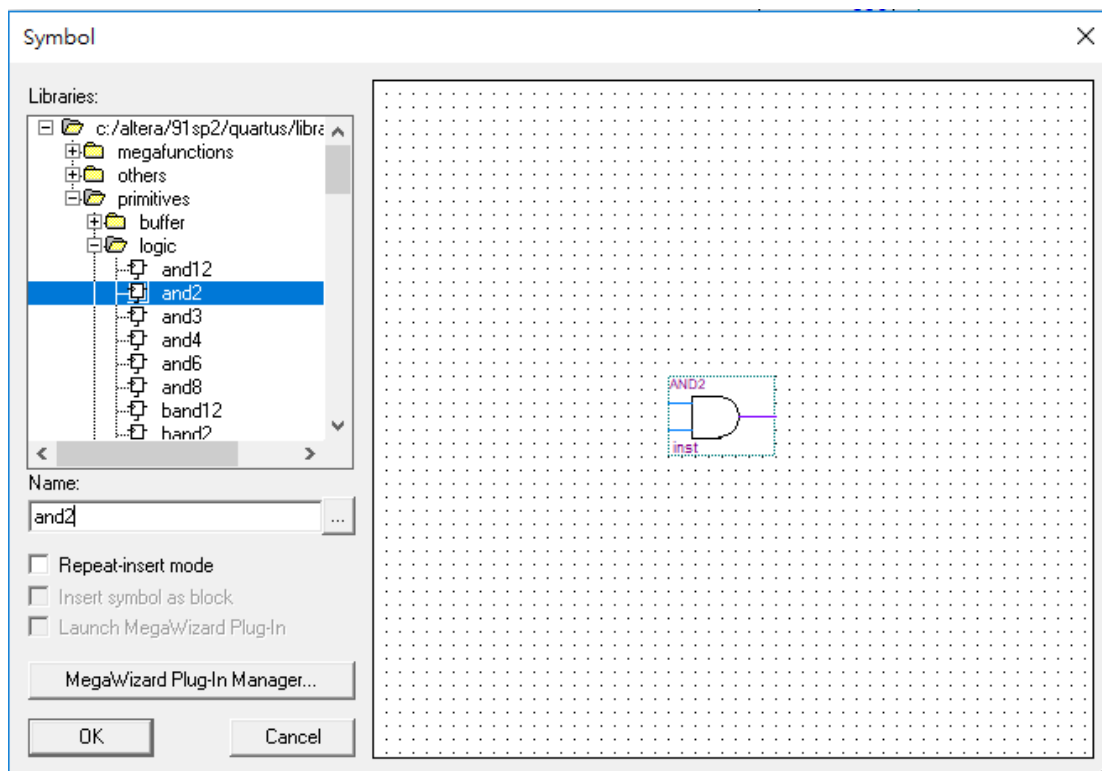


圖 37 取用 AND 零件對話盒

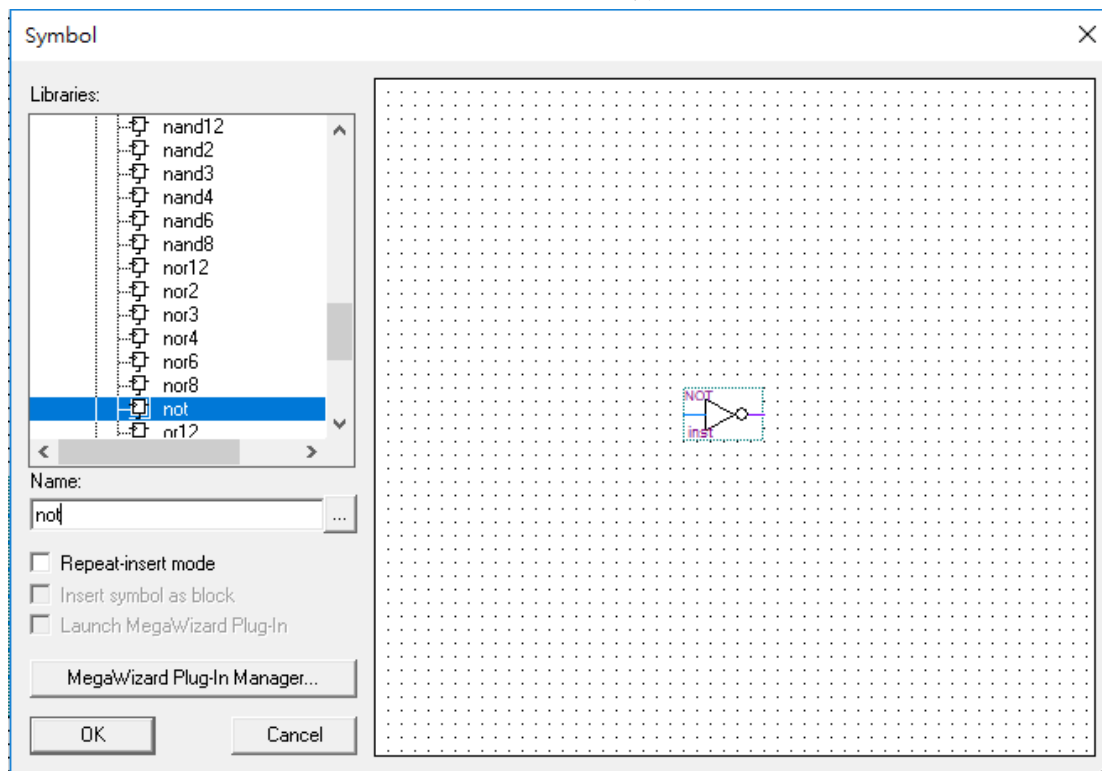


圖 38 取用 NOT 零件對話盒

(11) 再取用輸入 input 輸入接腳與 output 輸出接腳，方法如圖所示。其中 input 輸入接腳和 output 輸出接腳可指定金手指接腳或是特殊輸入腳。

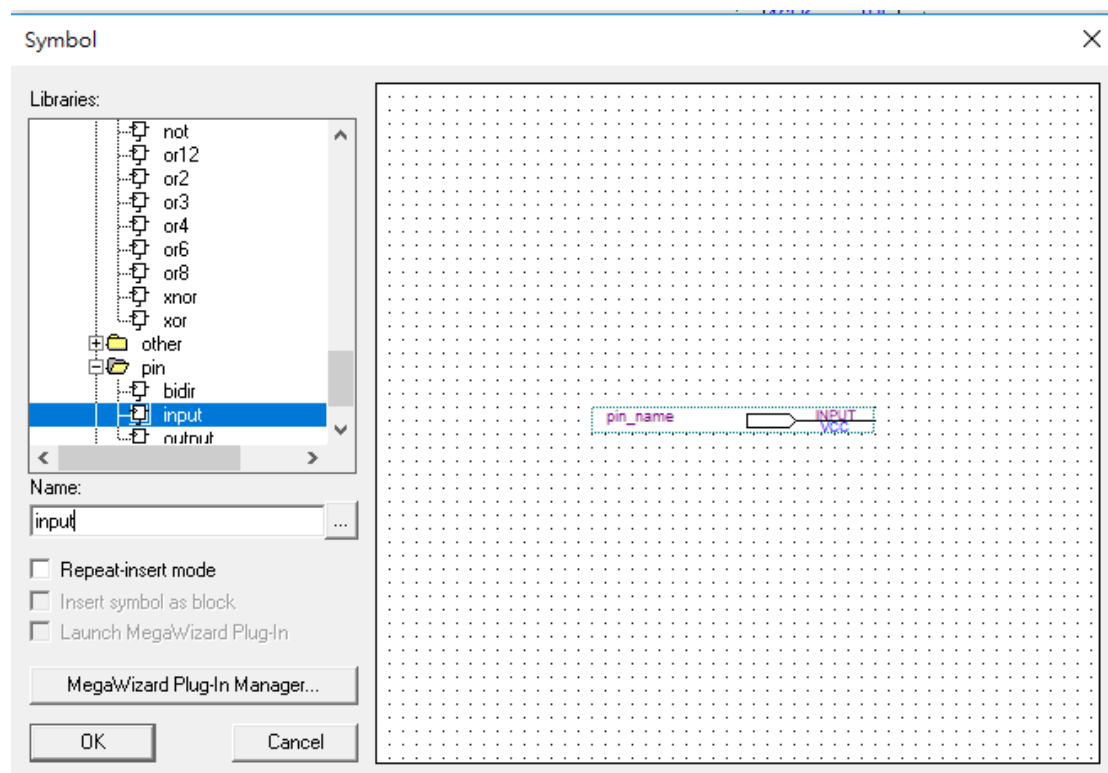


圖 39 取用 input 零件對話盒

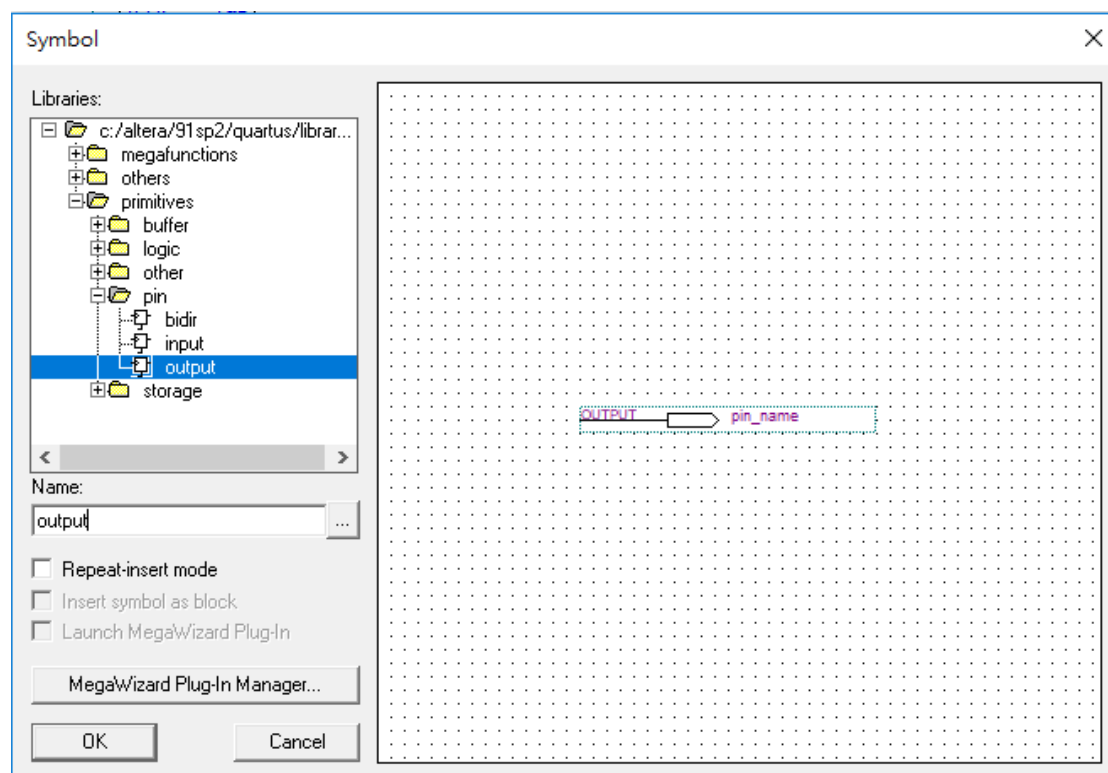


圖 40 取用 output 零件對話盒

(12) 完成後如圖 41 所示，

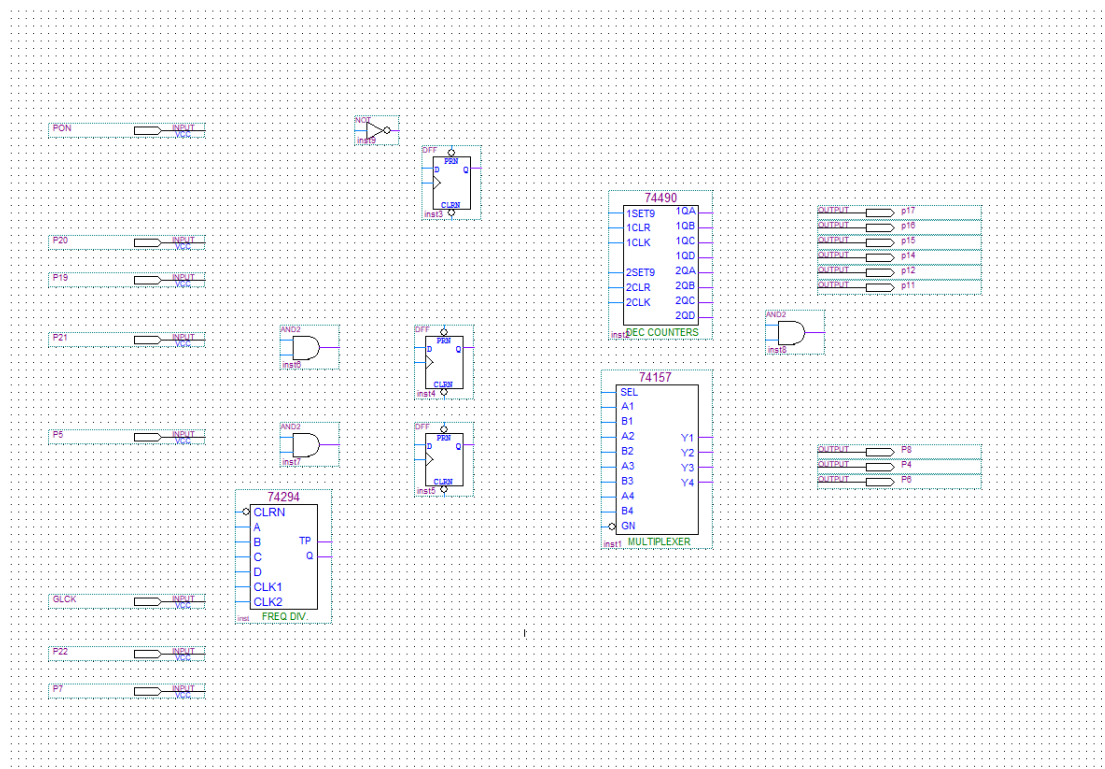
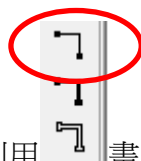



圖 41 完成零件布置



(13) 元件連線：利用  畫線鈕，最上一個，依照題目設計要求，完成輸入 input 部份線路電路圖連接，如下圖 42 所示

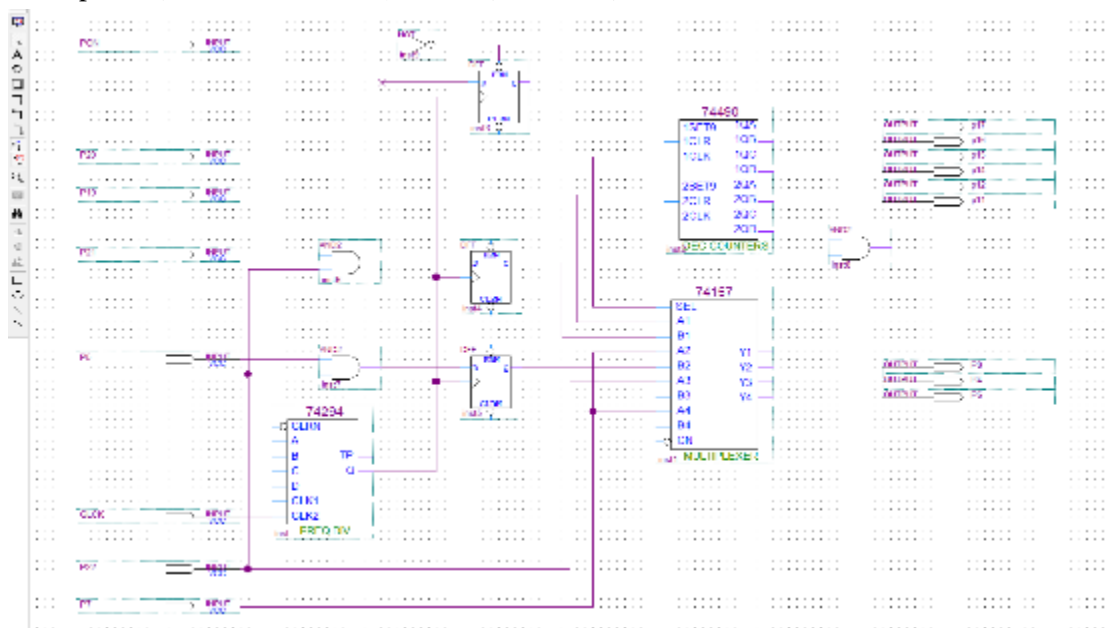



圖 42 先完成 input 輸入部份線路



(14) 因還有佈置+Vcc 與 GND 之需要，若有元件旋轉，可利用  鈕達成，另外，網路節點名稱，可在未連成的斷線上按右鍵，出線如圖 43 之對話盒，在 Name 欄位輸入節點名稱即可。

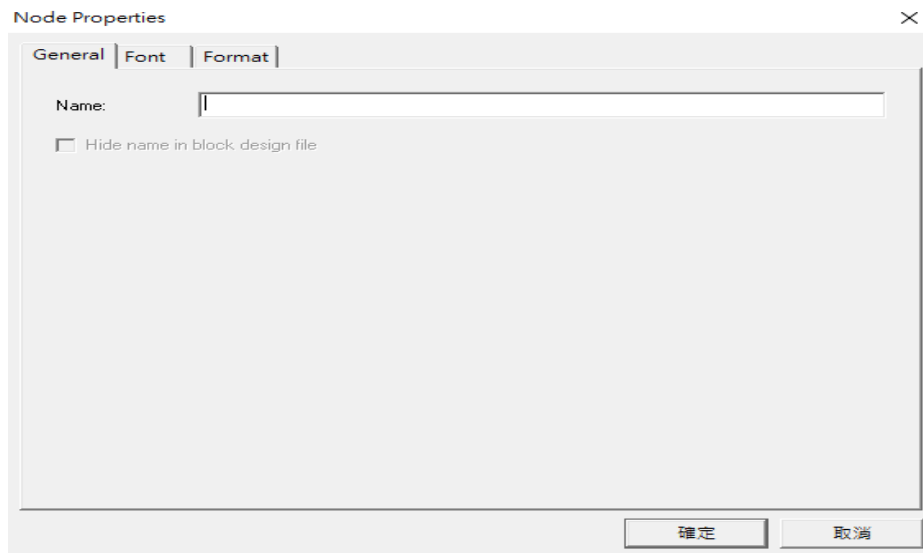


圖 43 Node Properties 輸入對話盒

(15) 完成電路圖設計如下圖 44 所示，記得存檔。

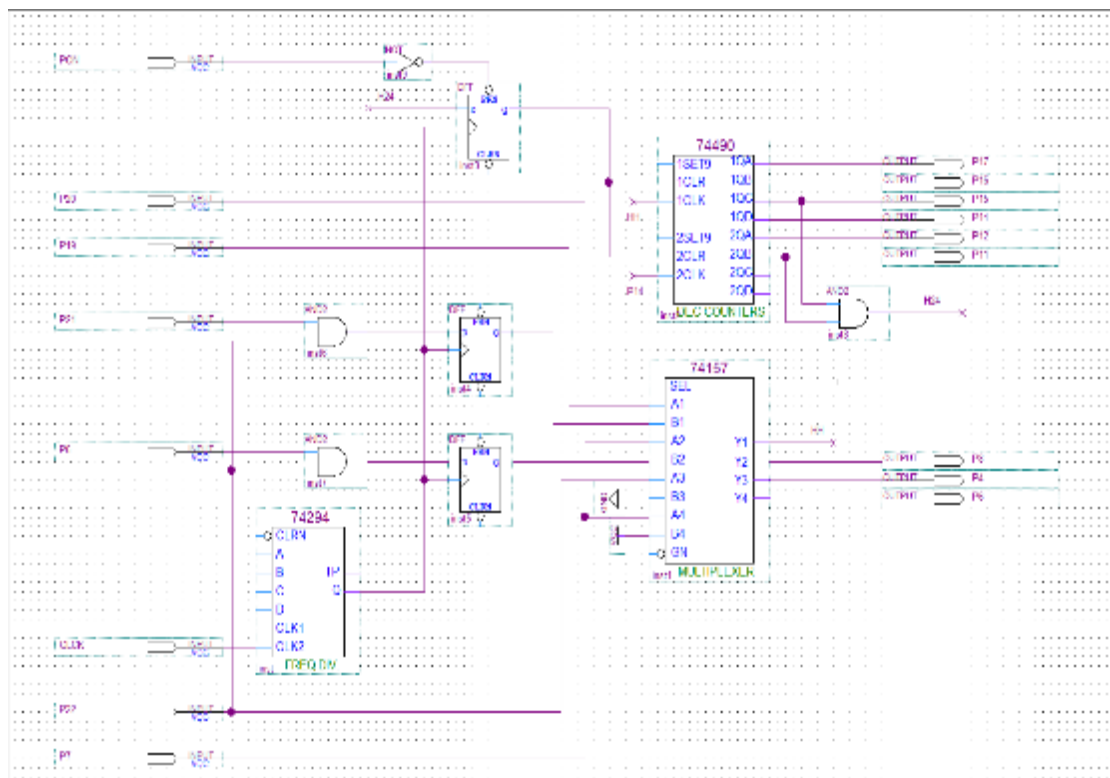



圖 44 完成電路圖檔設計

(16) 編譯電路設計：先存檔後，再按  鈕或按 Ctrl+L 鍵進行編譯，編譯進度流程顯示於左下角，並出現一個編譯報告頁及確認對話盒，如圖 45 所示，在確認對話盒裡告訴我們編譯成功，但有 3 個警告，警告沒有關係，按確定鈕關閉即可。

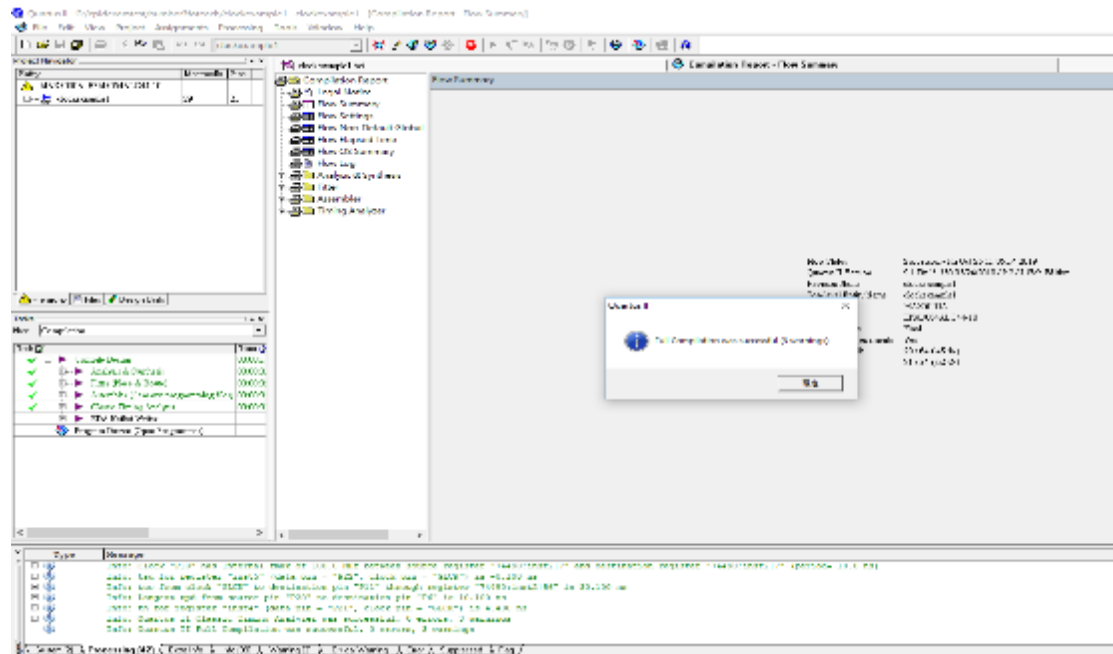



圖 45 編譯報告頁及確認對話盒

(17) 使用接腳配置視窗：按  鈕或 Ctrl+Shift+N 開啟接腳配置視窗，如圖 46 所示，在接腳配置視窗裡，可按住 Ctrl 鍵，再推動滑鼠滾輪進行縮放，將 IC 圖放大，以看清楚。再利用拖拉方式或指定方式完成所要的配置信號名稱。

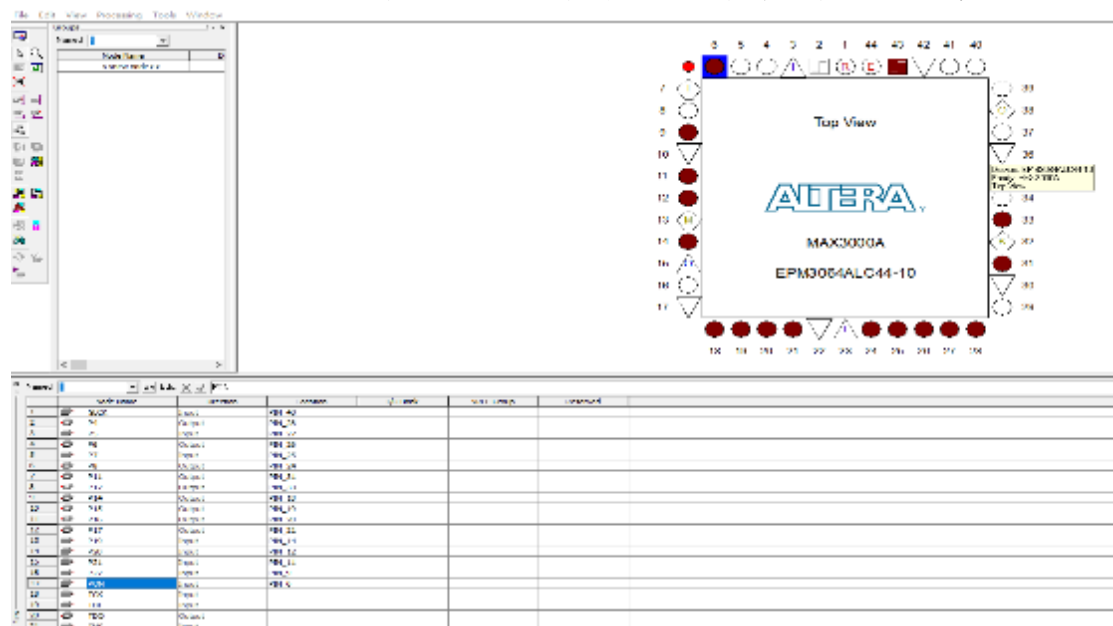


圖 46 接腳配置視窗

(18) 完成該接腳的信號配置後，該接腳符號將變成紅色實心，如圖 47 所示

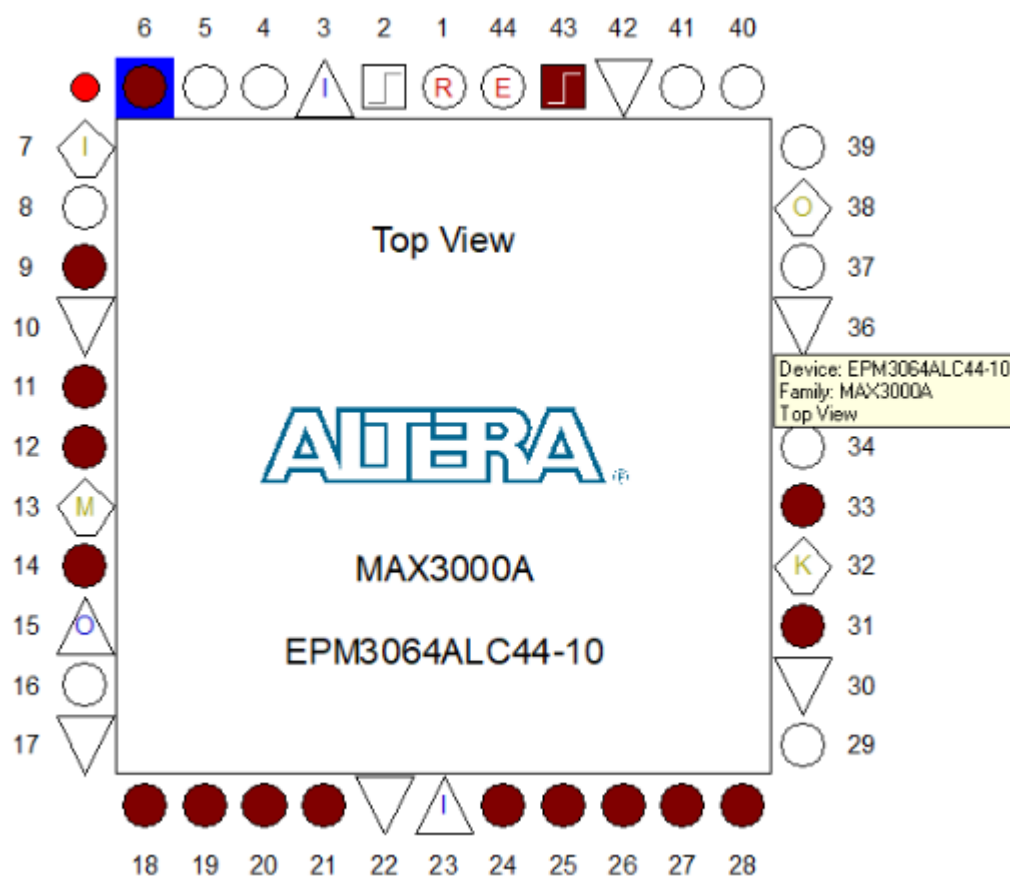



圖 47 接腳配置完成圖

(19) 接著再按  鈕執行編譯一次，會產生如下圖 48 的圖示，並會產生.pof 的燒錄檔。

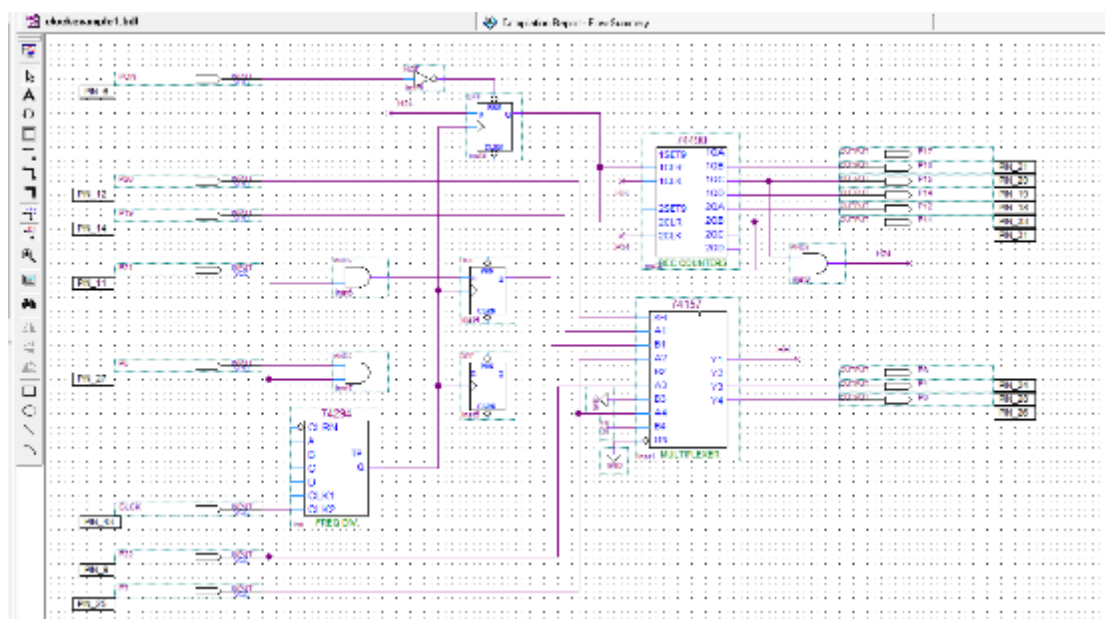



圖 48 配接完成電路圖

五、晶片燒錄與功能測試

1. 按  鈕進入燒錄器視窗，如圖 49 所示：

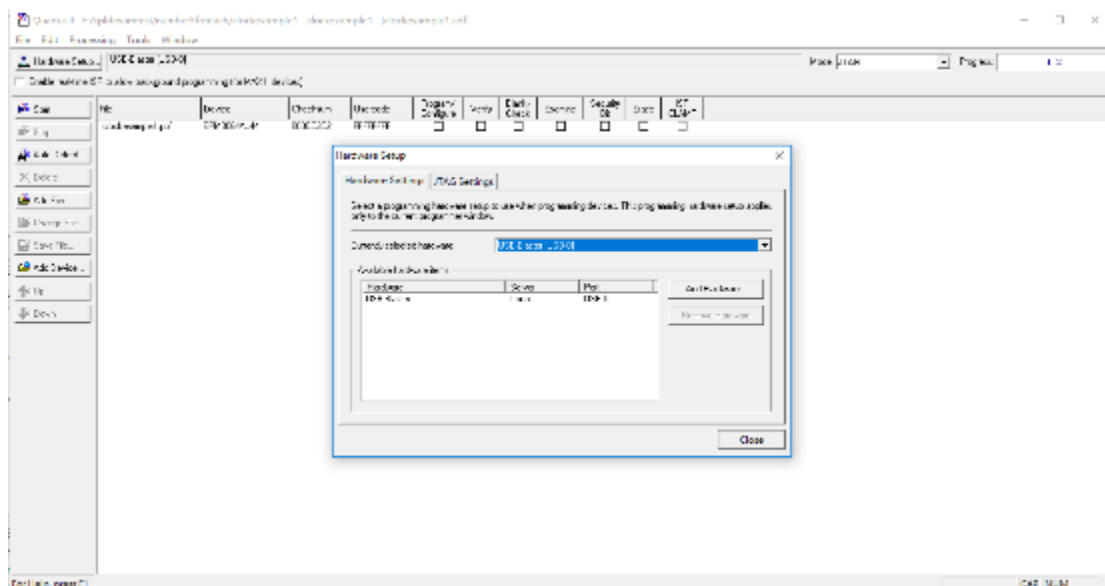



圖 49 燒錄器視窗

2. 按  Hardware Setup... 鈕，進入 Hardware Settings 標籤，在 Currently Selected hardware 裡，選取 USB-Blaster[USB-0]，再按 close 鈕，如圖 49 中所示。
3. 再選取 Program/Configure 選項，在此以 USB-Blaster 下載器為例進行燒錄，如圖所示 50 所示。

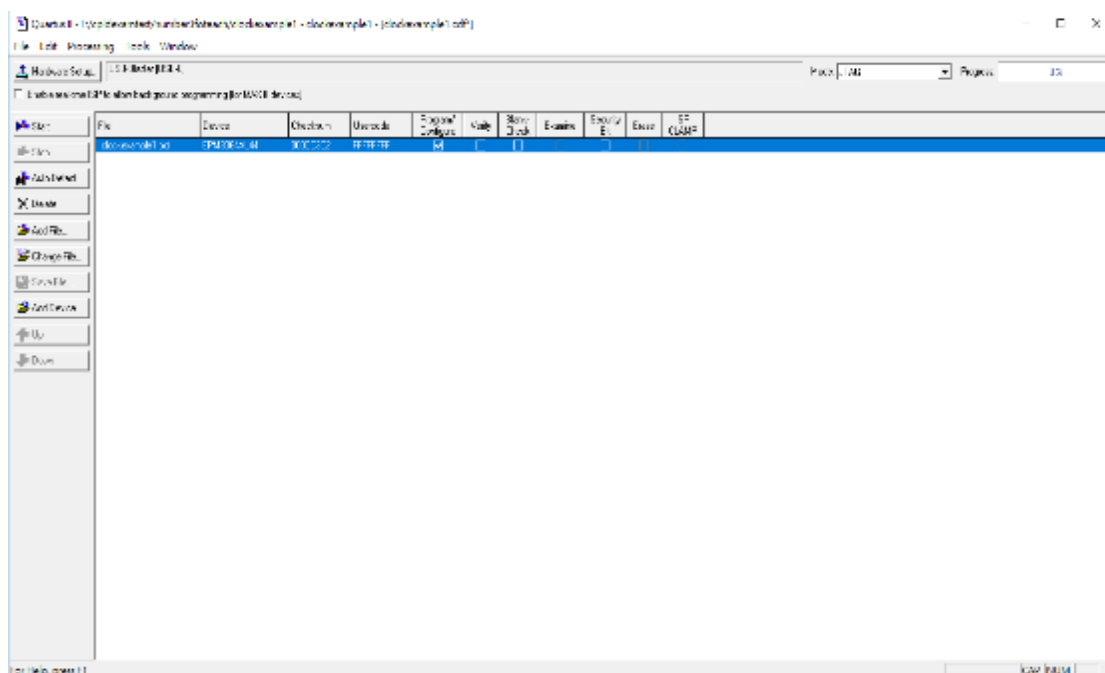


圖 50 燒錄器視窗

4. 燒錄前先將硬體線路接好，將電源供應器電源調整為 3.3V 或是用固定電源 3.3V，下載器之 JTAG 接頭插入子电路板的 JTAG 簡易牛角公座(J1)內，子电路板內 74HC244 會妨礙燒錄，最好把這個 74HC244 拔掉，接法如下圖 51 所示。

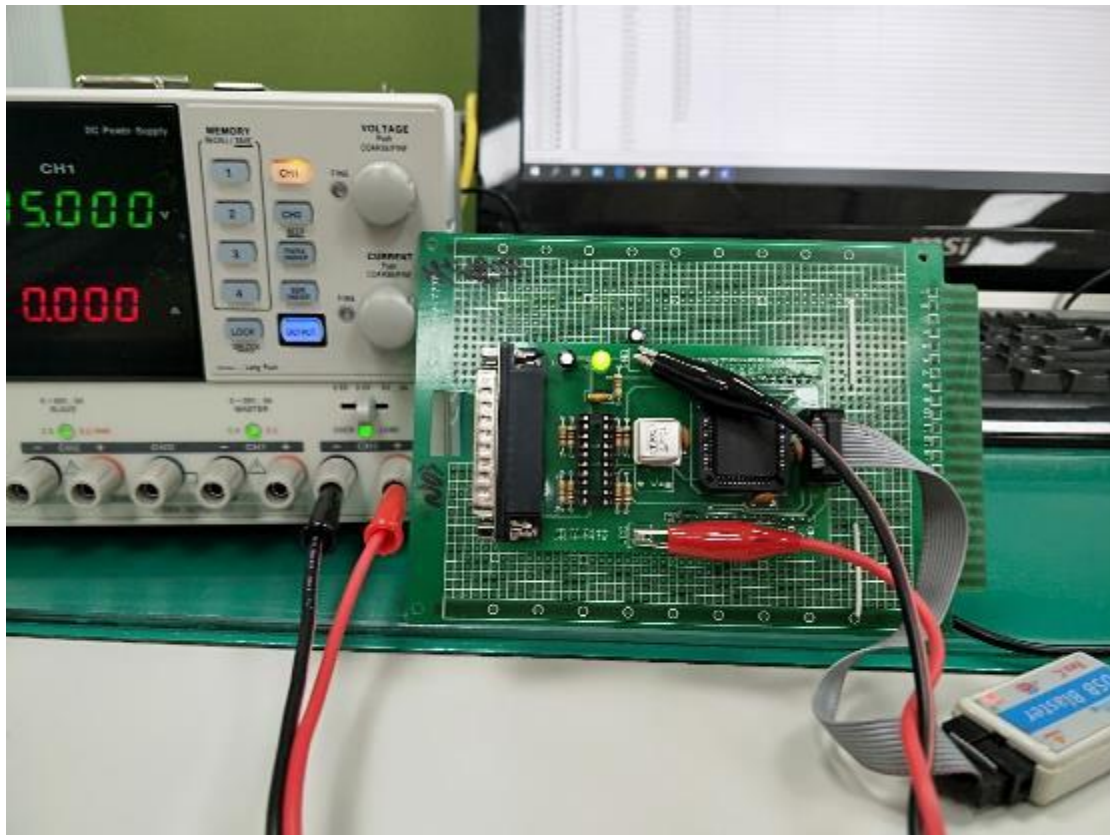


圖 51 燒錄電路的接法

5. 按下 Start 按鈕即開始燒錄，燒錄完成時燒錄器視窗右上角的 Progress 會顯示 100%，表示燒錄成功，如圖 52 所示。

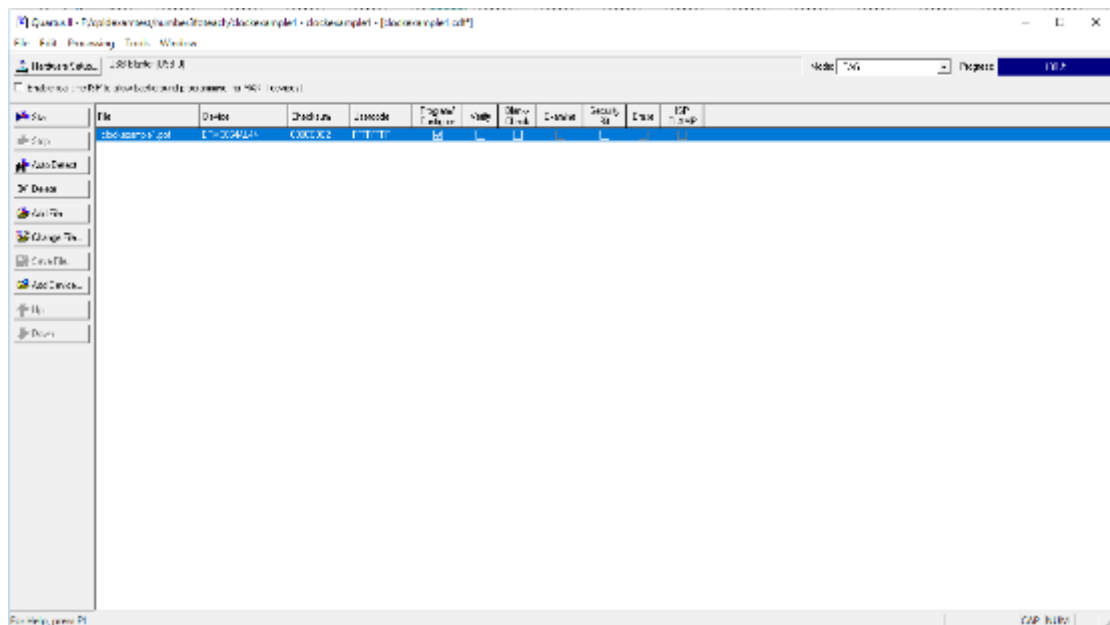


圖 52 燒錄器視窗顯示燒錄成功

6. 再進行機台測試，先將檢定板正確插入測試機台的插槽，再將信號產生器調之輸出頻率設定 5Hz，並引接到試機台面板上的「1Hz 輸入端」，S1 開關切換到 ON，再將 SW1 電源開關切到 ON 的位置，即進入時、分調整模式，如圖 53 所示。

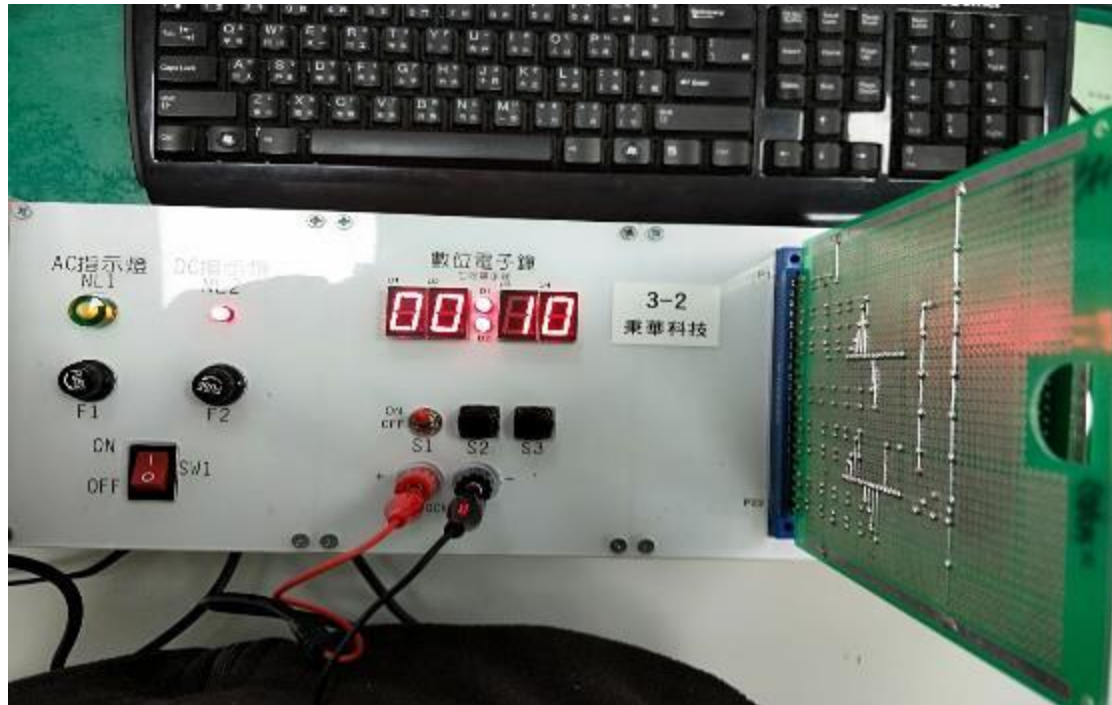


圖 53 測試機台正確接法

7. 按 S2 按鈕(ON)，即可進行時之調整，左邊兩位七段顯器將可由 00~23 調整，按 S3 按鈕(ON)，即可進行分之調整，左邊兩位七段顯器將可由 00~59 調整，在此，我們調整成 23：59 模式，如圖 54 所示，以方便驗證是否能完全歸零，如圖 55 所示。



圖 54 調整 23：59 模式



圖 55 歸零 00 : 00 成功

8. 最後，再以提高函數信號產生器之頻率(1KHz)，可加速檢驗電子鐘之「分」與「時」之進位動作，並可正常計數。